

GPIO 端口编程

GPIO(General Purpose I/O)意思为通用输入/输出,通俗地说,就是一些引脚(Pin),可以通过它们输出高/低电平或者通过它们读入引脚的状态——是高电平或是低电平。嵌入式系统需要控制许多结构简单的外部设备或者电路,GPIO 引脚可以供使用者由程控自由使用,根据应用需求可作为通用输入(GPI)、通用输出(GPO)或通用输入/输出(GPIO)。GPIO 端口(Port)是一个比较重要的概念,端口和引脚的区别,可以简单地理解为引脚是单个的,而端口会包含多个引脚,例如,USB 端口,需要 4 或 5 个引脚。

GPIO 的应用非常广泛,用户可以通过 GPIO 端口的独立引脚功能控制硬件工作(如 LED、蜂鸣器等),和硬件进行数据交互(UART、USB),读取硬件的工作状态信号(如中断信号)等。在嵌入式微处理器上通常提供一种“通用可编程 I/O 端口”,也就是 GPIO。本章介绍 S5PV210 的 GPIO 端口原理、寄存器配置及相关实验编程。

5.1 S5PV210 封装和引脚

S5PV210 芯片是 584 引脚的 FCFBGA 封装,引脚间距为 0.65mm,面积为 17mm×17mm,图 5-1 是 S5PV210 的封装和引脚示意图,其中右上角为 A1 标志,A~AE 共 25 行,1~25 共 25 列。引脚分类如下。

- 电源引脚分配。
- 地线引脚分配。
- UART 涉及的引脚。
- SPI 端口引脚。
- PWM/I²C 引脚。
- I²S/PCM/SPDIF/AC97 引脚。
- 摄像处理器引脚。
- LCD 引脚。
- EINT/KEYPAD 引脚。
- Modem/CAMIF 等引脚。
- 内存端口引脚。
- JTAG 引脚。
- Clock 引脚。



S5PV210
引脚



- ADC/DAC/HDMI 等引脚。
- USB OTG/USB HOST 引脚。
- E-fuse 引脚。
-

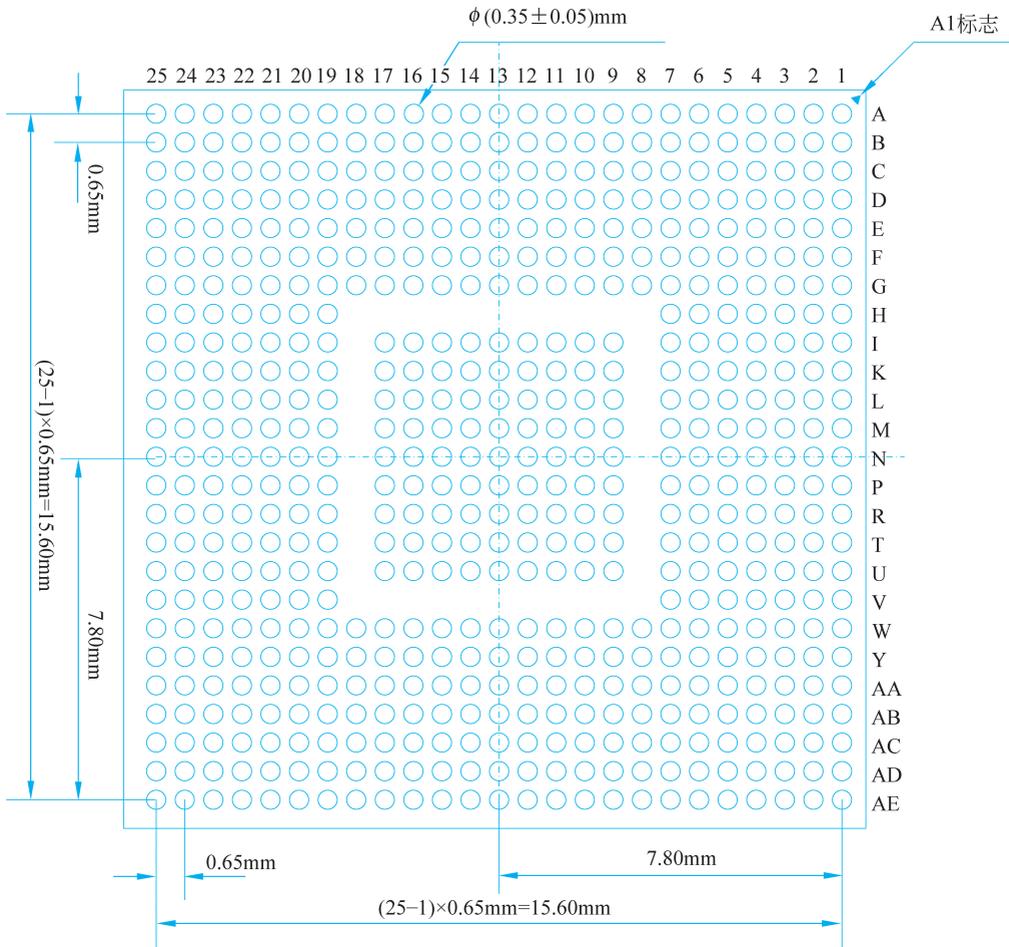


图 5-1 S5PV210 的封装和引脚

S5PV210 的电源引脚分配如表 5-1 所示。

表 5-1 S5PV210 的电源引脚分配表

引脚名称	引脚位	引脚说明
VDD_UHOST_A	Y16	3.3V 电源
VDD_HDMI_OSC	T7	
VDD_M0	K9, M9	
VDD_LCD	U10	
VDD_CAM	V19	

续表

引脚名称	引脚位	引脚说明
VDD_AUD	U9,U19	3.3 V 电源
VDD_MODEM	J7	
VDD_KEY	T17	
VDD_SYS0	P9,U16,U17	
VDD_SYS1	T19	
VDD_EXT0	J10	
VDD_EXT1	T9,W18	
VDD_EXT2	G11	
VDD_CKO	P17	
VDD_RTC	P21	
VDD_ADC	W10	
VDD_DAC_A	U7	
VDD_DAC	V7	
VDD_UOTG_A	W16	
VDD_M2	J17,K17,L17,M17	1.8V 电源
VDD_M1	J13,J14,J15,J16	
VDD_MIPI_A	Y13	
VDD_ARM	L13,L14,L15,M13,M14,M15,N14,N15,N16,P14,P15	1.2V 电源
VDD_ALIVE	R17,W15	
VDD_INT	K13,K14,K15,L10,L11,M11,N10,N11,P11,R11,R12,R13,T11	1.1V 电源
VDD_MIPI_D	U12,U13	
VDD_MIPI_PLL	W14	
VDD_HDMI	P6	
VDD_HDMI_PLL	R6	
VDD_UOTG_D	U15	
VDD_UHOST_D	W13	
VDD_APLL	M20	
VDD_MPLL	N20	
VDD_VPLL	P20	
VDD_EPLL	R20	

S5PV210 的地线引脚分配如表 5-2 所示。



表 5-2 S5PV210 的地线引脚分配表

引脚名称	引脚位	引脚说明
VSS	A1, A25, AE1, AE25, G19, G7, J12, K10, K11, K12, K16, K19, L12, L16, L9, M10, M16, M19, N12, N17, N19, P10, P12, P13, P16, P19, R10, R14, R15, R16, R19, R9, T10, T12, T13, T14, T15, T16, W19, W7	地信号
VSS_APLL	M20	地信号
VSS_EPLL	R20	地信号
VSS_MPLL	N20	地信号
VSS_VPLL	P20	地信号
VSS_ADC	W11	地信号
VSS_DAC	V6	地信号
VSS_DAC_A	U6	地信号
VSS_HDMI	R7	地信号
VSS_HDMI_OSC	T6	地信号
VSS_HDMI_PLL	P7	地信号
VSS_MIPI	U11, U14	地信号
VSS_UHOST_A	AA15	地信号
VSS_UHOST_AC	AA16	地信号
VSS_UHOST_D	Y14	地信号
VSS_UOTG_A	Y17	地信号
VSS_UOTG_AC	Y15	地信号
VSS_UOTG_D	W17	地信号

S5PV210 的 UART 涉及的引脚分配如表 5-3 所示。

表 5-3 S5PV210 的 UART 涉及的引脚分配表

引脚名称	引脚位	方向	引脚说明
XURXD_0	C8	I	串口 0 接收数据信号/通用 IO 端口 PA0_0
XUTXD_0	D8	O	串口 0 发送数据信号/通用 IO 端口 PA0_1
XUCTSN_0	D9	I	串口 0 清除发送信号/通用 IO 端口 PA0_2
XURTSN_0	A7	O	串口 0 请求发送信息/通用 IO 端口 PA0_3
XURXD_1	G10	I	串口 1 接收数据信号/通用 IO 端口 PA0_4
XUTXD_1	F10	O	串口 1 发送数据信号/通用 IO 端口 PA0_5
XUCTSN_1	B8	I	串口 1 清除发送信号/通用 IO 端口 PA0_6
XURTSN_1	E10	O	串口 1 请求发送信号/通用 IO 端口 PA0_7
XURXD_2	AC20	I	串口 2 接收数据信号/音频串口接收数据信号/通用 IO 端口 PA1_0
XUTXD_2	AC14	O	串口 2 发送数据信号/音频串口发送数据信号/通用 IO 端口 PA1_1
XURXD_3	AC13	I	串口 3 接收数据信号/串口 2 清除发送信号/通用 IO 端口 PA1_2
XUTXD_3	AB13	O	串口 3 发送数据信号/串口 2 请求发送信号/通用 IO 端口 PA1_3

S5PV210 的 SPI 端口涉及的引脚分配如表 5-4 所示。

表 5-4 S5PV210 的 SPI 端口涉及的引脚分配表

引脚名称	引脚位	方向	引脚说明
XSPICLK_0	B7	IO	通道 0 的 SPI 时钟/通用 IO 端口 PB0
XSPICSN_0	E9	IO	通道 0 的芯片使能(从模式)/通用 IO 端口 PB1
XSPIMISO_0	J9	IO	通道 0 的 SPI 主输入/从输出线/通用 IO 端口 PB2
XSPIMISO_0	J11	IO	通道 0 的 SPI 主输入/从输入线/通用 IO 端口 PB3
XSPICLK_1	G12	IO	通道 1 的 SPI 时钟/通用 IO 端口 PB4
XSPICSN_1	B11	IO	通道 1 的 SPI 芯片使能(从模式)/通用 IO 端口 PB5
XSPIMISO_1	G13	IO	通道 1 的 SPI 主输入/从输出线/通用 IO 端口 PB6
XSPIMOSI_1	A11	IO	通道 1 的 SPI 主输出/从输入线/通用 IO 端口 PB7

S5PV210 的 PWM/I²C 引脚分配如表 5-5 所示。

表 5-5 S5PV210 的 PWM/I²C 引脚分配表

引脚名称	引脚位	方向	引脚说明
XPWMTOUT_0	E8	O	PWM 计数器输出 0
XPWMTOUT_1	B9	O	PWM 计数器输出 1
XPWMTOUT_2	A8	O	PWM 计数器输出 2
XPWMTOUT_3	F12	O	PWM 计数器输出 3
XI ² C0SDA	F11	IO	通道 0 的 I ² C 数据
XI ² C0SCL	C9	IO	通道 0 的 I ² C 时钟
XI ² C1SDA	AE23	IO	通道 1 的 I ² C 数据
XI ² C1SCL	AD22	IO	通道 1 的 I ² C 时钟
XI ² C2SDA	AC16	IO	通道 2 的 I ² C 数据
XI ² C2SCL	AE22	IO	通道 2 的 I ² C 时钟

S5PV210 的 I²S/PCM/SPDIF/AC97 引脚分配如表 5-6 所示。

表 5-6 S5PV210 的 I²S/PCM/SPDIF/AC97 引脚分配表

引脚名称	引脚位	方向	引脚说明
XI ² S1SCLK	AD1	IO	通道 1 的 I ² S 总线串行时钟/通道 1 的 PCM 串行移位时钟/从 AC97 编解码器到 AC97 控制器的 AC-link 位时钟(12.288MHz)/通用 IO 端口 PC0_0
XI ² S1CDCLK	AB3	IO	通道 1 的 I ² S 编解码器系统时钟/通道 1 的 PCM 外部时钟/AC97 编解码器的 AC-link 复位/通用 IO 端口 PC0_1
XI ² S1CDCLK	AC2	IO	通道 1 的 I ² S 总线通道选择时钟/通道 1 的 PCM 同步指示/从 AC97 控制器到 AC97 编解码器的 AC-link 帧同步(采样率 48kHz)/通用 IO 端口 PC0_2
XI ² S1SDI	AA5	I	通道 1 的 I ² S 总线串行数据输入/通道 1 的串行数据输入/AC97 编解码器的 AC-link 串行数据输入/通用 IO 端口 PC0_3



续表

引脚名称	引脚位	方向	引脚说明
XI ² S1SDO	AB4	O	通道 1 的 I ² S 总线串行数据输出/通道 1 的串行数据输出/AC97 编解码器的 AC-link 串行数据输出/通用 IO 端口 PC0_4
XPCM0SCLK	AA2	O	通道 0 的 PCM 串行移位时钟/SPDIF 音频数据输出/通道 2 的 I ² S 总线串行时钟/通用 IO 端口 PC1_0
XPCM0EXTCLK	AA1	I	通道 0 的 PCM 外部时钟/SPDIF 全局音频主时钟输入/通道 2 的 I ² S 编解码器系统时钟/通用 IO 端口 PC1_1
XPCM0FSYNC	AB1	O	通道 0 的 PCM 字同步指示/帧同步信号/通道 2 的 I ² S 总线通道选择时钟/通用 IO 端口 PC1_2
XPCM0SIN	AB2	I	通道 0 的串行数据输入/通道 2 的 I ² S 总线串行数据输入/通用 IO 端口 PC1_3
XPCM0SOUT	AC1	O	通道 0 的串行数据输出/通道 2 的 I ² S 总线串行数据输出/通用 IO 端口 PC1_4

S5PV210 的摄像处理器涉及的引脚分配如表 5-7 所示。

表 5-7 S5PV210 的摄像处理器涉及的引脚分配表

引脚名称	引脚位	方向	引脚说明
XCIPCLK	AC21	I	摄像处理器 A 的像素时钟/通用 IO 端口 PE0_0
XCIVSYNC	AA14	I	摄像处理器 A 的垂直同步/通用 IO 端口 PE0_1
XCIHREF	AB14	I	摄像处理器 A 的水平同步/通用 IO 端口 PE0_2
XCIDATA_0	AB15	I	摄像处理器 A 的 YCbCr 像素值(8 位模式)或 Y 像素值(16 位模式)/通用 IO 端口 PE0_3 到 PE0_7,通用 IO 端口 PE1_0 到 PE1_2
XCIDATA_1	AB16	I	
XCIDATA_2	AB20	I	
XCIDATA_3	AA19	I	
XCIDATA_4	AB21	I	
XCIDATA_5	Y18	I	
XCIDATA_6	AB17	I	
XCIDATA_7	AA17	I	
XCICLKENB	AA18	O	摄像处理器 A 的主时钟/通用 IO 端口 PE1_3
XCIFIELD	AB19	I	外部摄像处理器 A 的指定字段的信号/通用 IO 端口 PE1_4

S5PV210 微处理器的 LCD 引脚分配如表 5-8 所示。

表 5-8 S5PV210 微处理器的 LCD 引脚分配表

引脚名称	引脚位	方向	引脚说明
XVHSYNC	AA13	O	RGB 接口的水平同步信号/i80 接口 LCD 的 LCD0 芯片使能信号/601 接口的水平同步信号/通用 IO 端口 PF0_0
XVVSYSN	Y10	O	RGB 接口的垂直同步信号/i80 接口 LCD 的 LCD1 芯片使能信号/601 接口的垂直同步信号/通用 IO 端口 PF0_1

续表

引脚名称	引脚位	方向	引脚说明
XVV DEN	AB10	O	RGB接口的数据使能/i80接口LCD的寄存器/状态选择信号/601接口的数据使能信号/通用IO端口PF0_2
XVV CLK	AA10	O	RCB接口的视频时钟/i80接口LCD的写使能信号/601接口的数据时钟信号/通用IO端口PF0_3
XVV D.0	AA9	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF0_4
XVV D.1	AB9	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF0_5
XVV D.2	AB8	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF0_6
XVV D.3	AB7	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF0_7
XVV D.4	Y9	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF1_0
XVV D.5	AB6	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF1_1
XVV D.6	AE7	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF1_2
XVV D.7	AC9	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/601接口的YUV422格式数据输出/通用IO端口PF1_3
XVV D.8	AA8	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF1_4
XVV D.9	W9	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF1_5
XVV D.10	AE6	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF1_6
XVV D.11	AC8	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF1_7
XVV D.12	Y8	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF2_0
XVV D.13	AC7	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF2_1
XVV D.14	AD6	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF2_2
XVV D.15	AE5	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/656接口的YUV422格式数据输出/通用IO端口PF2_3
XVV D.16	AD7	IO	RGB接口的LCD像素数据输出/i80接口LCD的输入/输出视频数据/通用IO端口PF2_4



续表

引脚名称	引脚位	方向	引脚说明
XVVD.17	AA7	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/通用 IO 端口 PF2_5
XVVD.18	AD5	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/通用 IO 端口 PF2_6
XVVD.19	AA6	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/通用 IO 端口 PF2_7
XVVD.20	AB5	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/通用 IO 端口 PF3_0
XVVD.21	AC5	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/通用 IO 端口 PF3_1
XVVD.22	AC6	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/通用 IO 端口 PF3_2
XVVD.23	Y7	IO	RGB接口的 LCD 像素数据输出/i80 接口 LCD 的输入/输出视频数据/656 接口的数据时钟信号/通用 IO 端口 PF3_3
XVVSYNC_LD1	W8	O	i80 接口的垂直同步信号/通用 IO 端口 PF3_4
XVSYSE_OE	AE4	0	RGB接口的输出使能信号/601 接口的场信号/通用 IO 端口 PF3_5

S5PV210 微处理器的 EINT/KEYPAD 引脚分配如表 5-9 所示。

表 5-9 S5PV210 微处理器的 EINT/KEYPAD 引脚分配表

引脚名称	引脚位	方向	引脚说明
XEINT_0	Y21	I	外部中断 0/通用 IO 端口 PH0_0
XEINT_1	W25	I	外部中断 1/通用 IO 端口 PH0_1
XEINT_2	W23	I	外部中断 2/通用 IO 端口 PH0_2
XEINT_3	Y25	I	外部中断 3/通用 IO 端口 PH0_3
XEINT_4	AA22	I	外部中断 4/通用 IO 端口 PH0_4
XEINT_5	W24	I	外部中断 5/通用 IO 端口 PH0_5
XEINT_6	W21	I	外部中断 6/通用 IO 端口 PH0_6
XEINT_7	AA25	I	外部中断 7/通用 IO 端口 PH0_7
XEINT_8	V20	I	外部中断 8/通用 IO 端口 PH1_0
XEINT_9	V22	I	外部中断 9/通用 IO 端口 PH1_1
XEINT_10	Y24	I	外部中断 10/通用 IO 端口 PH1_2
XEINT_11	W22	I	外部中断 11/通用 IO 端口 PH1_3
XEINT_12	AA24	IO	外部中断 12/HDMI 的 CEC 端口/通用 IO 端口 PH1_4
XEINT_13	AC23	I	外部中断 13/HDMI 的热插拔信号/通用 IO 端口 PH1_5
XEINT_14	AB25	I	外部中断 14/通用 IO 端口 PH1_6
XEINT_15	W20	I	外部中断 15/通用 IO 端口 PH1_7

续表

引脚名称	引脚位	方向	引脚说明
XEINT_16	U20	IO	外部中断 16/键盘列数据/通用 IO 端口 PH2_0
XEINT_17	Y23	IO	外部中断 17/通用 IO 端口 PH2_1
XEINT_18	V21	IO	外部中断 18/通用 IO 端口 PH2_2
XEINT_19	AB24	IO	外部中断 19/通用 IO 端口 PH2_3
XEINT_20	AA21	IO	外部中断 20/通用 IO 端口 PH2_4
XEINT_21	AA23	IO	外部中断 21/通用 IO 端口 PH2_5
XEINT_22	AC25	IO	外部中断 22/通用 IO 端口 PH2_6
XEINT_23	Y20	IO	外部中断 23/通用 IO 端口 PH2_7
XEINT_24	AC24	I	外部中断 24/键盘行数据/通用 IO 端口 PH3_0
XEINT_25	AB22	I	外部中断 25/通用 IO 端口 PH3_1
XEINT_26	AD25	I	外部中断 26/通用 IO 端口 PH3_2
XEINT_27	Y22	I	外部中断 27/通用 IO 端口 PH3_3
XEINT_28	AD24	I	外部中断 28/通用 IO 端口 PH3_4
XEINT_29	AA20	I	外部中断 29/通用 IO 端口 PH3_5
XEINT_30	Y19	I	外部中断 30/通用 IO 端口 PH3_6
XEINT_31	AB23	I	外部中断 31/通用 IO 端口 PH3_7

S5PV210 微处理器的 I²S0/PCM2 引脚分配如表 5-10 所示。

表 5-10 S5PV210 微处理器的 I²S0/PCM2 引脚分配表

引脚名称	引脚位	方向	引脚说明
XI ² S0SCLK	AD2	IO	通道 0 的 I ² S 总线串行时钟(低功耗音频)/通道 2 的 PCM 串行移位时钟
XI ² S0CDCLK	AC4	IO	通道 0 的 I ² S 编解码系统时钟(低功耗音频)/通道 2 的 PCM 外部时钟
XI ² S0LRCK	AE3	IO	通道 0 的 I ² S 总线通道选择时钟(低功耗音频)/通道 2 的 PCM 词同步指示
XI ² S0SDI	AE2	I	通道 0 的 I ² S 总线串行数据输入(低功耗音频)/通道 2 的串行数据输入
XI ² S0SDO_0	AD3	O	通道 0 的 I ² S 总线串行数据输出(低功耗音频)/通道 2 的串行数据输出
XI ² S0SDO_1	AC3	O	通道 1 的 I ² S 总线串行数据输出(低功耗音频)
XI ² S0SDO_2	AA3	O	通道 2 的 I ² S 总线串行数据输出(低功耗音频)

S5PV210 处理器的 Modem/CAMIF/CFCN/MIPI/KEYPAD/SROM 引脚分配如表 5-11 所示。



表 5-11 S5PV210 处理器的 Modem/CAMIF/CFCON/MIPI/KEYPAD/SROM 引脚分配表

引脚名称	引脚位	方向	引脚说明
XMSMADDR_0	H1	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/ATAPI 标准的 CF 卡地址信号/MIPI 位时钟/通用 IO 端口 PJ0_0
XMSMADDR_1	G6	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/ATAPI 标准的 CF 卡地址信号/MIPI 退出时钟/通用 IO 端口 PJ0_1
XMSMADDR_2	E4	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/ATAPI 标准的 CF 卡地址信号/TSI 系统时钟(66MHz)/通用 IO 端口 PJ0_2
XMSMADDR_3	H7	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/CF 卡的 CF 等待信号/TSI 同步控制信号/通用 IO 端口 PJ0_3
XMSMADDR_4	G1	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/CF 卡的中断信号/TSI 有效信号/通用 IO 端口 PJ0_4
XMSMADDR_5	H2	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/CF 卡的 DMA 请求信号/TSI 输入数据/通用 IO 端口 PJ0_5
XMSMADDR_6	F5	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入/CF 卡的 DMA 复位信号/TSI 错误指示信号/通用 IO 端口 PJ0_6
XMSMADDR_7	D5	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素数据输入 CF 卡的 DMA 应答信号/通用 IO 端口 PJ0_7
XMSMADDR_8	F6	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的像素时钟信号/SROM 地址总线[22:16]/通用 IO 端口 PJ1_0
XMSMADDR_9	G2	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的帧同步信号/SROM 地址总线[22:16]/通用 IO 端口 PJ1_1
XMSMADDR_10	F1	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的水平同步信号/SROM 地址总线[22:16]/通用 IO 端口 PJ1_2
XMSMADDR_11	G3	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/外部视频播放器的场信号/SROM 地址总线[22:16]/通用 IO 端口 PJ1_3
XMSMADDR_12	E5	I	调制解调器接口地址(XMSMADDR_13 应为“0”)/视频处理器 B 的主时钟/ROM 地址总线[22:16]/通用 IO 端口 PJ1_4
XMSMADDR_13	F2	I	调制解调器接口地址(XMSMADDR13 应为“0”)/按键接口的 8 位列数据/SROM 地址总线[22:16]/通用 IO 端口 PJ_5
XMSMDATA_0	F3	IO	调制解调器接口数据/按键接口的 8 位列数据/CF 卡数据/通用 IO 端口 PJ2_0