设计电路原理图时,先从添加元件开始,PADS提供了一些常用 元件的封装供用户使用。具体应用设计中,涉及各种元件,软件提供 的库不能涵盖所有器件封装。每一个 PCB 软件对元件库的管理有所 不同,PADS 的库管理包含:线、逻辑、元件、封装。PADS Logic 在元 件建库上需要先建立元件逻辑符号,再配置元件电参数,这才算建立 一个元件的 Logic 封装。

## 3.1 PADS Logic 元件库的结构

在 PADS 设计软件中,一个完整的元件由两部分组成:电路 Logic 符号和 PCB Decal 实际封装。例如电阻,原理图上的电阻符号 看上去都是一样的,而把网表导入 PCB 软件后,电阻可能是表贴元件, 也可能是通孔元件。再如,电容和电阻在原理图的符号是完全不同 的,但是在 PCB 软件中却可能是一样的 0603 的封装。下面用一个图 例来理解一下 PADS 元件库的概念,如图 3.1 所示。



用户将元件添加到原理图前,元件必须是一个已经存在的元件类型 Part。元件类型由图 3.1 所示的多种元素组成:

初频?

▶ Logic Decals(逻辑符号),表示元件的逻辑功能;

▶ PCB Decals(PCB 封装),表示元件的实际封装大小;

▶ Line Items,电气特性,如引脚号和门的分配等。

## 3.1.1 创建元件库

(1) 打开"文件"菜单,选择"库"命令,如图 3.2 所示,弹出"库管理器"对话框,如图 3.3 所示。

			库(I)			
			新建库(W)。		科表® 筛选条件(E)	<b>属性管理器(A)</b>
2	新建(N)	Ctrl+N			⊿	● 逻辑
3	打开回	Ctrl+O				
3	保存(5) 另存为(A) 导入(D) 导出(D) 生成 PDF 归档(C)	Ctrl+S	项目		۰ لف	<b>用(.)</b> 新建(.) 编辑(E)
	库山 ◆					
	报音图 绘图([]					(夏制(0)
3	打印预宽凶… 打印回…	Ctrl+P		□ 导入(M)	] 导出凶	列表到文件(5)
3					关闭(C)	帮助田

(2) 单击"新建库"按钮(如图 3.3 所示),在弹出的"新建库"对话框的"文件名"文本框中输入新元件库的名称,如 mylib,然后单击"保存"按钮,如图 3.4 所示。

提示: PADS 9.5 的元件库路径是 D:\MentorGraphics\9.5PADS\SDD\_HOME\ Libraries。

### 3.1.2 编辑元件库列表

在"库管理器"对话框中单击"管理库列表"按钮,弹出"库列表"对话框。在"库列表" 对话框中,选中刚刚创建的 mylib 库后,单击"上"命令,将 mylib 移至顶端,如图 3.5 所示。

提示:导入网络表时,PADS软件会优先从位于顶端的元件库中提取元件。共享、允许搜索、与 PADS Layout 同步,这三项须同时勾选。

组织 * 新建文件共	E		100	- 6
🌆 下载	^	名称	修改日期	类型
💼 桌面		in misc	2016/6/26 21:09	文件
🔄 最近访问的位置		PADS_Layout_Extended_Libraries	2016/6/26 21:10	文件
	2	amd.pt9	2008/7/21 15:57	PT9 3
同库	-	anlogdev.pt9	2008/10/1 19:49	PT9 3
🃓 Apps		common.pt9	2008/7/21 15:57	PT9 3
🗃 视频		connect.pt9	2008/7/21 15:57	PT9 3
■ 图片		intel.pt9	2008/7/21 15:57	PT9 3
🗟 文档		misc.pt9	2008/7/21 15:57	PT9 3
		motor-ic.pt9	2008/7/21 15:57	PT9 3
) 홍乐		motor-tx.pt9	2008/7/21 15:57	PT9 3
. H.A.		national.pt9	2008/7/21 15:57	PT9 3
	•	e [		,
文件名(N):	vlib.r	910		

图 3.4 "新建库"对话框

C: WentorGrap	hics\9.5PADS\SD hics\9.5PADS\SD	D_HOME\Librarie	es/mvlib rsu/asr	
C: MentorGrap C: MentorGrap	hics\9.5PADS\SD hics\9.5PADS\SD	D_HOME\Librarie	s\preview s\common	1
C: MentorGrap	hics\9.5PADS\SD	D_HOME\Librarie	es\anlogdev	
C: MentorGrap	hics\9.5PADS\SD	D_HOME Librarie	es\intel	
c. werkolulap	1803 13.0F MD 3 136	D_HOME CORISI		
只读(13)	☑共享(S)	☑ 允许搜索(₩)		
TE tracks	1889em	EIU		F(D)
添加8	1011011			

图 3.5 将 mylib 移至顶端

另外,用户可以加载之前已有的元件库。在"库列表"对话框中,单击"添加"按钮,如图 3.6 所示。在"添加库"对话框中,选中已有的元件库,如 amd. pt9 后,单击"打开"按钮,如图 3.7 所示,就可以加载 amd. pt9 元件库。

C:\MentorGraph	ics\9.5PADS\SD	D HOME Librarie	s\mvlib	1
C:\MentorGraph C:\MentorGraph	ics\9.5PADS\SD ics\9.5PADS\SD	D_HOME\Librarie D_HOME\Librarie	s/usr s/preview	1
C:\MentorGraph	ics\9.5PADS\SD	D_HOME\Librarie	s\common	
C: \MentorGraph	ics \9.5PADS \SL	D_HOME Librarie	s\aniogdev s\connect	
C:\MentorGraph	ics\9.5PADS\SD	D_HOME Librarie	s\intel	
c. where or an app	10110.01 100 100			-
	-	-		
」只读(13)	☑共享(5)	☑允许搜索(₩)		
添加(A)	移除(M)	上山	1	(D)
	Concernment of the second seco			

图 3.6 "库列表"对话框

第3章 PADS Logic元件库管理

PADS电路原理图与PCB设计实战(第2版)



图 3.7 "添加库"对话框

# 3.2 创建元件封装

下面以 BAV99 和 PT4101 元件为例,介绍创建元件封装的方法。

### 3.2.1 绘制 BAV99 CAE 封装

BAV99的封装图如图 3.8 所示。具体步骤如下。

(1) 打开"工具"菜单,选择"元件编辑器"命令,进入元件编辑器界面,如图 3.9 所示。



図 元件: NEW\_PART\* - PADS Logic : 文件:D 編輯:D 查看M 设置(S) 工具ID 報助地 ... D は 日 (の) (部) (2) (部) (2) (部) (2) (部)

图 3.9 元件编辑器界面

(2) 在元件编辑器内,打开"文件"菜单,选择"新建"命令,如图 3.10 所示,弹出"选择 编辑项目的类型"对话框,选中"CAE 封装"单选按钮,如图 3.11 所示。

(3)单击"确定"按钮,弹出 SCH 封装编辑窗口,单击图标 (如图 3.12 所示),显示 "封装编辑"工具栏,如图 3.13 所示。

(4) 进入 CAE 封装编辑器, 如图 3.14 所示。

图 3.14 显示了几个字符和原点标志,其含义如下:

▶ REF: 参考编号。

▶ PART\_TYRE: 元器件类型(Part Type)。

视频3

▶ \* Free Label 1: 元器件类型的第1个属性。

:	文作	‡D 编辑E 查看⊠	设置(5) 工具(1) 帮助(1)
	D	新建10 🔶	
IJ	6	打开(0)	₽ X
ſ		保存(5) 另存为(A)	
L		库山	
L		退出元件编辑器区	1
ľ	1-40	☆ PCB 封装	* L

图 3.10	选择"新建"命令

0元件类型	页间连接符类型
)连接器	◎ 页间连接符
● CAE 封装	◎电源
) 管脚封装	◎ 接曲

第

₿ 章 PADS Logic元件库管理

图 3.11 "选择编辑项目的类型"对话框

📴 SCH 封	装: NEW	_DECAL*	- PADS L	ogic	-
: 文件匠	编辑(E)	查看凶	设置(5)	工具①	帮助(出)
: D 🚅		20	0.1	1	2

图 3.12 单击"封装编辑"图标

SCH 封	I装: NEW_	DECAL*	- PADS L	ogic						
文件回	编辑旧	査看⊘	设置(5)	工具の	帮助(日)	8				
0 🖨		20	Q 🛅	ି । 🔉	6					
**	\$×	P & #	s ¥ û	<b>業</b> 話	+ =	b€ 器€	£‡ -{	TYPE	SMAL 204	

图 3.13 "封装编辑"工具栏

▶ \* Free Label 2: 元器件类型的第 2 个属性。

(5)从"封装编辑"工具栏中单击创建 2D 线图标 № 。右击,弹出如图 3.15 所示的菜单,选择"多边形"命令,设置要绘制的 2D 线为多边形。菜单中的部分命令解释如下。

ю	-	
1	•	

PART-TYPE \*Free Label 1 \*Free Label 2 图 3.14 CAE 封装编辑器界面

	完成	<doubleclick></doubleclick>
	添加拐角	LButton+ <click></click>
	删除拐角	
	添加圆弧	
	宽度	{W <nn>}</nn>
4	多边形	{HP}
1	圆形	(HC)
	矩形	(HR)
	路径	(HH)
	正交	(AO)
	斜交	{AD}
~	任意角度	{AA}
	取消	<esc></esc>

图 3.15 选择"多边形"命令

▶ 宽度:设置 2D 线的宽度,一般采用默认设置。

▶ 多边形:用 2D 线绘制一个封闭的多边形,多边形可以被填充。

----- PADS电路原理图与PCB设计实战(第2版)

▶圆形:用2D线绘制一个圆形。

▶矩形:用2D线绘制一个矩形,可以被填充。

▶ 路径:用 2D 线绘制一个线段,也可以绘制一个多边形,但是多边形不能被填充。

补充说明:在选择 2D 线绘图时,可通过右击,在弹出快捷菜单中选择其中的命令来 绘制不同形状的图形。菜单中主要包含了添加拐角、删除拐角、添加圆角等功能。

在绘图状态下输入无模命令——输入 gd100,按 Enter 键,设置显示栅格大小为 100, 如图 3.16 所示(默认情况下,设计栅格为 100)。

无模命令	Ŷ							
命令:	gd100							
						•		
		]						
			-	宽度	10	栅格	100	

图 3.16 栅格设置

提示: 栅格的大小根据显示栅格成一定比例设置,目的是为了画图方便美观。

(6)绘制一个三角形,如图 3.17 所示。绘制完,选中三角形,右击,在弹出的快捷菜 单中选择"特性"命令,如图 3.18 所示,或者双击绘制好的三角形。



图 3.17 绘制一个三角形

图 3.18 选择"特性"命令

弹出"绘图特性"对话框,选中"已填充"复选框,如图 3.19 所示,然后单击"确定"按钮,将该三角形填充成实心,如图 3.20 所示。

鬱 绘图特性	$\mathbf{X}$
宽度: 10	☑已填充
件式 实线: (	() :
旋转: 0	×镜像: □ ■ Y镜像: □
确定	取消 帮助(出)

图 3.19 "绘图特性"对话框



图 3.20 填充后的三角形

(7)选择 2D 线为"路径",画一条直线,将直线与三角形同时选中,右击,在弹出的快捷菜单中选择"合并"命令,如图 3.21 所示。



图 3.21 选择"合并"命令

(8)选择合并后的图形,右击,在弹出的快捷菜单中选择"复制"命令,然后再用同样的方法选择"Y镜像"命令,如图 3.22 所示,得到的图形如图 3.23 所示。



(9)选择 2D 线的类型为"矩形",绘制矩形外框,再选择"路径"添加直线完成 BAV99 图形的制作,如图 3.24 所示。



图 3.24 BAV99 图形

(10)至此,CAE 封装并没有完成,还要为元件添加引脚(PIN)。从"封装编辑"工具 栏中单击"添加端点"图标 🛶,弹出如图 3.25 所示的"引脚封装浏览"对话框。

从中选择 PIN 引脚封装(也可以选择 PINSHORT 引脚封装),单击"确定"按钮。端 点将跟随着光标悬浮移动,移动过程可右击,在弹出的快捷菜单中选择"X 镜像""Y 镜 像"或"90 度旋转"等操作,如图 3.26 所示。摆放引脚,引脚编号要与 PCB 中的封装一 致。摆放完引脚的 BAV99 的 CAE 封装如图 3.27 所示。

建立完元件 CAE 封装后,单击"保存"按钮,在出现"将 CAE 封装保存到库中"的对

第3章

PADS Logic元件库管

理

#### - PADS电路原理图与PCB设计实战(第2版)

话框中,把CAE 封装名称写为BAV99,如图 3.28 所示。



完成 CAE 封装后,需要对其进行分配 PCB 封装、建立 CAE 引脚与 PCB 引脚对应关系。 总结:元件 CAE 封装是由 2D 线 22 +端点 二 + 文本 e<sup>e</sup> (可选)组成。

- ▶ 2D 线:用于画 CAE 封装的逻辑图形,由多边形、圆形、矩形和路径这四种类型的 2D 线构成。
- ▶ 端点:用于添加引脚,引脚的类型在"引脚封装浏览"中选择。
- > 文本: 文本增加是可选操作,根据需要进行必要文本添加。

## 3.2.2 创建 BAV99 元件类型

(1) 在图 3.11 中,选择"元件类型"后单击"确定"按钮,或者在文件界面的"工具"菜

单中选择"元件编辑器"命令,如图 3.29 所示。

🖑 选择编辑项目	的类型	文件匠 编	辑(1) 查看(	y 设置(s)	工具① 帮助(	Ð
<ul> <li>◎ 元件类型</li> <li>◎ 连接器</li> <li>◎ 245 41<sup>th</sup></li> </ul>	页间连接符类型 〇 页间连接符		6 % ⊫ ×6 0∕		元件编辑器 从库中更新	f@
<ul> <li>◎ CAE 封築</li> <li>◎ 管脚封装</li> </ul>	<ul> <li>○ 电源</li> <li>○ 接地</li> </ul>	•			将页间连接 对比/ <u>E</u> CO	符保存到库中(S)
· 确定 · I	取消 帮助出	•		24	Layout 网表 SPICE 网表	έ(Ν) 

图 3.29 两种选择元件类型操作

(2) 在元件类型编辑界面中,打开"编辑"菜单,选择"元件类型编辑器"命令,如图 3.30 所示,弹出"元件的元件信息"对话框,如图 3.31 所示。在"元件的元件信息"对话框中,包括 7 个选项卡,分别是"常规""PCB 封装""门""引脚""属性""连接器"和"引脚映射"。

1 元件: N	NEW_PAR	T* - PAD	S Logic	-	
: 文件但	编辑旧	查看⊘	设置(5)	工具の	帮助旧
0 🖨			6		

图 3.30 元件类型编辑器

100 H3		1942 ぞかしな)
L1+3/L1190/38		12和水小山(山)
<b>皆脚</b> 数:	0	UND
封装:		40.45 Miles
门数:	0	30~~5 8130C. 0
信号管脚数:	0	系列(E)
走項		
] 定义元件4	(別管脚編号到 PCB 封装的映时(D)	□特殊目的(A)
JECO 注册7		○ 连接器 00
		○ 模具元件 (I)
the same set to be in the		○ 倒装片 (C)
前缀列表 (P):		

图 3.31 "元件的元件信息"对话框①

(3) 在"常规"选项卡中,"逻辑系列"用来选择相应的元件前缀。例如,电容用"C"作为参考前缀,电阻用"R"作为参考前缀。本例子按默认设计,选择"UND"系列,前缀为 "U"。用户也可以单击"系列"按钮,添加新的逻辑族类型,单击"系列"按钮后,系统会弹 出如图 3.32 所示的对话框。

在"前缀列表"编辑框中可以输入查询的前缀。键入"?"前缀表示用户想查找任意字符,以便编辑前缀列表中的元件。通过元件前缀搜索,可以允许编辑一个元件。

① 注:现行国标为"引脚",但本图软件截图中保留为"管脚",特此说明。

第3章

PADS Logic元件库管理

PADS电路原理图与PCB设计实战(第2版)



图 3.32 "逻辑系列"对话框

(4) "PCB 封装"选项卡是分配 PCB 封装,具体操作如下。

① 在"筛选条件"文本框输入"SOT \*";在"引脚数"文本框输入"3",单击"应用" 按钮。

② 在"未分配的封装"列表中列出符合筛选条件的封装,选择 SOT23 封装。单击"分 配"按钮。

SOT23 封装已添加到"已分配的封装"列表。完成后如图 3.33 所示。

一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一一	×
常规 PCB 封装 门   管脚   属性	连接器   管脚映射
50125 库(B):	: (3) 景重
(所有	[库) 🔹
, Laŭ	筛选条件 (F): 管脚数 (P): S0T* 3 应用 (L)
11 - 12	仅显示具有与元件类型匹配的管制编号的封装(S)
未分酉的封装(C):	已分配的封装:
common: SUT23M1	50728 分配新项目 00)
common:SUT23M4 common:SUT23M5 common:SUT23WS	7月(4) // 上の
comm or.:S0T89 SML7351B:S0T50P160X90-3L SML7351B:S0T65P210X100-3L SML7351B:S0T65P210X110-3L	(D)
检查元件 (K)	确定 取消 帮助 00 //

图 3.33 分配 PCB 封装

提示: "\*"代表任意个字符的通配符,也可以使用"?"代表单个字符的通配,还可以 在搜索中两个通配符并用,如输入"S\*T?"进行搜索。

(5)"门"选项卡,用于设置门封装,即CAE 封装,界面如图 3.34 所示。具体操作如下。

① 单击"添加"按钮后如图 3.35 所示。

② 双击图 3.35 中的"CAE 封装 1"栏 🚛。双击后"CAE 封装 1"栏变成 🚎, 然 后单击 🖬 按钮, 如图 3.36 所示。

③ 弹出如图 3.37 所示的对话框,将之前建立好的 CAE 封装 BAV99 分配到"已分配

的封装"栏里,单击"确定"按钮,分配完成后的界面如图 3.38 所示。这时已将 CAE 封装 分配完毕。

(6) "引脚"选项卡用于将 CAE 封装的引脚和 PCB 封装引脚建立对应关系,具体操作步骤如图 3.39~图 3.41 所示建立引脚对应。

》元件的元件信息 - 1	TEV_PART		×
常規 PCB 封装 门	<b>管脚 属性</b> 连接器	管脚映射	
			<u>A</u> H
	编辑(2) 添加(4)		
门 管脚 交换	CAE 封装 1 CAE 封装	2 CAE 封装 3	CAE 封装 4
检查元件(K)		确定 取消	帮助伙

图 3.34 "门"选项卡

影元件的元件信息 - NEW_PART			×
常规 PCB 封装 门 管脚 属性	连接器   管脚映	射	
			重置
NO DECAL			
编辑(图)	添加(A)	删除(L)	
门   管脚   交換   CAE 封装 1	CAE 封装 2	CAE 封装 3	CAE 封装 4
A 0 0			
检查元件 (K)	确的	定 取消	帮助伙

图 3.35 添加门

#### -----PADS电路原理图与PCB设计实战(第2版)

视 P	CB 封装	门管脚	<b>廉性</b> [ 连接器 ] 管制	即映射	置
10 D	音脚 交 0 0	( 續級 (E) 换 CAE 封装 1	(添加心) CAE 封装 2	(删除(L)) CAE 封装 3	CAE 封装 4

图 3.36 双击"CAE 封装 1"列表框

C:\MentorGraphics\9.5PADS\SDD_HOME\Libraries\usr	•
筛洗条件(F): 管脚数(P):	取消
· 3 应用(L)	<b>契助(H)</b>
8AV99 未分配的封装(C)	已分配的封装
分配新项目	BAV99
	>
▲ ▼   (<<未分配)	N)

图 3.37 为元件的门 A 分配封装

1	4		编辑(E)	添加(A)	制除(L)	20. 10 ×
]	管脚	交換	CAE 封装 1	CAE 封装 2	CAE 封装 3	CAE 封装 4
9	3	U	DAYBD			
			R			

图 3.38 CAE 封装分配完成

◆管脚组	编号	名称	类型	交換	顺序	重置
5使用的管脚	1					编辑(E)
使用的管脚	2					
使用的官脚	3		1		/	添加管脚
					/	添加管脚(A)
1					2	
						里新福专 ID
						「毎期」(の)
						粘贴(P)
						导入 CSV(I)

图 3.39 引脚组编辑

管脚组	编号	名称	类型	交換	顺序	里立
F使用的管脚	1					编辑(E)
ト使用的官脚	2					
			Lanonanananan		himmen and []	添加管脚
	1	Update Pin Gate	×			深加官時 (A)
	152	-p-oto-rin suite				删除管脚 0
		Pin Gate				重新编号(R)
		未使用的管脚	•			( 信約(の)
3 .		间-A 信号管助				夏利に
		未使用的管脚				粘贴(P)
						导入 CSV C
	_					

图 3.40 引脚组选择"门-A"

(7) "属性"选项卡用于设置元件类型的制造商、价格等说明信息。单击左下角"添加"按钮,然后编辑元件的"属性"和"值",如图 3.42 所示。

单击"浏览库属性"按钮,添加元件"属性"和"值",如图 3.43 所示。完成后如图 3.44 所示。

(8)"连接器"选项卡用于设置连接器的各引脚的类型。只有在"常规"选项卡选中 "连接器"选项时才会被激活,本例不需要设置。 第3章 PADS Logic元件库管理

#### -----PADS电路原理图与PCB设计实战(第2版)

管脾組	编号	名称	类型	交换	願序	重置
]-A	1		Undefined	0	1	编辑 (E)
]-A	2		Undefined	0	2	
<u></u> ]-А	3		Undefined	0	3	添加管脚
						复制(C) 粘贴(C) 导入 csv(C)

图 3.41 引脚封装完成

常规 PCB 封装 门	EPART 管脚 属性 连接器 管	5. 期映射	
提示:当您保存默认的属性列 到每个新元件中。值将不会	表时,默认属性将自动添加 呆存。	另存为默认值	重置
尾性		值	
	noo Alaanaa moono kaana koono kaana kaana		
<			2
< (编辑 (2) [添加 (4)	] [ 删除 @ ) [ 复制	〕    粘贴	》 浏览库属性 (2))

#### 图 3.42 "属性"选项卡

(9)"引脚映射"选项卡只有在"常规"选项卡选中"定义元件类型引脚编号到 PCB 封装的映射"选项的时候才会被激活。本例不需要设置。

(10)检查元件。单击"元件的元件信息"对话框左下角的"检查元件"按钮,如果元件 信息有误,就会弹出含有错误信息的记事本,如图 3.45 所示;如果没有错误就会弹出如 图 3.46 所示的记事本。



图 3.43 "浏览库属性"对话框

属性	值
lanufacturer #1	WTE
ackage Part No	50123 DAV00

图 3.44 元件属性添加完成

parte	dit.err - ii	己事本			
文件①	编辑(E)	格式(0)	查看(V)	帮助( <u>H</u> )	
警告:才	約门」	定义门	]封装。		
警告:7	T件没有	分配 PC	7B 封装。	•	
1					

图 3.45 含有错误信	息的记事本
--------------	-------

PADS	Logic 🗙
(j)	元件没有错误或警告。
	确定

图 3.46 没有错误信息的记事本

第 3 章

PADS Logic元件库管理

1

完成"元件的元件信息"设置后,单击"确定"按钮,完成元件的编辑,如图 3.47 所示。 (11) 保存元件名为 BAV99,如图 3.48 所示。



# 3.2.3 创建芯片类的 CAE 封装

下面以芯片 PT4101 为例,介绍怎样创建芯片类的元件封装。芯片 PT4101 的封装 图如图 3.49 所示。

参考前面的步骤,选择 2D 线绘制芯片的矩形外框图,绘制完成后从"封装编辑"工具 栏中单击添加端点图标 ,弹出如图 3.50 所示的"引脚封装浏览"对话框,选择 PINSHORT 类型引脚,该类型引脚较 PIN 类型引脚短。

	图片	管脚(P):
-1 SW IN 6	-	PIN PINB PCLK PCLKB PINIEB PINORB PINORB PINORT PINVRTS
2 GND OV 5 3 FB EN 4	确定	取消 帮助(H)

当引脚数量需要添加较多时,可采用分步和重复功能快速添加多个引脚。将第一个 引脚摆放好后右击,在弹出的快捷菜单中选择"分步和重复"命令,如图 3.51 所示。弹出 "分步和重复"对话框,如图 3.52 所示。

洞 缅 4

方向 〇右旧	数量 <u>(C)</u> 2	预览
○ 「 ○ 下 回	距离( <u>S</u> ) 200	

图 3.51 选择"分步和重复"命令

90度旋转

X镜像

Y镜像

更改管脚封装 分步和重复 取消 Ctrl+R

Ctrl+F

<Esc>

Ctrl+Shift+E

图 3.52 "分步和重复"对话框

在弹出对话框的"方向"栏中可以选择重复添加引脚的方向(上、下、左和右),可在引脚"数量"文本框中输入要自动重复产生的引脚数目,如2;在"距离"文本框中可设置自动重复添加的引脚间的距离,如200。在图3.52中,单击"预览"按钮将看到操作效果,如图3.53所示。

注意:引脚要放在100的栅格线上。

在放置第4个引脚时,单击添加端点图标 ,在"引脚封装浏览"中选择 PINSHORT,确定后右击,在弹出的快捷菜单中选择"X 镜像"命令,放在右下方引脚处完成第4个引脚的添加,如图 3.54 所示。

1:TYP=U SWP=0	NETNAME #E
#2:TYP=U SWP=0	NETNAME #E
#3:TYP=U SWP=0	NETNAME #E

图 3.53 放置前 3 个引脚



如图 3.55 所示,完成第 5 个引脚添加后,可以按照上面重复添加引脚的步骤进行, 或者手动添加引脚,右击添加完所有引脚。



图 3.55 放置第 5 个引脚

第3章

PADS Logic元件库管

理

#### -----PADS电路原理图与PCB设计实战(第2版)

添加完成后如图 3.56 所示。

#1:TYP=U SWP=0	NETNAME #E	#E NETNAME	#6:TYP=U SWP=0
#2:TYP=U SWP=0	NETNAME #E		#5:TYP=U SWP=0
#3:TYP=U SWP=0	NETNAME #E		#4:TYP=U SWP=0

图 3.56 添加完引脚

添加完引脚后将 CAE 封装保存为 PT4101, 如图 3.57 所示。

保存到库中	×
.5PADS\SDD_HOME\Libraries\usr	*
PT4101	
确定 取消	
PT4101 確定  取消	

图 3.57 将 CAE 封装保存到库中

## 3.2.4 利用向导创建 CAE 封装

如果 CAE 封装外形是方形的,可采用 CAE 封装向导创建 CAE 封装。单击图标 3.58 所示。进入"CAE 封装向导"对话框,如图 3.59 所示。

SCH 封	i装: NEW	DECAL*	- PADS L	ogic	-	-	-	1 100	6 1
: 文件旧	编辑(E)	查看⊘	设置(5)	工具の	帮助(出)				
0 🖨		20	Q 🛅	∕ ∕a	5				
1.4	€× ľ	eb [	5 ¥ M	総部	수 값	市 出	F# F8	TYPE SWA	35

图 3.58 "CAE 封装向导"图标

预览:	管脚长度 水平: 垂直:	左边管脚 管脚封装:	管脚数:	上边管脚 管脚封装:	管脚数:
	200 200	PIN 🗸	2	PIN	v 2
	管脚间距 水平: 垂直:	右側管脚 管脚封装:	管脚数:	下边管脚 管脚封装:	管脚数:
	100 200	PIN 🗸	2	PIN	• 2
	方框参数 最小宽度: 最小高度: 600 ▲ 200		确定	取消	帮助( <u>H</u> )

图 3.59 "CAE 封装向导"对话框

参照图 3.60 的设置,建立芯片 PT4101 的 CAE 封装。单击"确定"按钮,芯片 PT4101 的 CAE 封装创建完成。

注意:图 3.61 右边框选的引脚顺序是顺时针排列。建议 CAE 封装的引脚顺序与 PCB 实物引脚顺序(逆时针)对应。



图 3.60 设置封装参数



图 3.61 PT4101 的 CAE 封装

修改引脚顺序可采用手工调整,也可以先选中引脚 4,单击工具栏的"更改序号",如 图 3.62 所示。弹出对话框,输入新的引脚序号 6,然后单击"确定"按钮,如图 3.63 所示。

<sup>5</sup> SCH 封装: WEW_DECAL* - PADS Logic
文件回编辑 回查看 创设置 ⑤ 工具 回帮助 创
D 📽 🗟 💐 🗅 C L Q 🕲 🖉 🖾 🖉 🖉
▼中や×B やでを認識部 +→ 4 弊部部 4 総結業
更改序号

图 3.62 单击"更改序号"图标

鬱 端点序号	$\mathbf{X}$
输入新的管脚序号 >	
6	
00000000000000000000000000000000000000	

图 3.63 输入新的引脚序号

右边引脚的顺序改变为逆时针排列,如图 3.64 所示。





45

第3章

PADS Logic元件库管理

-- PADS电路原理图与PCB设计实战(第2版)

单击"保存"按钮,输入 CAE 封装名称"PT4101",单击"确定"按钮,完成 CAE 封装的保存,如图 3.65 所示。

酇将 CAE 封装保	存到库中	×
库(L):	SPADS\SDD_HOME\Libraries\usr	~
CAF 封装名称·(N)		120
one precoming	确定 取消	

图 3.65 将 CAE 封装保存到库中

## 3.2.5 创建 PT4101 元件类型

参照上述建立 BAV99 元件类型的步骤,打开"元件的元件信息"对话框进行编辑。 在"常规"选项卡中按默认设计,其他设置操作如图 3.66~图 3.70 所示。

管脚数:	0	1000
封法:	-	UND V
门数:	0	参考前缀: U
信号管脚数:	0	系列(F)
选项		
] 定义元件类型	型管脚编号到 PCB 封装的映射(D)	□ 特殊目的(A)
☑ ECO 注册元件	ŧ	◎ 连接器 (8)
前缀列表 (P):		◎ 根具元件(工)
		● 倒装片 (1)

图 3.66 "常规"选项卡按默认设置

对引脚分配有以下两种方法。

(1) 第一种方法:直接在选项卡中逐项编辑,操作如建立 BAV99 元件所述,适用于 元件引脚数量少的情况。

(2) 第二种方法: 建立如图 3.71 所示的一个 Excel 表格,输入表中内容(其内容是根据 DataSheet 制作的),然后复制图 3.71 中 Excel 表框选的内容到图 3.70。或者单击图 3.70 中"导入 CSV"按钮,将 Excel 表中的内容导入。成功导入后如图 3.72 所示。

提示:在Excel表中,"引脚组"一列要写"门A"不能写"门-A",名称中不能有空格, 否则会报错。

图 3.73 为"属性"选项卡。

至此,芯片 PT4101 封装建立完成,见图 3.74。

0T95P280X100-6L	库(B):				重畳(E)
	(所有)	牮)			5
• 12 (+) 12 (+) 13		筛选条件 (E): SOT*	管脚 6	败(e):	应用(L)
		□ 仅显示具有-	日元件类型匹配	的管胸编号	的封装(S)
K分配的封装(C):		已分	}配的封装:		
connon: SOT25-3 connon: SOT25-4 connon: SOT36	^		195F280X100-6	<u> </u>	分配新项目(图
ML7351B:S0T127P700X180-6L		分配(A) >>			
ML7351B:S0T65P210X110-6AL	0	<< 未分配 (6)			1 an
ML7351B S0T95P280X110-6L					
ML73518:S0T95P280X145-6AL	-				下①
30173518 S0T95P280X145-61	$\sim$				

图 3.67 分配 PCB 封装

を (氏):			-
C:\MentorGraph	nics\9.5PADS\SDD_HOME\Librarie:	s/usr 💌	确定
(第)本条件(5)	es Battly (D)		取消
PT"	6 应用L)		帮助(日)
T4101	未分配的封装[[]]	已分離	2的封装:
			01
	L	25日69月2月 100000	
-		分配合>>	

图 3.68 分配 CAE 封装

	-				
]		(編編 (2))	添加(4)		4.044
言押	父族	CAE 封張 1	CAE 封装 2	CAE 對裝 3	CAE 對縱 4

图 3.69 "门"添加

### ------PADS电路原理图与PCB设计实战(第2版)

管脚组	编号	名称	类型	交換	顺序	重置
未使用的管脚	1		1			编辑(图)
未使用的管脚	2					
卡使用的管脚	3		100 010 1 - PAL	-		添加管脚
卡使用的管脚	4		5.000 CG			The about the second
卡使用的管脚	5					深加官时(A).
卡使用的管脚	6					働除管部 0
						[ 夏制(C) [ 粘貼(P)

图 3.70 引脚分配

X	39.6.	÷		and so the second second	-		
文	牛 开始	插入	页面布局	公式 数据	审阅	10E	
	人前切	宋体		• 11 • A	۸ <sup>*</sup> =	]= ≫-	1
粘肠	▲「山」記句・	BI	ı •   🖽 •	3 · <u>A</u> · 3	ģ• ≡ ≡	i = 1¢ €¢	-
1	館贴板 6		字体		19	对齐方3	t
	A2	- (	fx	ΪĴA			
24	A	В	С	D	E	F	
1	管脚组	编号	名称	类型	交换	顺序	
2	Ϊ]A	1	S¥	undefined	0	) 1	
3	ACI	2	GND	undefined	0	) 2	
4	I']A	3	FB	undefined	0	) 3	
5	I']A	4	EN	undefined	0	) 4	
6	1 A	5	07	undefined	0	) 5	
7	1 A	6	IN	undefined	0	) 6	
8							
9							
10							
11							
10							

图 3.71 建立 Excel 表格并编辑

管脚组	编号	名称	类型	交換	顺序	重置
]-A 💽	1	SW	Undefined	0	1	编辑(E)
]-A	2	GND	Undefined	0	2	
]-A	3	FB	Undefined	0	3	添加管脚
]-A	4	EN	Undefined	0	4	The second second second
]-A	5	0V	Undefined	0	5	223月1日時1001
]-A	6	IN	Undefined	0	6	朝除管部 0
						(夏制の) 粘贴の) 导入 csvの

图 3.72 成功导入后的"引脚"选项卡

到每个新元件中。值将	和生物家期,新心寓性特日初家加 易存为默认值 重置	
尾性	值	
Manufacturer #1	华润砂威	
Part Number	PT4101	
DECAL	SOT-23-6	

图 3.73 "属性"选项卡

#1:TYP=L SWP=0	SW IN 6	#6:TYP=L SWP=0
#2:TYP=L SWP=0	2 GND OV 5	#5:TYP=L SWP=0
#3:TYP=L SWP=0	<sup>3</sup> FB EN <sup>4</sup>	#4:TYP=L SWP=0



# 本章小结

本章主要介绍了 PADS Logic 元件库的创建过程和常用元件的建库步骤,通过本章的学习,读者应该学会举一反三,掌握不同元件的建库方法。

第3章 PADS Logic元件库管理