

1.10.1 总线式画法

当一组网络有相同的特性时,需考虑用总线式画法,总线的画法由三个部分组成,分别是总线、总线出入口、出入口标号。其中总线和总线出入口并没有实际的电气连接意义,真正具有电气连接意义的是出入口标号,总线的出入口标号也是网络标号,具有相同名称的标号视为同一个网络。在放置出入口标号时,先设置网络标号属性名称,以数字开头或者以数字结束,这样在放置网络标号过程中会自动增加网络标号的数值。图 1.20 是总线式画法的示例图,总线式的原理图画法有如下几方面的好处。

(1) 总线式画法易读、便于查找,同时也降低了出错率。

(2) 简化了原理图,当原理图较为复杂或者连接线路太远时,用总线网络名称代替实际的电路连接可以简化原理图。

(3) 总线的网络标号在分页式原理图和层次式原理图中,可以有效表示各个模块之间的连接关系。

1.10.2 CPU 的画法

CPU 的引脚比较多,原理图中的 CPU 画法可按照组合器件和总线式的画法进行,首先是元器件封装的制作,元器件封装采用组合器件的制作方法,封装按 CPU 的功能分为若干个,一般情况下 CPU 的存储器接口为 A 封装、通信接口为 B 封装、通用的 GPIO 接口为 C 封装等,如图 1.21 所示(以 BCM5830X 为例)。关于 CPU 的总线式画法,CPU 的引脚功能一致时,为了简化原理图的连接线,可采用总线式的画法,如图 1.21 所示。

1.10.3 测试点放置

在原理图绘制时,对生产过程中需要测试的信号要放置测试点,以方便 PCBA 的测试。一般情况需要添加测试点的网络有对外接口,如显示接口、通信接口、键盘接口、程序下载端口等,测试点放置原则如下。

(1) 关于电源网络和 GND 网络的测试点,由于在单板测试的过程中电源网络流过的电流比较大,通常 GND 和电源网络至少需要分别放置两个以上的测试点。

(2) 高速线、敏感信号线和差分线的测试点,放置测试点时要考虑信号完整性,如出现测试点的放置与信号完整性出现较大矛盾时,以信号完整性优先。

(3) 如果 CPU 是 BGA 封装,对有可能用到的 CPU 引脚,可以用测试点的方式把该引脚拉出来,以便未来扩展功能时用到。

(4) 电路中需要进行信号质量测试和信号时序测试的信号,而该网络所经过的元器件引脚间距又非常小,此时需要考虑在该网络上增加测试点。

(5) 对外接口测试点靠近接口放置,以便指导 PCB 设计,如图 1.22 所示。

表实际元件的形状,但元件符号代表了元件的特点,且元件符号的引脚数目和实际元件的引脚数目保持一致。连线表示实际电路中的导线,在原理图中虽然是一根线,然而在印刷电路板中不是线而是各种形状的铜箔块。节点表示多个元件引脚或多条连线之间的相互连接关系,所有与节点相连的元件引脚、连线,不论数目多少都是导通的。注释在原理图中起说明提示作用,原理图中所有的文本都可以归入注释范畴。

本章将从原理图环境设置、原理图编辑界面等方面详细讲解原理图绘制的全过程,通过本章的学习,读者可以有效掌握原理图的绘制方法,顺利地根据产品需求完成原理图的设计。

3.5.1 进入原理图编辑界面

打开 OrCAD 软件和进入原理图编辑界面,具体操作是在 Windows 桌面的左下角,单击 Windows 图标找到 Cadence PCB 17.4-2019 下拉菜单中的 Capture CIS 17.4,注意需选择 CIS,否则原理图的编辑功能不完整。

(1) 打开 Capture CIS 17.4,弹出如图 3.30 所示的对话框,选择 OrCAD Capture,下方的 Use as default 建议勾选,下次会默认打开。

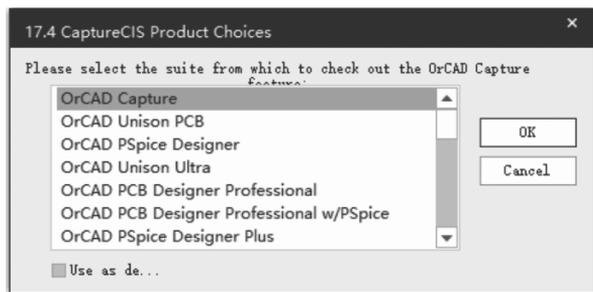


图 3.30 OrCAD Capture 选择对话框

(2) 在图 3.30 所示的对话框中单击 OK 按钮,再按 3.3.1 节的介绍,新建一个工程,然后进入原理图编辑界面,如图 3.31 所示。

3.5.2 编辑界面常用设置

在原理图绘制时,其效率性和正确性与编辑界面的属性设置有密切关系,属性设置是否合理,将直接影响到软件功能是否能得到充分的发挥,编辑界面常用的设置项如下。

(1) 设置图纸尺寸。选择菜单栏中的 Option→Schematic Page Properties 命令,然后单击 Page Size,弹出如图 3.32 所示的对话框,一般选择 B 类图纸,B 类图纸的长宽比例适中,同时用 A4 纸张打印时较为清晰。当然,也可以选择其他类型的图纸或者是自定义图纸尺寸,选择 Custom 可自定义图纸的尺寸。

以上 5 种波形图对应着输入耦合电容、输出耦合电容、旁路电容不同值时的输出电压随频率变化的曲线,通过对比可以得出结论,输入耦合电容 C1 和输出耦合电容 C2 对电路的频率响应特性影响不大,旁路电路 C3 的电容值大小对电路的频率响应起着重要作用。因此,在设计三极管共射极放大电路时,须考虑旁路电容的取值。

4.16 PSpice 高级仿真功能

前面已经介绍了 PSpice 的直流分析、瞬态分析和交流分析等,这些分析方法可以对电路的功能和性能进行验证。但是,对于一个完整的电子系统而言,仅电路功能正确和电气性能满足需求是不够的,还需要从稳定性、可靠性和适应性等方面对电路系统进行全面评估。PSpice 提供温度分析、最坏情况分析等高级仿真功能,利用这类高级仿真功能,可以对电子系统的可靠性指标进行预测。

4.16.1 温度分析

电子元件在不同的温度环境下其性能参数会有一定的变化,PSpice 中所有的元件参数和模型默认工作在常温下,即 25°C 。而实际电路的工作温度各不相同,例如在北方地区,冬天环境温度长时间在 -20°C ;在南方地区,夏天环境温度较高,部分时间可达 40°C 以上。温度的差异可能导致常温下正常工作的电路在低温或者高温下就不能正常工作了。因此,进行器件工作模式的温度仿真分析对保证电路的可靠性是非常必要的,下面以简单的直流电阻电路为例,分析温度变化对电路的影响。

(1) 绘制原理图。调用元器件,并编辑元器件属性,将电阻 R2 的温度系数 TC1 设为 0.2、TC2 设为 0.01,绘制好的原理图如图 4.119 所示。

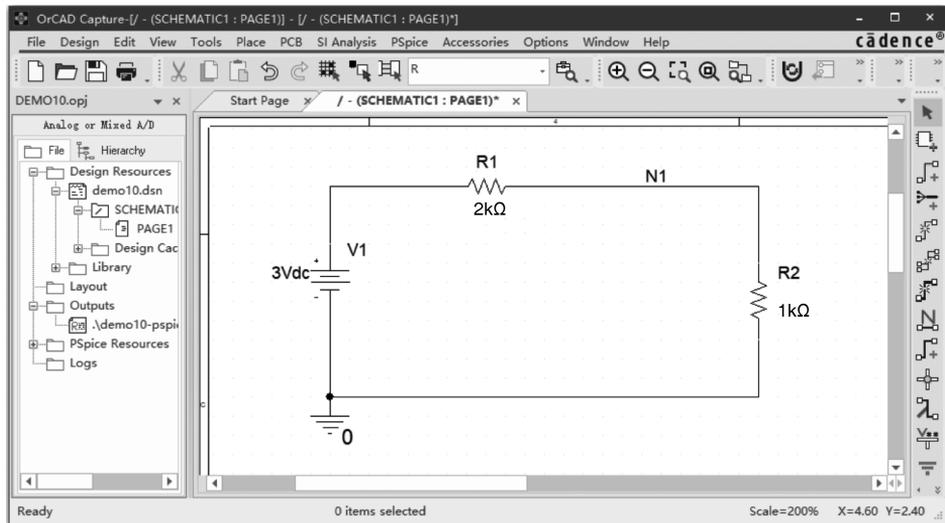


图 4.119 温度分析仿真原理图

当 R2 独立变化时,根据前面设置的 10% 容差,R1 取值 2000Ω ,R2 取值 900Ω ,此时结点 N1 的电压为:

$$V(N1) = \frac{R2}{R1 + R2} \times V1 = \frac{900}{2000 + 900} \times 2 \approx 621.690\text{mV} \quad (4-7)$$

当 R1 和 R2 同时变化时,R1 取值 1800Ω ,R2 取值 1100Ω ,此时结点 N1 的电压为:

$$V(N1) = \frac{R2}{R1 + R2} \times V1 = \frac{1100}{1800 + 1100} \times 2 \approx 758.621\text{mV} \quad (4-8)$$

4.16.3 傅里叶分析

PSpice 仿真的傅里叶分析是将瞬态输出波形从时域变换到频域,并求出它的频域变化规律,主要用于评估时域信号的基频和谐波分量。下面以 RLC 电路为例,讲述 PSpice 傅里叶分析方法。

(1) 新建项目绘制原理图。

信号源使用脉冲电压源信号(VPULSE),并设置信号源 V1 的参数。电压起始值设为 -3.0V ,电压脉动值设为 3.0V ,信号上升时间 TR 设为 1ns ,信号下降时间设为 1ns ,延迟时间 TD 设为 0 ,脉冲宽度设为 $100\mu\text{s}$,信号周期 PER 设为 $200\mu\text{s}$ 。原理图如图 4.130 所示。

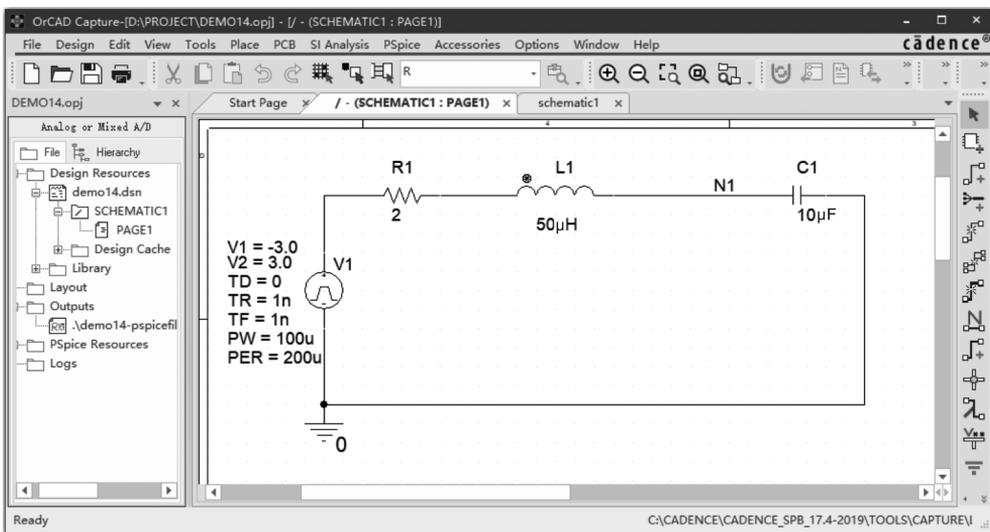


图 4.130 RLC 仿真电路

(2) 设置时域仿真参数。

在 Simulation Setting 对话框选择时域分析项 Time Domain,最大步长设为 $10\mu\text{s}$,仿真时间设为 $1000\mu\text{s}$,如图 4.131 所示。然后单击 Output File Options,设置傅里叶分析参数,中心频率设为 5000Hz (信号源的信号周期 PER 为 $200\mu\text{s}$,对应

安防主控板电路设计（具体案例）

5.1 实例概述

理论是基础,实践是检验理论是否正确的标准。本章通过 Hi3516DV300 安防主控板设计实例来回顾前面章节的内容,让读者更加充分地理解原理图的设计过程和设计方法,从而掌握原理图设计的基本操作技巧。

Hi3516DV300 是一款专用 SoC 处理器,广泛用于安防领域。Hi3516DV300 集成新一代 ISP 和 H. 265 视频压缩编码器,同时集成高性能 NNIE 引擎(Neuron Network Inference Engine,神经网络推断引擎),使得 Hi3516DV300 在低码率、高画质、视频智能处理、低功耗等方面处于较为先进的水平。另外,Hi3516DV300 还集成 POR(Power-On Reset)、RTC(Real Time Clock)和待机唤醒等电路,降低了系统的外围器件,为产品设计极大地降低了整机 BOM 成本。Hi3516DV300 主要的硬件性能指标如下。

(1) 处理器内核,双核 ARM Cortex-A7@ 900MHz、32KB I-Cache、32KB D-Cache、256KB L2 Cache。

(2) 支持 NEON 加速,集成 FPU 处理单元,NEON 技术可使视频编解码器的性能提升 60%~150%,可高效处理视频数据并尽可能减少对内存的访问,从而增加了视频数据的吞吐量。

(3) 视频编解码,支持 H. 264 BP/MP/HP、H. 265 Main Profile、MJPEG/JPEG Baseline 编码。

(4) 视频编码性能和解码处理性能,H. 264/H. 265 编解码最大宽度为 2688,最大分辨率 2688×1944。

(5) 智能视频分析,集成神经网络加速引擎,处理性能可达 1.0Tops。集成智能计算加速引擎,包含行为跟踪、人脸校正。