



5.1 传输线模型

分析信号在传输线上行进过程所使用的方法,是将长长的传输线分拆为一个个独立的分节电容后再依次加以计算分析,如图 5-1 所示。这是一种典型的建模分析方法:将一个相对复杂的电路实体(传输线)通过合理的分解、对等、近似或模拟等效为已知电学行为特征的基础元件(电容)或其组合,从而运用电路分析的方法对原实体(传输线)的行为做出预测和仿真。这个用于模拟原实体行为的基础元件或其组合,称作原实体的电路模型。

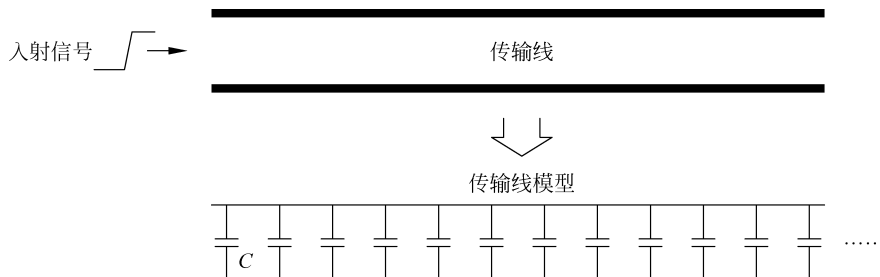


图 5-1 传输线建模

不过,将传输线建模为一长串电容的组合,只是一种粗略的建模方式。传输线模型中仅仅只有电容,其实还不足以完全表征信号在传输线上行进时的电学行为特征。一种更准确的传输线模型如图 5-2 所示。

这个模型中,在一个个电容之间,串接了一个个电感。即把传输线拆分为许许多多微小部件,这个微小部件不再仅仅是个单独的电容,而是一个电容加一个电感。这个电感从何而来呢?

说到电感,我们最直接的印象是一环一环绕成的线圈,如图 5-3 所示。电路图上表示电感的符号也是画成一个线圈的形状。这个印象来源于我们最早认识电感的方式,中学物理课上引入电感这一概念时所对应的实物便是线圈。

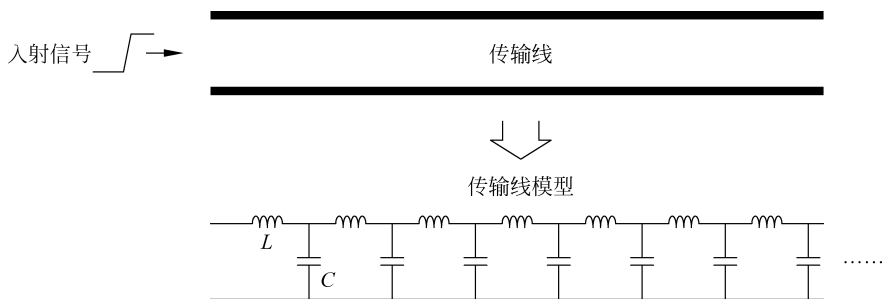


图 5-2 更加准确的传输线模型



图 5-3 线圈是我们最早认识电感的印象

之前提到的各种传输线,无论是两根长直导线组成的传输线,还是同轴电缆、印制电路板上的微带线、带状线,显然,并无线圈存在其中。我们有必要澄清电感的真实物理含义,从最本质的角度来认识一下电感。这是信号完整性初学者必须要解答的又一个基础题目。电感这一物理量至关重要,它是理解众多信号完整性现象的必备前提,其身形遍及信号完整性工程师所分析的几乎每一个电路。

5.2 电感

在电阻、电容、电感这三种基本电路元件中,如果让人们表达对它们的主观喜好态度,对于数字电路工程师来说,一定是最乐于跟电阻打交道,其次是电容,而最不愿面对的,则是电感。原因很简单,越容易被分析的东西,我们就越情愿遇到。在这三种基本元件中,电感无疑是最复杂的一个,如图 5-4 所示。

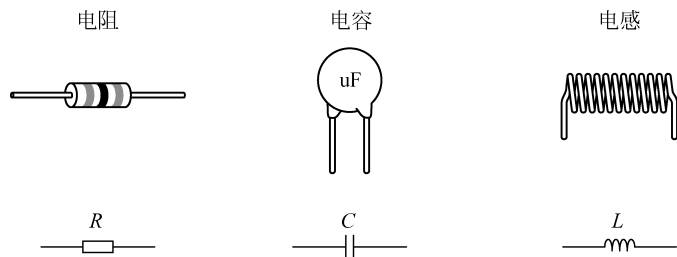


图 5-4 电感是三种基本元件中让人们感到最复杂的一个

要了解一个事物,从它的名称入手是一个很好的途径。“电阻”之所以得名,是取“阻碍电流通过”之意。“电容”之名,是“容纳电荷”之意。那么,“电感”之名该作何解释?

这个“感”字源自一个我们熟知的物理现象——电磁感应。

电流能够产生磁场。如图 5-5 所示,将一个指南针水平放置在一段导线的上方,该段导线沿着地球的南北方向放置。在导线中没有电流时,指南针指向正确的地球南北方向。当给导线中通上电流时,指南针的指向发生改变,原本指向北方的一端现在指向东方。这说明在电流周围存在磁场,这个磁场强过了地球的磁场,指南针的指向不再反映地球磁场的方向,而反映的是电流磁场的方向。

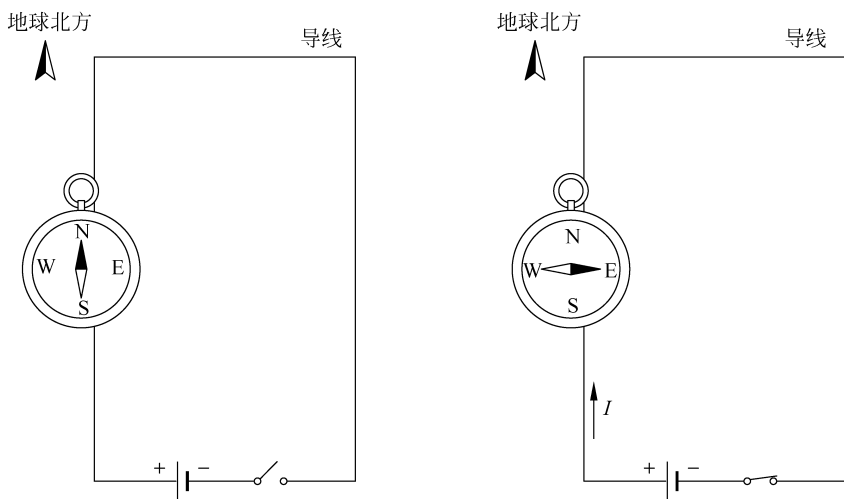


图 5-5 电流产生磁场

“场”是一种神奇的东西,看不见也摸不着,却能对存在其中的其他物质产生某种作用。按照物理学家们的观点,“场”也是一种物质,但很难描绘这种物质是什么模样的。人们观察、了解磁场的视角是它的两个基本属性——强度和方向。

现在将指南针从通电导线的上方移到下方,我们发现指南针的指向又发生了改变,在地球磁场中本该指向北方的一端现在指向西方,与指南针在上方时正好相反,如图 5-6 所示。这说明在导线上方和下方的磁场方向是正好相反的。

事实上,导线周围的磁场方向是形成一个环,可以通过一个简单的右手定则来判定:将右手的拇指指向电流的方向,则其余四根手指弯曲时的指向就是磁场的环绕方向,如图 5-7 所示。

现在做另一个试验。将通电导线上方的指南针慢慢向上移动,使其逐渐远离导线。这个过程中将会发现,指南针的指向也在发生慢慢的改变。原本受电流磁场的影响指向东方的那一端随着指南针的上升逐渐偏离东方,向东偏北方向移动,指南针距离导线越远,指针偏离的角度越大。最终,在上升到足够远的距离后,指针完全指向正北方,并保持不再移动,如图 5-8 所示。

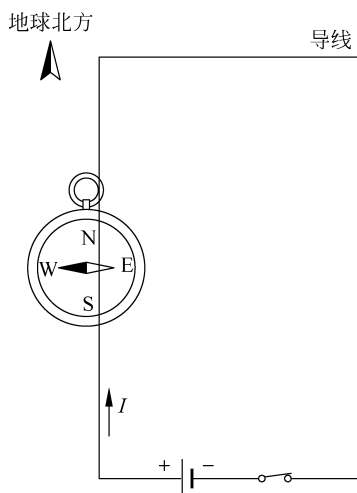


图 5-6 指南针位于通电导线下方时的指向



图 5-7 判定通电导线周围磁场方向的右手定则

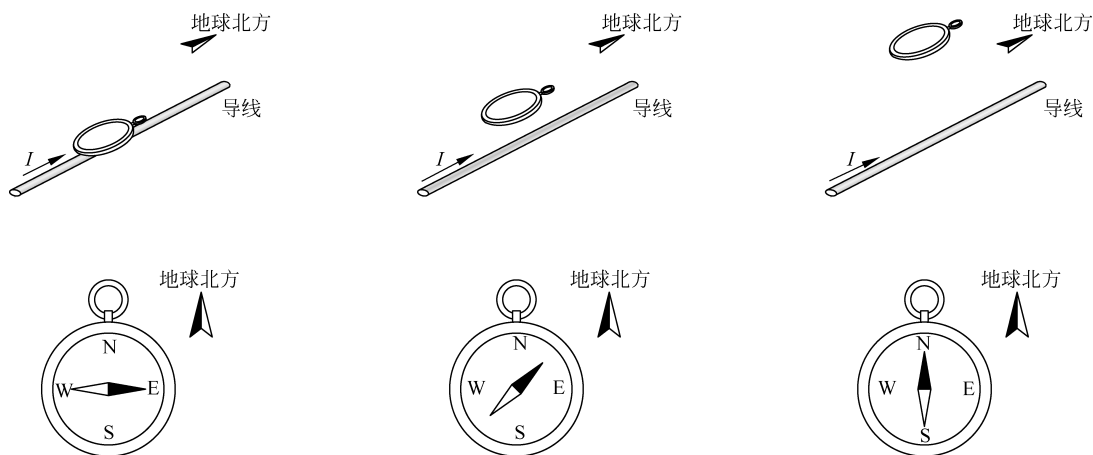


图 5-8 指南针逐渐远离通电导线过程中的指向变化

这个试验告诉我们,虽然磁场会存在于电流周围的整个空间,但是在距离电流远近不同的地方,磁场的作用有强弱之分。在距离电流很近的导线附近,电流磁场很强,比地球的磁场强很多,指南针的指向完全反映电流磁场的方向,指向电流磁场的“北方”(在此试验中是地球的正东方)。随着指南针距离导线越来越远,电流磁场越来越弱,而地球磁场的强度不变,于是在指南针的指向中,地球磁场的影响越来越大,促使指针从东向北偏离。当距离足够远后,电流磁场变得很弱,其影响几乎可以忽略,于是指南针的指向就完全反映出地球磁场的方向,指向正北方。

为了清晰而直观地呈现出磁场的面目,物理学家们抽象出一种概念实体——磁力线。

如图 5-9 所示,磁力线是环绕在电流周围的环状线,用它来表示磁场的存在。磁力线环绕的方向就是磁场的方向,可以通过右手定则来判定。

磁力线分布的疏密程度则用来表示磁场的强弱。在距离电流很近的地方,磁力线分布很密集,相邻两根磁力线间距很近,表明此处的磁场很强。在距离电流较远的地方,磁力线分布很稀疏,相邻两根磁力线间距很远,表明此处的磁场很弱。

既然磁场是一种“物质”,难免就有一个多与少的计量问题。例如,给导线通 1A 的电流和 2A 的电流,哪种情况产生的磁场更“多”一些? 既然磁场完全因电流而生,想必越大的电流产生的磁场越“多”。事实也确实如此,2A 电流的磁场比 1A 电流的磁场“多”一倍。只是,磁场的“多”与“少”,究竟是怎么计量的?

有了磁力线,这个问题就比较容易理解。首先,可以这样认为,磁力线就是组成磁场这种“物质”的基本单元。假如一定要想象电流周围的磁场长什么模样,它就是套在电流周围的很多圆环共同组成的一团东西。传统概念上的物质,其基本组成单元是分子、原子,而磁场这种特殊的“物质”,其基本组成单元是环状的磁力线。

其次,磁力线必定是形成一个闭合的圈,如图 5-10 所示。如果从一根磁力线上某一点出发沿着磁力线行进,最终就会回到起点。磁场中的每一根磁力线都是如此,不可能存在“一截”或“一段”首尾不相连的孤立的磁力线。任何“一截”和“一段”磁力线必然是属于一个完整闭合磁力线圈的一部分。

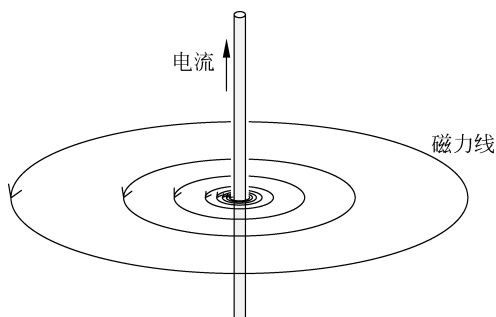


图 5-9 磁力线

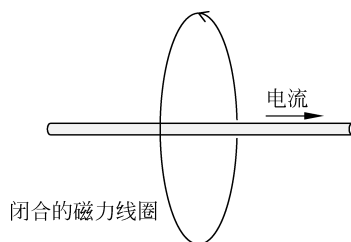


图 5-10 磁力线必定是一个闭合的圈

这样,磁场的多少直接体现为磁力线圈的多少,对磁场多少的计量实际上就是对磁力线圈数目的计量。磁力线圈越多,就表明磁场越“多”;磁力线圈越少,就表明磁场越“少”。

电磁学中定义了一个专门的单位 Wb(韦伯)来度量磁力线圈的数目。例如,某根导线 A 通以一定的电流后,在其周围产生了 1Wb 的磁力线圈,另一根导线 B 通以一定的电流后,在其周围产生了 2Wb 的磁力线圈。那么导线 B 周围的磁力线圈数目就是导线 A 周围磁力线圈数目的两倍。

可能我们会问,1Wb 磁力线圈的确切数目是多少? 是否就是 1 根? 并不能这样讲。事实上,讨论 1Wb 的确切数目没有实际意义。在电磁场理论中,我们会理解 1Wb 的真实物理含义,它其实并不是简单地与“多少根磁力线”相对应的。但眼下,我们只要知道它代表着一

个度量磁力线数目的基准,然后可以用它来衡量磁场的多少就可以了。

通电导线周围能产生多少磁力线,究竟与哪些因素有关?

第一,电流的大小。越大的电流产生的磁力线越多。假如某根导线在通以一定电流后产生了 1Wb 的磁力线,那么将电流增大为原来的两倍后,将产生 2Wb 的磁力线。

第二,导线的长度。其他条件相同的情况下,越长的导线产生的磁力线越多。

第三,导线的粗细。这个因素的影响相对较弱。把导线做得粗一些,会使磁力线数目略微减少。

第四,导线材质。当构成导线的导体材质中含有铁、镍或钴时,磁力线的数目会显著增加。这三种金属称为铁磁金属,也就是能够制成永久磁体的金属。除此之外的其他金属导体对磁力线数目没有影响。同等尺寸规格的一段导线,无论是用铜制成的,还是用铝、铅、金、银等制成的,通以相同大小的电流时,产生的磁力线数目没有差别。

上面的讨论虽然是基于导线的,但显然磁场的产生条件对于任何导体都是相同的,不仅仅是导线,任何导体,无论其形状、尺寸,只要有电流流过,就会在周围产生磁场。所不同的是,随着电流大小、导体形状、材质等的不同,磁力线的数量不同。这些影响磁力线数量的因素中,电流属于外部施加的因素,其他则属于导体自身因素。在同等电流的外部条件下,不同的导体间因形状、材质等的差异所产生的磁力线数量差异,反映了不同导体产生磁场的能力是不一样的。

为了能够以量化的方式描述导体产生磁场的能力,一个专门的物理量被定义出来,这就是电感。一个导体,在流过 1 安培(1A)电流时所产生的磁力线圈数量(以 Wb 为单位),便是这个导体的电感。表示电感的符号是 L ,它在数值上等于导体周围的磁力线圈数量 N (以 Wb 为单位)与流过导体的电流 I (以 A 为单位)的比值。

$$L = \frac{N}{I}$$

电感的单位是亨利(H),相当于 Wb/A(韦伯/安培)。一个导体在流过 1A 的电流时如果产生了 1Wb 的磁力线,这个导体的电感就是 1H。另一个导体,在流过 1A 的电流时产生了 2Wb 的磁力线,则这个导体的电感是 2H。

如果将流经导体的电流 I 加倍,则导体周围的磁力线 N 也加倍,二者的比值保持不变。所以,电感是与流过导体的电流完全无关的。无论导体中有没有电流,其电感值都是固定不变的,该值只与导体的形状、尺寸、材质等自身因素有关。这个道理跟电阻是一样的,虽然常用电压与电流的比来计算导体的电阻,但电阻值本身只取决于导体自身,与电压和电流毫无关系。

所以,电感是一个直接反映导体在电流作用下“制造”磁力线能力的物理量,如图 5-11 所示。相同的电流条件下,电感值越大的导体,产生的磁力线越多。这就是电感的本质物理含义。

需要注意的是,电感所反映的仅仅是磁场“多少”的问题,却丝毫未涉及磁场的强度问题。磁场强度是需要某个具体位置点上谈论的量,其大小跟该位置点附近的磁力线分布

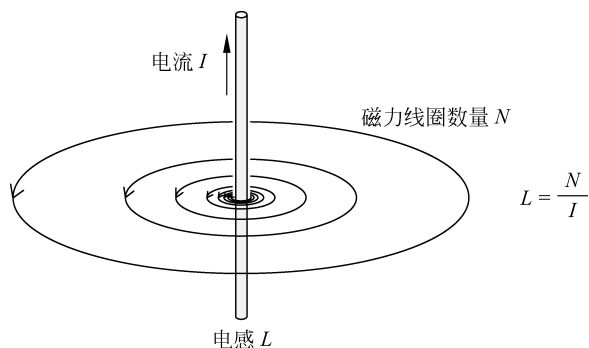


图 5-11 电感反映导体在电流作用下“制造”磁力线的能力

疏密程度有关,而跟磁力线的数目没有关系。就通电直导线而言,距离导线越远的地方磁力线越稀疏,相应的,磁场的强度随着距离导线越来越远变得越来越弱。电感并不涉及导体周围磁力线是怎么分布的,仅仅是将电流所产生的所有磁力线进行了数量的统计。

就电感的定义来看,显然,任何导体,无论是什么形状的,都有一个电感值,并不是只有绕成一环挨一环的线圈模样的导体才具有电感。看几个实例,如图 5-12 所示。一截 2cm 长、横截面直径 10mil 的细直导线,电感值大约是 20nH(纳亨, $1\text{H}=10^9\text{nH}$)。印制电路板上一段 100mil 长的走线,电感约为 2.5nH。板厚为 1.6mm 的印制电路板上的一个过孔,电感约为 1.6nH。生活中的一把铜钥匙,电感约为 0.8nH,一个铁皮箱子,电感约为 0.5nH。这些电感很小,但并非为零。

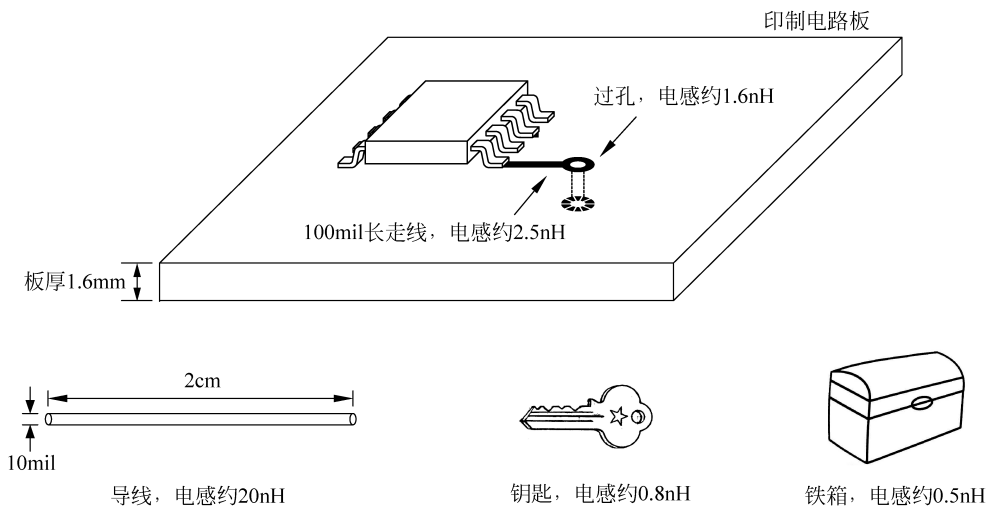


图 5-12 电路和生活中常见物的电感实例

那么,线圈和电感究竟有什么联系? 来看一个试验现象。如图 5-13 所示,有一根 1m 长的细直导线,其电感大约是 $1.6\mu\text{H}$ (微亨, $1\text{H}=10^6\mu\text{H}$)。现在把这根直导线绕成一环挨

一环的螺旋线圈,一共绕了 50 环,也就是 50 匝,每一匝的圆周长度为 2cm,整个线圈的轴向长度为 5cm。这时,线圈的电感增大为 $1.7\mu\text{H}$ 。如果将线圈匝数绕得更多,绕成 100 匝,每匝的圆周长度为 1cm,整个线圈轴向长度仍为 5cm,这时线圈的电感增加得更多,为 $1.8\mu\text{H}$ 。再把这 100 匝线圈压缩得更紧密一些,将整个线圈轴向长度压缩到 1cm,这时线圈的电感将达到 $2.0\mu\text{H}$ 。

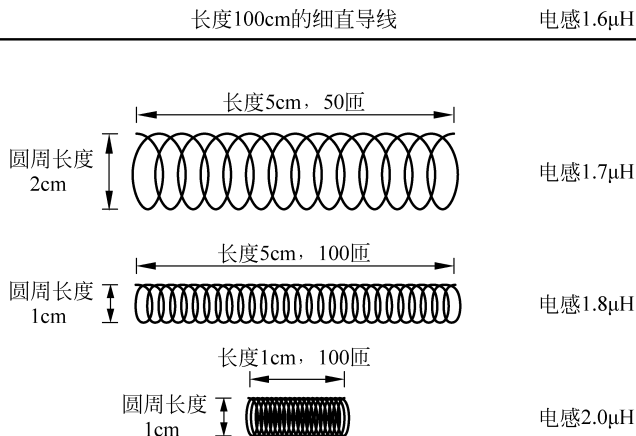


图 5-13 线圈形状的导线具有更大的电感

这个试验也可以反过来做。将一个 100 匝、轴向长度 1cm 的线圈两端向外拉伸,直至成为一根 1m 长的直导线,其电感将从 $2.0\mu\text{H}$ 逐渐降低为 $1.6\mu\text{H}$ 。

这个试验说明,线圈形状的导线比同等规格的直导线电感更大。因此,在导体材料有限的情况下,为了获得尽可能大的电感,并且尽量小地占用空间,人们总是将导体做成线圈的形状。线圈绕得越紧密,匝数越多,获得的电感越大。实际电路中使用的电感器件都是线圈模样的,几乎从未见过其他样式的电感器件。这便是造成“电感=线圈”错觉的原因。现在我们明白,线圈与电感之间,并不存在比其他形状的导体更多的关系。

5.3 传输线上的电感

现在回过头来看图 5-2 的传输线模型,就能理解电感在其中的存在。当把长长的传输线分成一节一节的分节电容的同时,每一个导线分节也都形成了一个电感,如图 5-14 所示。即便导线分节划分得很短,电感也是存在的。

那么,在数字信号沿着传输线行进的过程中,这些分节电感起着怎样的作用?

先在一个简单的电路中比较一下有、无电感的差别。如图 5-15(a)所示,一个阶跃信号源 V_s 加到一个负载电阻 R 上,阶跃信号的上升时间是 1ns。测量流过 R 的电流 I ,它随时间的运行轨迹与阶跃信号 V_s 是同步一致的,在 V_s 电压上升的过程中,电流 I 同步爬升,1ns 的时刻,阶跃信号 V_s 到达顶端值 V_{CC} ,电压不再变化,此时电流 I 也到达顶端值 V_{CC}/R 不再变化。

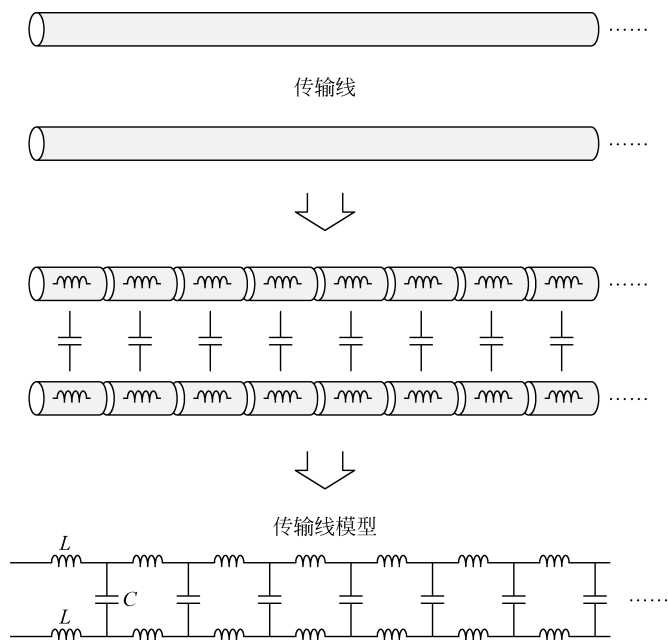


图 5-14 传输线模型中的电感

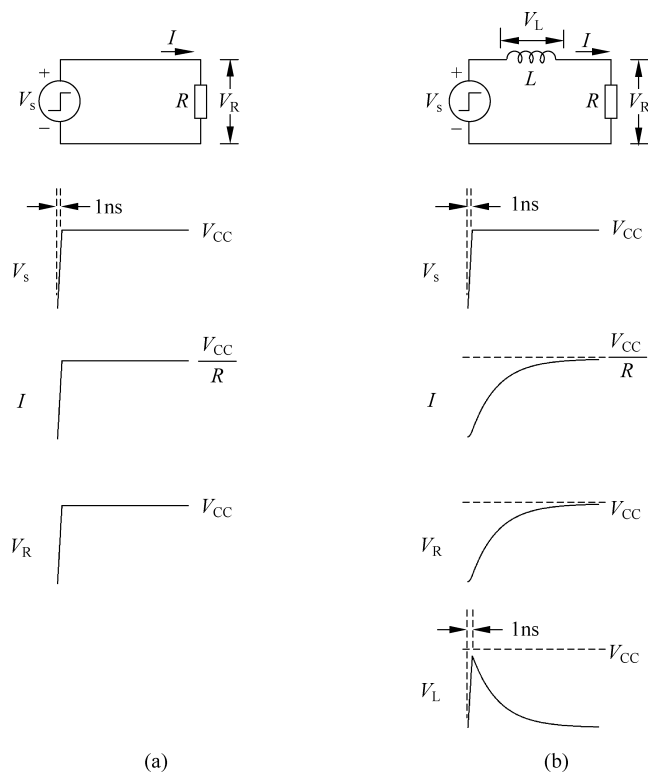


图 5-15 阶跃信号电路中有、无电感的区别

现在,如图 5-15(b)所示,让信号源 V_s 通过一个电感 L 加到负载电阻 R 上,再来测量电流 I ,这时它随时间变化的情况发生了改变。 V_s 仍然只经过了 1ns 就完成了阶跃爬升, I 却经历了远大于 1ns 的漫长时间过程才达到顶端值。

这个对比实验揭示了电感的一个广为人知的行为特征:阻碍电流的改变。在图 5-15(a)所示的第一个电路中,阶跃信号源 V_s 只用了 1ns 的时间就让负载电阻 R 上的电流 I 从 0 增大到最大值 V_{cc}/R 。在图 5-15(b)所示的第二个电路中,它仍然试图如此快地建立负载电流 I ,电感 L 阻碍了它的作用,电流增长的过程放慢了。

它是怎么做到的?图 5-15 示出了电阻 R 两端的电压 V_R 和电感 L 两端的电压 V_L 随时间变化的波形。在没有电感的第一个电路中,每一个时刻,阶跃信号源的电压输出都全部加在了电阻 R 上,所以负载电流 I 能够保持与阶跃信号 V_s 上升同等的进度快速增长。而在第二个电路中,在前 1ns 时间内, V_s 电压虽然迅速上升,但是很大一部分都落在了电感 L 两端,加到电阻 R 上的电压很少,导致流过 R 的电流 I 很小。直到 1ns 的时刻 V_s 到达最大值不再改变, L 两端的电压才开始逐渐减小,最终减小为 0,这时信号源 V_s 的输出电压才全部加在了电阻 R 两端,流过 R 的电流 I 终于达到最大值。

这里有一个容易因果混淆的地方。看起来似乎是这样:信号源 V_s 加了一部分电压在电感 L 两端,这部分电压产生了流过电感的电流 I 。是这样吗?这是简单地搬用电阻两端电压与电流的关系造成的结果:因为电压的存在,产生电流。当分析电感的电压和电流时,它们恰恰是因果倒置的:变化的电流产生电压。当信号源 V_s 阶跃上升时,流过电感 L 的电流开始增大,正是这个增大的电流在电感 L 两端“感应”出了电压,这部分感应电压抵消掉信号源 V_s 的一部分输出电压,从而加在电阻 R 两端的电压不再是 V_s 的全部。

能够“感应”出电压,这正是电感能够阻碍电流改变的原因。“感应”的条件是“变化的”电流,不变的电流是不会感应电压的。图 5-15(b)中,当电流 I 最终达到最大值 V_{cc}/R 不再改变时,感应电压 V_L 也就下降为 0 了。并且,感应电压的极性总是与电流的变化方向相“抵触”的。图 5-15(b)中,电流 I 是在不断增大的,为了阻碍电流 I 增大,感应电压的极性便会在电感连接信号源 V_s 一端为正,在连接负载电阻 R 一端为负,因为这时如果把电感看作一个电压源,它对外输出的电流方向正好是与电流 I 相反的。

现在把阶跃信号源 V_s 换成一个反向变化信号源:电压从 V_{cc} 阶“降”至 0。再来观察感应电压,如图 5-16 所示。可以看到,由于电流 I 在不断减小,为了阻碍电流 I 减小,感应电压便会试图“补偿”电流 I ,其极性便会在电感连接信号源 V_s 一端为负,在连接负载电阻 R 一端为正,因为这时如果把电感看作一个电压源,它对外输出的电流方向正好是与电流 I 相同的。

再一次来看上升沿信号在传输线上的传输过程。前面已经将它分拆为一个个分节电容依次被充电的过程,那时我们并未提到分节电感的存在,所以当时的分析是忽略掉电感的作用的。现在把电感加进来,信号的传输依然是对一个个分节电容进行充电的过程,所不同者,充电电流 I 经过了导线分节形成的分节电感。如图 5-17 所示,在上升沿信号进入传输线后,首先对第一个分节电容进行充电。这个过程中,充电电流从信号驱动源流出,先经过

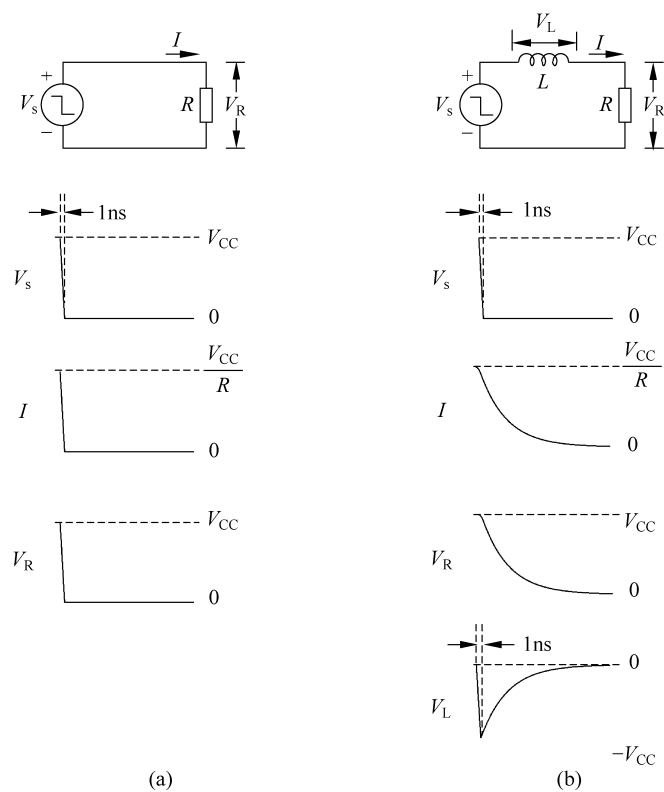


图 5-16 阶“降”信号电路中有、无电感的区别

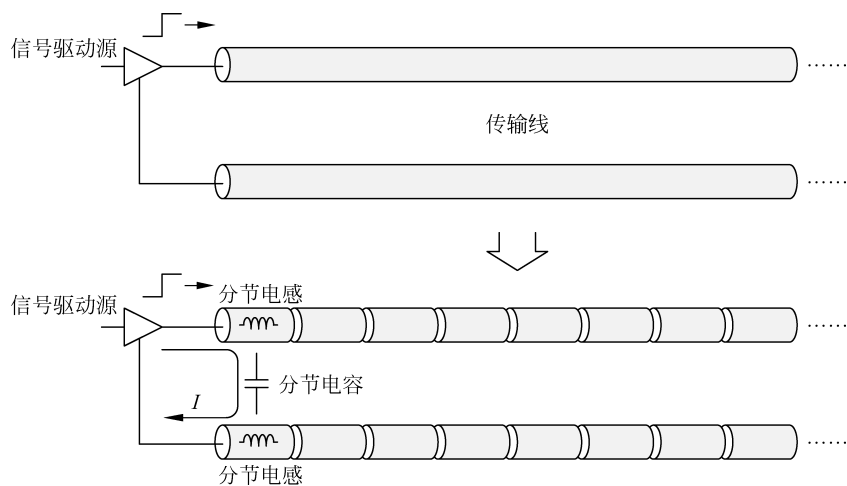


图 5-17 上升沿信号经过分节电感对分节电容充电

上面一节导线分节的分节电感,再流过上、下两节导线分节组成的分节电容,再经过下面一节导线分节的分节电感,流回信号驱动源。那么,按照电感的行为规律,上、下两节分节电感将会阻碍充电电流的变化。从信号刚刚进入传输线的时刻开始,充电电流 I 经历着一个从无到有再逐步增大的变化过程,所以分节电感的阻碍会延缓电流增大的速度,从而分节电容获得电荷的速度变慢了。假如信号驱动源不经过电感直接对第一节分节电容充电,需要经过时间 T 才能将第一节分节电容充电完成,那么现在有了分节电感的阻碍,电池需要经过比 T 更多的时间才能将第一节分节电容充电完成。这意味着信号在传输线上行进的速度变慢了。第一节分节电容充电完成后,第二节分节电容开始充电,同样,它也需要经过比 T 更多的时间才能充电完成。后续的第三节、第四节等每一节分节电容充电的时间都延长了。分节电感的电感值越大,对充电电流的阻碍越强,每一节分节电容充电完成需要的时间就越长,相应的信号传输速度就越慢。

运用同样的方法,可以分析出一个下降沿信号受到的传输线电感成分的影响。那是一个个分节电容依次被放电的过程,如图 5-18 所示。同样,放电电流受到分节电感的阻碍,每一节的放电时间延长,信号在传输线上的传输速度降低。

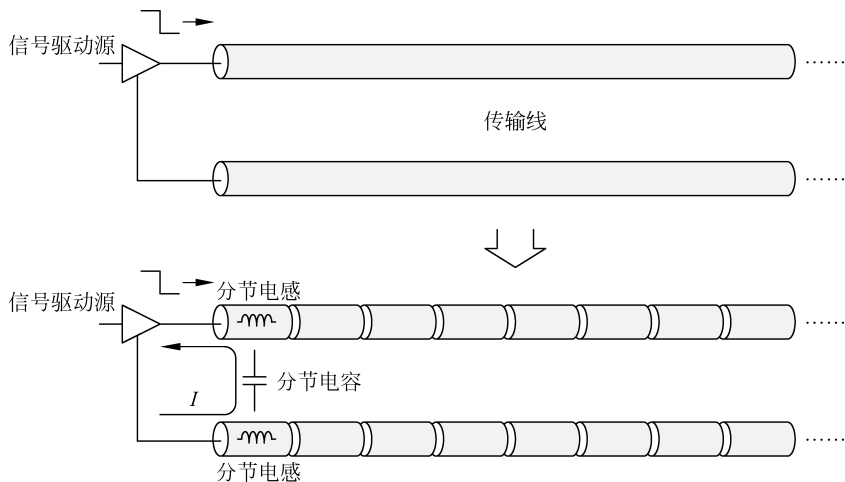


图 5-18 下降沿信号经过分节电感对分节电容放电

在对每一个传输线分节充电或放电时,传输线的上、下两节分节电感是同时作用于充电、放电电流的,它们在充电、放电回路中是串联的关系。为了简便,将这两部分电感合并为一个等效总电感,传输线模型如图 5-19 所示。

这是引用最广泛的传输线模型表示方法。但凡言及信号完整性的书籍、文献,大概都能见其身影。因为只在传输线的其中一支画出了电感,初学者可能正好错误地意会了其含义。我们一定要从一个完整电流回路的角度来理解传输线模型。信号在每一个分节的充电、放电,电流都需要从传输线的一支进入,流过分节电容,再从传输线的另一支流回。这样电流才能形成完整回路。所以模型中的电感是每一个传输线分节的回路总电感,包括传输线上、

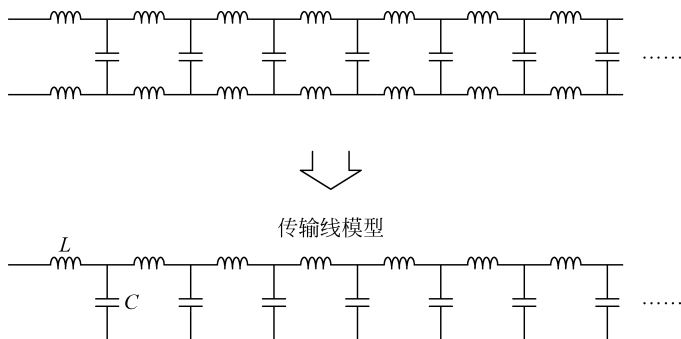


图 5-19 上、下两支电感成分合并等效后的传输线模型

下两支的分节电感,如图 5-20 所示。

在两根平行长直导线构成的传输线中认识这一点还算容易,而在另外一些形态的传输线中,第二支在回路电感中的存在可能容易被忽视。如印制电路板上的传输线(微带线、带状线),传输线的另一支往往是一大片铜平面层,但也有电感存在其中,也将构成传输线分节回路电感必不可少的一部分。

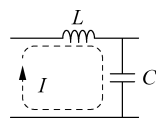


图 5-20 要从一个完整电流回路的角度来理解传输线的分节电感

另有一点需要指出的是,作为初学者,我们本能地将上、下两支分节电感值相加,得到传输线分节的回路总电感。这是一种粗略的计算,直观地反映了物理现象的本质,没有问题。在本书所涉及的范围内,我们就这样理解好了。从更精确的角度,回路总电感的构成关系还要复杂一些,不仅仅是回路各部分电感相加那么简单。

当我们不考虑传输线上的电感,或者把它忽略掉的时候,信号的传输速度只跟分节电容的大小有关,电容越大,每一节的充电、放电时间就越长,信号传输得越慢。现在把传输线上的电感成分考虑进来,信号的传输速度就是一个跟电感和电容成分都有关系的量。确切的计算关系如下:

$$v = \frac{1}{\sqrt{C_L L_L}}$$

其中, v 为信号传输速度, C_L 为单位长度的传输线电容, L_L 为单位长度的传输线电感。

来看实例。某印制电路板内层走线(带状线),单位长度电容 C_L 为 3.3pF/in (皮法/英寸),单位长度电感 L_L 为 8.3nH/in (纳亨/英寸),则可按上式计算信号在其上的传输速度 v 约为 6in/ns (英寸/纳秒)。这个速度相当于光速的一半,光在真空中的速度大约为 12in/ns 。

截至目前,我们讨论了传输线上的电感成分对信号传输带来的第一个影响,即对信号传输速度的影响。现在看另一个重要影响——对传输线阻抗的影响。

我们曾经推导过电容成分对传输线阻抗的影响关系:

$$Z = \frac{1}{vC_L}$$

其中, Z 为传输线阻抗, v 为信号传输速度, C_L 为单位长度的传输线电容。

从这个关系式看, 传输线阻抗 Z 与信号传输速度 v 和单位长度的传输线电容 C_L 相关。而现在知道信号传输速度 v 其实是取决于单位长度的传输线电容 C_L 和单位长度的传输线电感 L_L 的。通过以上两式, 就得到

$$Z = \sqrt{\frac{L_L}{C_L}}$$

最终发现, 传输线阻抗完全取决于分布其上的电容成分和电感成分。而电感成分对阻抗的影响关系与电容成分正好是相反的, 单位长度的传输线电感 L_L 越大, 传输线阻抗 Z 越大, 而单位长度的传输线电容 C_L 越大, 传输线阻抗 Z 越小。仍以前文的印制电路板内层走线为例, 单位长度电容 C_L 为 3.3pF/in , 单位长度回路电感 L_L 为 8.3nH/in , 按上式计算可得该走线的传输线阻抗 Z 约为 50Ω 。

我们在设计实践中几乎不可能需要这样套用公式计算一条传输线的阻抗。但牢记上式仍然大有裨益。“传输线阻抗”毕竟是我们涉入信号完整性这一新领域后认识的新概念, 任何初学者都或多或少感到抽象、模糊和费解, 一旦让它与电容、电感这样我们相识多年的基础概念对应起来, 在一些定性分析的场合, 我们的判断就会清晰、快速而简单。如图 5-21 所示, 有两根传输线, 均是由平行长直导线组成, 两支导线的间距相同, 导线的材质也相同, 只有导线的粗细不同, 传输线 A 的导线比传输线 B 的导线粗, 那么两者谁的阻抗更大?

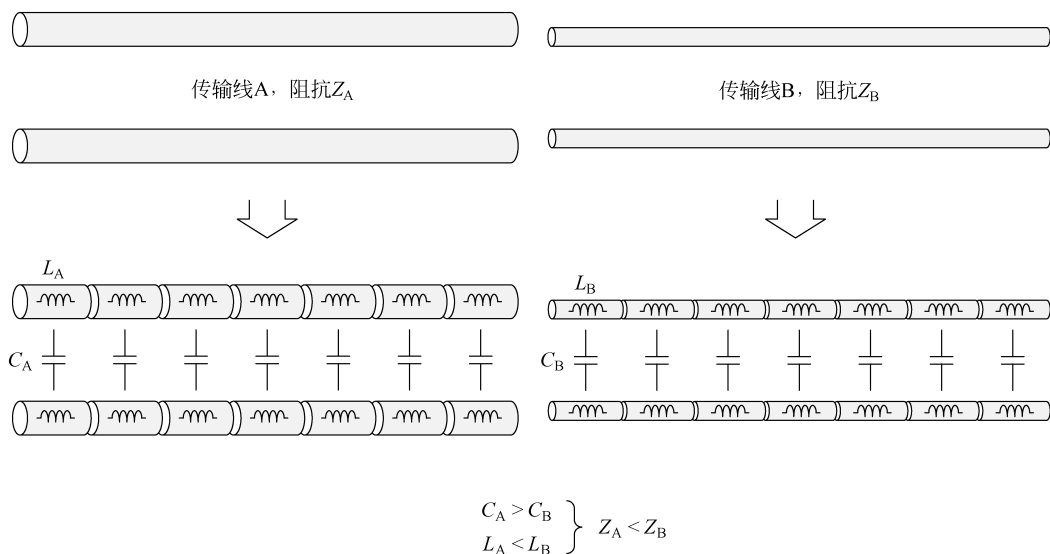


图 5-21 通过传输线电容和电感成分的比较得出阻抗的大小关系

我们使用同样的分节长度将两根传输线划分为许许多多的传输线分节。首先比较两者的分节电容。在上、下两分节间距相同的情况下, 粗的导线分节所形成的电容的“极板”更大, 容纳电荷的能力更强, 因而单位长度的传输线电容 C_L 更大。再来比较分节电感, 粗的导线分节相较细的导线分节在流过同等规模的电流时其周围的磁力线更少, 因而单位长度

的传输线电感 L_L 更小。在单位长度的电容和电感大小关系明确以后,应用式

$$Z = \sqrt{\frac{L_L}{C_L}}$$

就能立即得出结论:传输线 A 的阻抗小于传输线 B 的阻抗。

5.4 均匀传输线

当信号沿着传输线行进时,从信号的视角来观察,它看不到传输线的形状、尺寸、导体材质、间距等,它也并不关心这些。信号唯一能感知和在意的,就是“我在每一点遇到的阻抗是多少”,如图 5-22 所示。电路中的传输线千姿百态,而信号行走其中时所能感受到的差别,也仅仅是阻抗的差别。领悟了这一点就会明白,电路实现的工作是“连接”的设计,而“连接”的设计实质上是“阻抗”的设计。

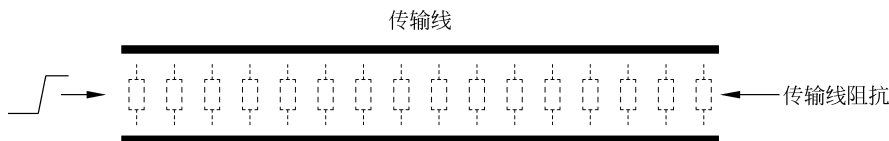


图 5-22 信号行走在传输线上时的唯一感知就是阻抗

具有什么样阻抗的“连接”是信号所期望的?前面已经分析过,如果信号在传输线上每一点遇到的阻抗都是一样的,它在其中传输时就没有反射发生,波形将被无所改变地传送,信号在进入传输线时是什么样子的,离开传输线时仍是什么样子的。这就是对信号而言理想的“连接”:阻抗处处一致无改变的传输线,也就是“均匀传输线”。如同汽车和行人对道路的期望一样,平坦而无坑洼就是最舒服的。

均匀传输线对信号意味着一成不变的阻抗,对传输线自身的物理形态来说则意味着一成不变的“横截面”。同轴电缆是最典型的均匀传输线,沿着电缆上任一点切开电缆,看到的都是同样的横截面构成——同样的形状、同样的导体材质、同样的填充介质、同样的间距,如图 5-23 所示。

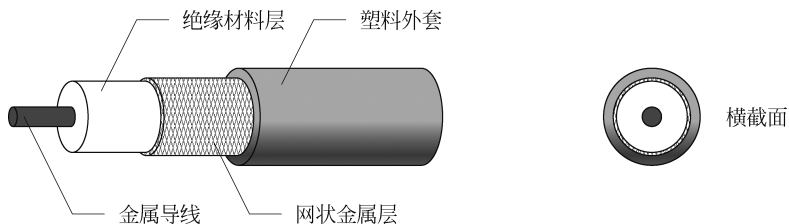


图 5-23 同轴电缆是典型的均匀传输线

在印制电路板上,均匀传输线意味着如果沿着与信号前进方向相垂直的方向从传输线上任一点切开印制电路板,应该看到同样的横截面构成——传输线的导体形状在每一点都

相同,两支的间距也保持不变。这其实是比较容易办到的,如图 5-24(a)所示,在印制电路板的某一层设计两根走线,它们的厚度、宽度相同,彼此平行而间距处处相等。这样两根走线构成的传输线在任一点的横截面均相同,是均匀传输线。也可以在印制电路板的不同两层设计这样的两根走线,让它们处处平行间距一致,也构成均匀传输线,如图 5-24(b)所示。

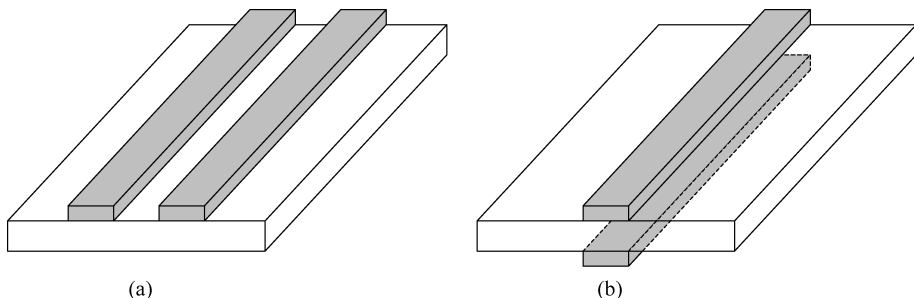


图 5-24 在印制电路板上用两根走线组成均匀传输线

我们知道,在印制电路板上,每个信号并不拥有独有的传输线两支。其中的一支是独有的,便是每个信号自身的走线,它们的走向、长短、位置等各不相同,形形色色。但另一支却是大家共享的,例如“地”,就是众多信号共有的“传输线第二支”。“地”既属于这个信号的传输线,又属于那个信号的传输线,它既是这个信号的“第二支”,同时又是那个信号的“第二支”。这种情况下,如果要想每个信号传输线都成为均匀传输线,“地”这个大家共用的第二支导体的形态必须兼顾所有的信号,让每个走线与它构成的传输线都具有一成不变的横截面。显然,用图 5-24 这样的走线方式来设计这个共用第二支是无法满足所有信号的需求的。正确的解决之道,就是我们已经在使用的方法,在印制电路板中专门拿出一层来给“地”,让它铺满成为一个导体平面。这样,对于与这个地平面共同构成传输线的走线来说,无论在走线上的哪一点,对应的传输线第二支导体都是一个很大的平面层。也就是说,不管信号走到哪里,遇到的第二支导体都是一样的。那么,均匀传输线的设计实际上只剩下第一支导体也即信号走线,只要保持走线的宽度、厚度、与地平面的间距不变,走线的纵横、曲直、位置、长短都不受约束,实现的都是均匀传输线,这便是印制电路板上的微带线和带状线,如图 5-25 所示。

此前可能理解把“地”做成一个平面的目的仅仅是为了连接的方便。印制电路板上需要连至“地”的器件引脚无处不在,有了一个遍布全板的地平面层后,任何时候只须就近打一个过孔便完成了与“地”的连接。确实如此,这是“地”以平面层形式存在的第一个目的。与此类似,把电源信号做成平面层也是为了连接的方便。而现在我们知道,在高速的印制电路板中,平面层的作用不仅于此。构造“均匀传输线”,实现沿着信号走线连续不变的传输线阻抗,是平面层负担的另一大作用,如图 5-26 所示。并且,虽然常常被忽视,但其实这才是平面层贡献的最重要的作用。设计印制电路板,是为信号创造良好的传输条件,实现正常的电路功能,这远比走线是否方便更为重要。

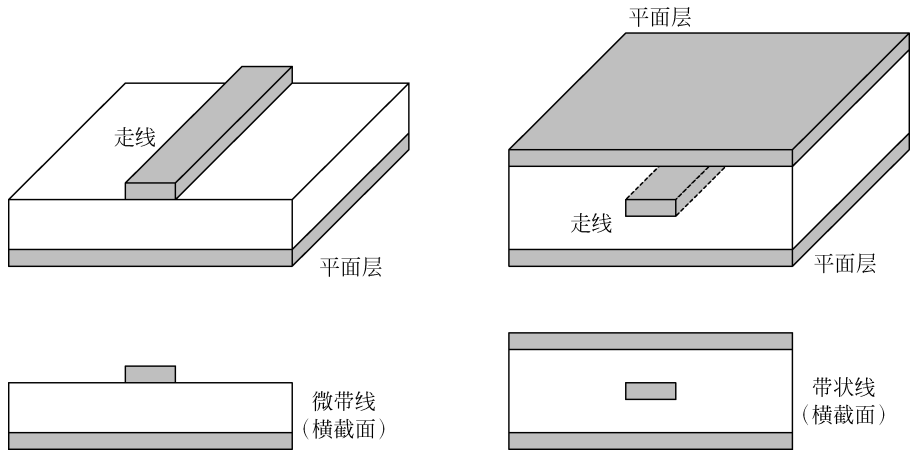


图 5-25 微带线、带状线是印制电路板上的均匀传输线

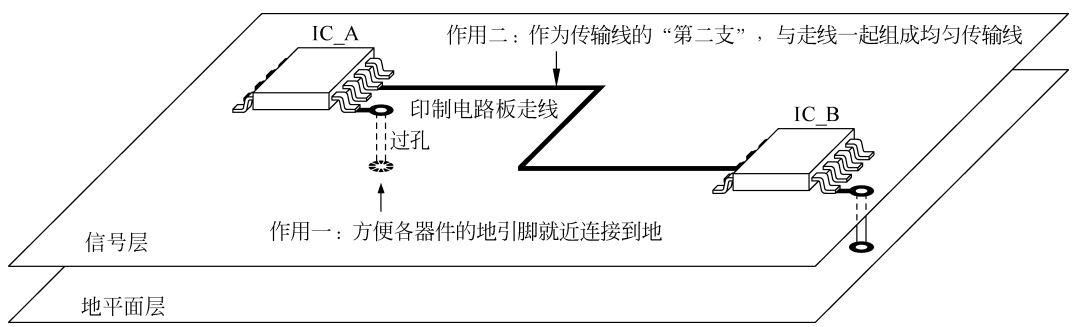


图 5-26 将“地”设计为平面层的两大作用

在印制电路板上,走线和平面层之间并不是空无一物,充满了绝缘填充介质。当今印制电路工艺使用最广泛的绝缘填充介质,是一种称作 FR4 的环氧树脂玻璃纤维材料。我们所能见到的 99% 的印制电路板,都是使用 FR4 为介质,如图 5-27 所示。在物理和机械层面,介质的作用是提供附着体,固化印制电路板的形态。而在电路层面,对信号而言,传输线并不仅仅包含走线和平面层两支导体,它们之间的绝缘介质也是构成微带线和带状线的一部分,因为介质会影响传输线的阻抗。



图 5-27 走线与平面层之间填充着 FR4 介质

这其中起作用的,是绝缘材料的一个特性:导体周围的绝缘材料会增加导体之间的电容量。例如,有两块平行金属导体平板,它们放置在真空(或空气)中,这时它们组成的电容是 $1\mu\text{F}$ 。而如果在两板周围空间填充某种绝缘材料,得到的电容将会大于 $1\mu\text{F}$,如图 5-28 所示。具体增大到多少,与不同的填充材料有关。如果填充 FR4,电容增至约 $4.5\mu\text{F}$,如果填充氧化铝,电容增至约 $10\mu\text{F}$,如果填充石英材料,电容增至约 $3.8\mu\text{F}$ 。这个增长是一种固定的倍数比例增长,只与绝缘材料相关,而与电容导体无关。也就是说,任何两个导体,无论其形状、位置、远近等,在它们周围空间填充 FR4 后,都能比它们放在真空(或空气)中时带来约 4.5 倍的电容量增长。同样,氧化铝能带来约 10 倍的电容量增长,石英能带来约 3.8 倍的电容量增长。

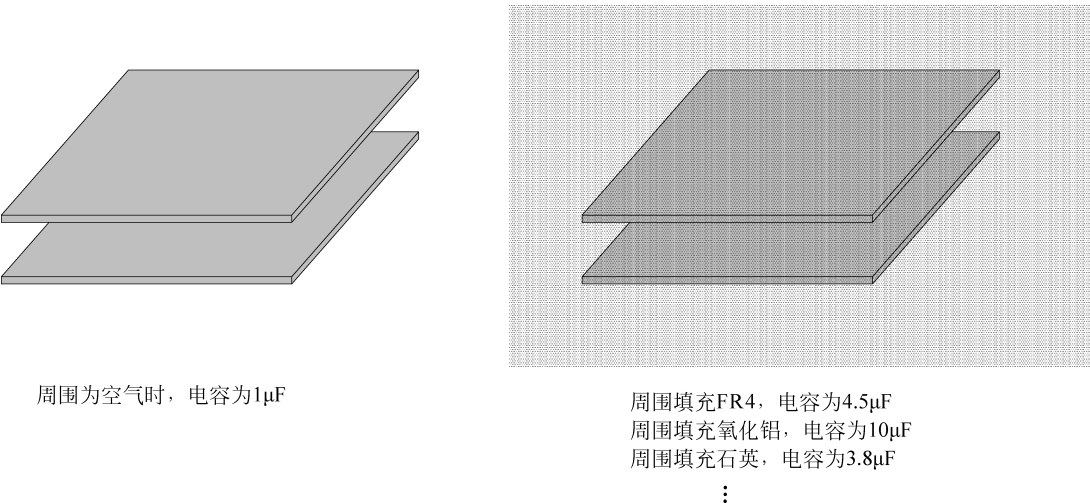


图 5-28 平行金属板电容在不同绝缘材料填充环境中电容值的变化

因此,这个倍数可以作为绝缘材料的一个特性参数,用来表征作为导体周围填充物时对电容的影响程度,学术上为这个参数起名为“相对介电常数”,用符号 ϵ_r 表示。“相对”一语意指此为材料相对于真空的一个参数。通常省掉“相对”,直称为“介电常数”。空气本身也是一种绝缘介质,但它相对于真空几乎不会带来电容增长,近似等同于真空中的情况,所以空气的介电常数为 1。表 5-1 列出了常见绝缘材料的介电常数。

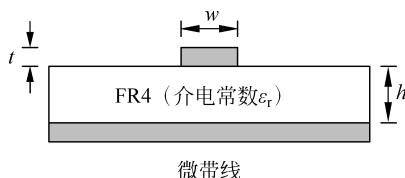
表 5-1 常见绝缘材料的介电常数

材 料	介电常数	材 料	介电常数
空气	1	FR4	4.5
特氟纶	2.1	陶瓷	5
聚四氟乙烯	2.8	钻石	5.7
玻璃	3.7~3.9	氧化铝	10
石英	3.8		

现在不难理解为何传输线阻抗与介质有关。传输线阻抗由分布于其上的电容和电感成分决定：

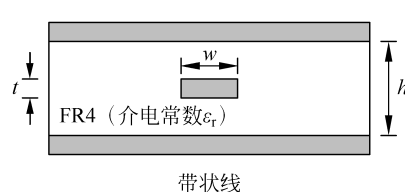
$$Z = \sqrt{\frac{L_L}{C_L}}$$

而走线和平面层之间分布的电容成分 C_L 不仅取决于走线和平面层导体本身，它们周围的 FR4 介质的介电常数 ϵ_r 也将影响到电容量的值。所以，阻抗 Z 将是一个由介质介电常数 ϵ_r 和传输线横截面几何结构(走线宽度 w 、走线厚度 t 、走线与平面层间距 h)共同决定的量。它们之间的确切关系，可以通过近似计算公式确立，如图 5-29 所示。



微带线

$$Z = \frac{87}{\sqrt{\epsilon_r + 1.41}} \ln \left(\frac{5.98h}{0.8w + t} \right)$$



带状线

$$Z = \frac{60}{\sqrt{\epsilon_r}} \ln \left(\frac{4h}{0.67\pi (0.8w + t)} \right)$$

图 5-29 印制电路板上微带线和带状线的阻抗近似计算公式

这些计算公式看起来非常复杂，没有必要记住它们。但需要关注公式所反映的各个因子与传输线阻抗间的相对变化关系，这有助于我们作一些快速和直观的判断。无论是微带线还是带状线，增大走线线宽 w 将会使阻抗 Z 变小。这与前面通过分析传输线电容成分的变化得出的结论是一样的。增大 FR4 介质的厚度 h 则会带来阻抗的增加。这些关系能够通过上面的计算公式比较直观地观察出来。

5.5 50Ω 的来历

印制电路板的设计是“连接”的设计，什么样的“连接”是信号眼里最好的“连接”？这个问题已经回答，那就是均匀传输线。但对设计者来说，这个问题还有一半，那就是需要设计多大阻抗的均匀传输线？不少人会不假思索地回答：50Ω。为什么是 50Ω，而不是一个其他的值？为什么不是 30Ω、40Ω、60Ω 或 70Ω？

50Ω 无处不在。我们身边供参考学习的现成高速印制电路板的走线阻抗大都设计为 50Ω，不少芯片手册中印制电路板技术规格部分要求或建议走线阻抗设计为 50Ω，学长、前辈、同仁的言传身教中也强调走线阻抗应设计为 50Ω。为什么是 50Ω？这是大多数信号完

整性初学者都曾困惑过的经典问题之一,它激发我们一探究竟的兴趣。

回答这个问题,将再次感受信号完整性与电磁场微波领域的技术渊源。传输线的概念被引入到数字电路设计领域中,是由于集成电路的不断发展推动数字电路的工作频率持续上升,使信号完整性成为设计需要面对的问题。这是最近二三十年才有的事情。而人类在射频微波领域的实际应用已有近一个世纪,这是传输线理论所来自的地方。从事射频微波设计的初学者会更早问到 50Ω 的问题,并且问题不是源于印制电路板,而是源于电缆。用于传输射频微波信号的同轴电缆都是采用一个固定阻抗值的均匀传输线,实际使用中应用最广泛的阻抗值,就是 50Ω 。这是一种规格标准。电缆制作厂商按照这样的阻抗值生产的同轴电缆才能被大家广泛接受并使用。还有其他的一些规格,如 60Ω 、 75Ω 和 100Ω 等,以 50Ω 最为常见。这个标准是怎么制定出来的?

在射频微波应用的早期,传输线并无统一的阻抗标准。那时的阻抗选择取决于具体的应用自身,并无某一个特定的阻抗值处于主流地位而被广泛使用。例如,在大功率信号传输的场合,通常选用较低的阻抗值,如 33Ω 、 40Ω 这样的值,而在需要获得较低损耗的场合,应选用较高的阻抗值,如 93Ω 这样的值。随着技术应用的日益广泛,缺少公共规格的局面让产业扩张和不同厂商产品连接互通变得格外麻烦,业界开始呼唤统一的传输线阻抗规格标准。这是任何技术都遵循的发展规律:使用得越广泛,对标准的需要就越迫切。人们不希望射频同轴电缆的阻抗值是五花八门的,应当有一个能够普遍推广使用的值。这个值该选多少?首先,它应当能够满足多数射频微波信号的传输需求,这一点决定了这个值一定是一个折中的值。其次,这个值应是可制造实现的,标准如果脱离了产业的实际现状将等同于废纸。同轴电缆的标准阻抗规格值是信号传输技术需求与可制造性的折中。正是在这样的背景下, 50Ω 作为一个满足上述入选条件的值成为了射频微波同轴电缆的阻抗规格标准。再次强调,它是一个经历了各种折中而选出的值,讨论它的精确性没有任何意义。没有任何证据说明 51Ω 不能担当 50Ω 的角色。但既然是一个标准,人们总是偏好更“整”的值。这就是 50Ω 最初的来历。

在 50Ω 作为一种标准规格被确立后,在射频微波传输的一般应用中,没有特殊的需求,都可以采用这样一个值。它的广泛使用会给人们的设计思维带来一些自然而然的影响。当承载高速数字电路的印制电路板上的走线也需要设计为均匀传输线的时候,同样的问题出现了,该采用多大的阻抗值?因为射频微波传输线上已有了 50Ω 这个被广泛认同的规格,它被自觉不自觉地沿用了。这是很自然的事情,既然有了这么一个现成的参照标准,数值的大小也适合用来传输数字信号,又是印制电路工业可制造实现的,那何必还费心考虑其他值呢?它就是当仁不让的选择了。虽然并不像电缆那样存在一个明确的阻抗规格标准,印制电路板的传输线设计并不需要这样一个标准,但几乎所有的高速数字电路印制板都以 50Ω 作为传输线阻抗设计的目标值。这种做法在整个行业中推广和继承,到今天已成为电路设计者们本能的习惯性选择。从事数字电路设计的工程师成千上万,不是所有人都能讲清 50Ω 的来历背景。初学者出于好奇通常都会提出这个问题,而经验丰富的电路设计者可能

从未想起此值一问。这就好像人们一日三餐,日复一日,却很少有人问自己为何每天总是吃三顿饭,而不是四顿或者五顿。

5.6 阻抗与印制电路板叠层

怎样实现 50Ω 的印制电路板传输线? 单从微带线、带状线的阻抗近似计算公式来看, 这就是一个确定走线线宽 w 、走线厚度 t 、介质厚度 h 和介质介电常数 ϵ_r 的值的问题, 如图 5-30 所示。但我们不可脱离了印制电路板的生产工艺实际。作为电路的设计者, 我们工作的最后一步是完成印制电路板设计图, 而真正把图变成实物的, 是印制电路板生产厂商。这是一个产业化的生产制造过程, 下面简略地加以阐述, 看看 50Ω 的阻抗怎样被“制造”出来。

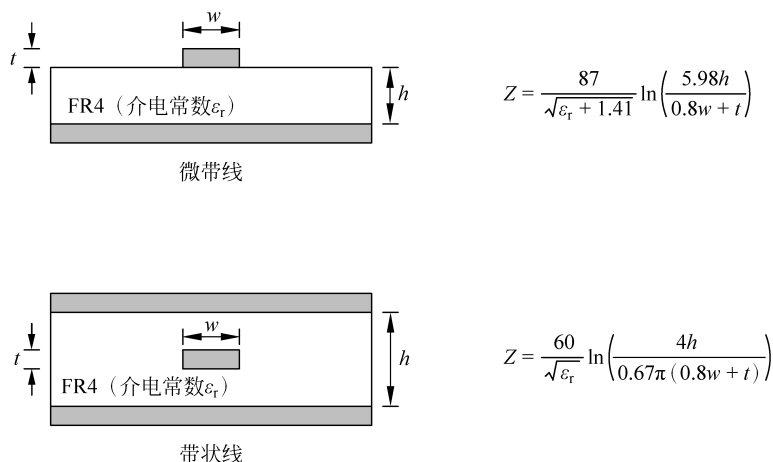


图 5-30 印制电路板上微带线和带状线的阻抗近似计算公式

在印制电路板设计图上, 一个印制电路板被分成若干层, 包括信号走线层和平面层, 所有层合起来, 构成一个完整的印制电路板设计。实物制造阶段的情形与此类似, 印制电路板是一层一层叠加起来的, 如图 5-31 所示。构成层的物质, 不是导体(铜)就是绝缘介质(FR4), 它们所构成的层叠结构的几何尺寸关系就决定了传输线的横截面形状, 也就决定了传输线的阻抗。

但是, 并不能以任意想要的方式来构造层叠结构。印制电路板生产是已经历长久发展的成熟制造产业, 生产厂商所使用的导体和 FR4 是已经被产业的上游加工为具有标准规格的层板原料件。这样的原料件有三种: 铜箔、半固化片和芯板。图 5-32 剖析了某个四层板和六层板的层叠构成。可以看到, 印制电路板的层叠结构是通过铜箔、半固化片和芯板的堆叠而形成的。

铜箔就是很薄且平整的铜皮, 它被用来制成印制电路板的表层(顶层和底层)导体。作为原料件的铜箔是整片完整的, 印制电路板生产厂商按照印制电路板设计图对铜箔进行化

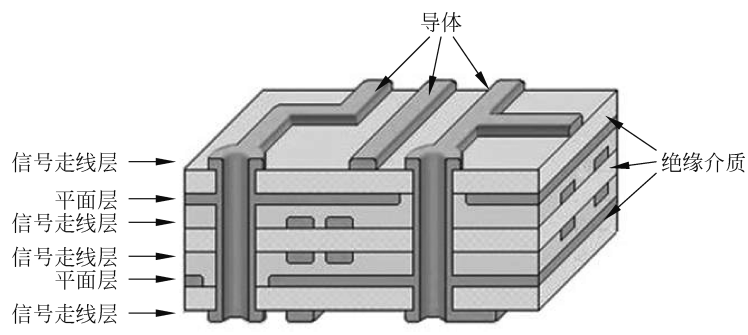


图 5-31 印制电路板的层叠结构

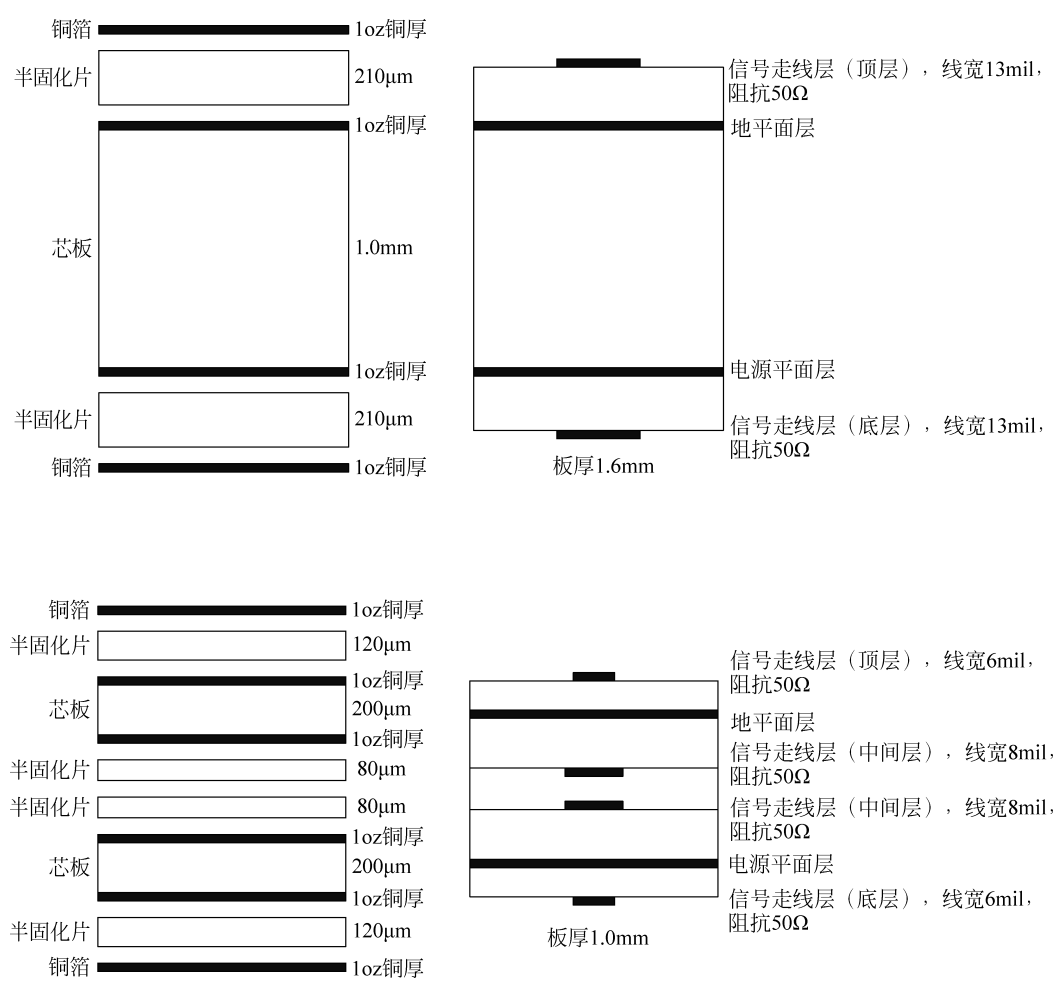


图 5-32 四层板、六层板的层叠实例

学腐蚀,去除掉印制电路板图形上的空白部分,留下的便形成了印制电路板的表层走线、焊盘等。可见,走线的厚度直接取决于铜箔的厚度。图 5-32 中的铜箔厚度标示为“1oz”,即“1盎司”。这个“盎司”是英制重量单位,俗称“英两”,换算为公制单位, $1\text{oz} \approx 28.35\text{g}$ 。既然是重量单位,为何用于厚度的表示?这是行业内的一种变通表示方式,其含义是将 1oz 重的铜平铺在 1 平方英尺($1\text{平方英尺} = 929\text{cm}^2$)的面积上所得到的铜箔厚度,所谓的“1oz 铜厚”,如图 5-33 所示。铜的密度是 $8.9\text{g}/\text{cm}^3$,不难计算出 1oz 铜厚的实际厚度值是约 $34\mu\text{m}$,也即 1.35mil 。这个厚度是相当薄的。

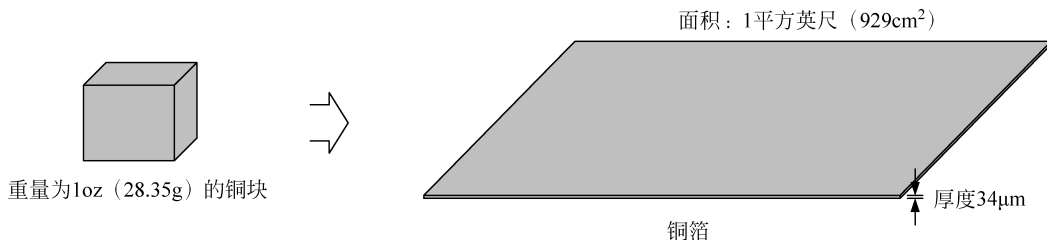


图 5-33 1oz 铜厚的含义

除了 1oz,用于印制电路板的铜箔厚度还有 2oz、0.5oz 等。它们的含义与 1oz 铜箔一样,都是将相应重量(2oz、0.5oz 等)的铜平铺在 1 平方英尺的面积上得到的铜箔。2oz 铜箔厚度是 1oz 铜箔的两倍, $68\mu\text{m}$ 。0.5oz 铜箔厚度是 1oz 铜箔的一半, $17\mu\text{m}$ 。通常情况下,没有特殊需求,1oz 或 0.5oz 的铜箔是最常用的。在承载电流较大的情况下,可选用 2oz 或者更厚的铜箔。在绘制印制电路板图的时候,我们可以任意地设计走线的二维平面图形,包括走线的长短、曲直和形状等,印制电路板生产厂商会一模一样地把它实现,这是完全由印制电路板设计者自由发挥的空间。而对于走线的厚度,则没有什么可“设计”的空间,只能从印制电路板生产厂商所能提供的铜箔厚度中进行选择,不外乎就是 0.5oz、1oz 和 2oz 等少数几种规格化的值。

半固化片是用 FR4 材料经特定工艺制成的层板,它用作铜箔与芯板、芯板与芯板之间的绝缘填充介质。“半固化”之意,是指这种层板在常温下是固体形态,而被加热加压后又能软化,且具有黏性。组成多层印制电路板的各个分离的铜箔和芯板,就是靠半固化片的黏性黏接在一起,成为一个密合不分的印制电路板整体。

芯板是在 FR4 层板的两面覆贴上铜箔层后形成的原料板,一个芯板用于实现多层印制电路板上相邻的两个导体层(信号走线层和平面层)和它们之间的 FR4 绝缘介质。对于总共只有两个导体层的双面板,只需一个芯板就可加工实现。四层以上的多层印制电路板,则需要芯板、半固化片和铜箔的组合堆叠实现。图 5-32 中的四层板由一个芯板、两个半固化片和两层铜箔堆叠而成,六层板由两个芯板、四个半固化片和两层铜箔堆叠而成。

一个印制电路板的整个制作流程大致是这样的。首先对处于叠层内部的芯板进行化学腐蚀,腐蚀依据的图样就是印制电路板设计图。经过腐蚀,去除芯板铜箔层上的无用部分,刻画出走线、过孔盘等导体图形,如图 5-34 所示。这是处于印制电路板内部的走线层、平面

层,需要在叠层合体之前先行腐蚀。

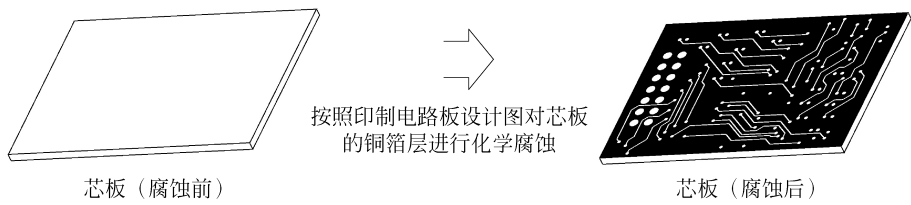


图 5-34 通过化学腐蚀在芯板上刻画出导体图形

然后将所有的芯板、半固化片、最外层铜箔按照设计的叠层顺序堆叠到一起,经加热压制,半固化片软化并黏合芯板、铜箔,冷却后便合为一板,如图 5-35 所示。此时最外层铜箔还是整片完整未经腐蚀的。接下来对板子进行钻孔,对孔壁进行电镀,便得到了过孔,实现层间信号互连。随后对最外层铜箔进行腐蚀,刻画出印制电路板表层走线、焊盘等导体图形。至此,导体和介质构造完成。最后的工序还有涂阻焊层和丝印字符印刷(如图 5-36 所示),印制电路板制作完成。

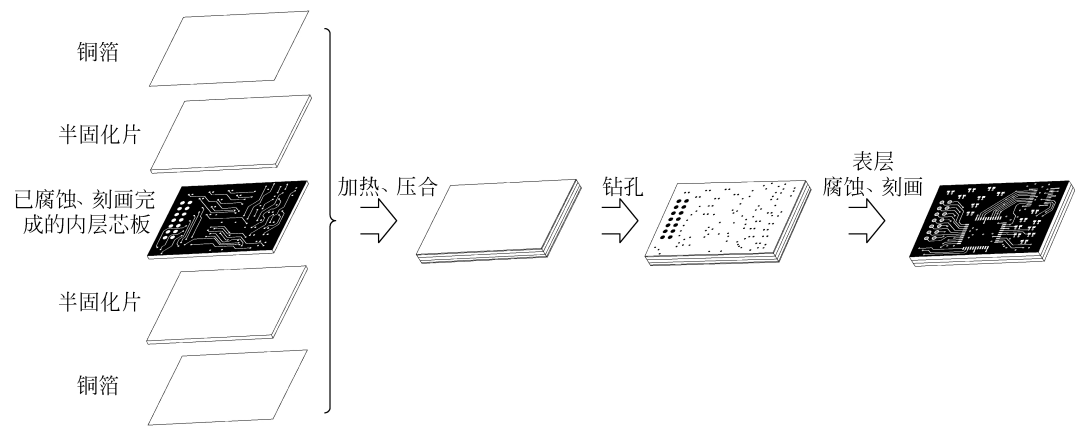


图 5-35 印制电路板加热压合、钻孔和表层腐蚀刻画等制作工序

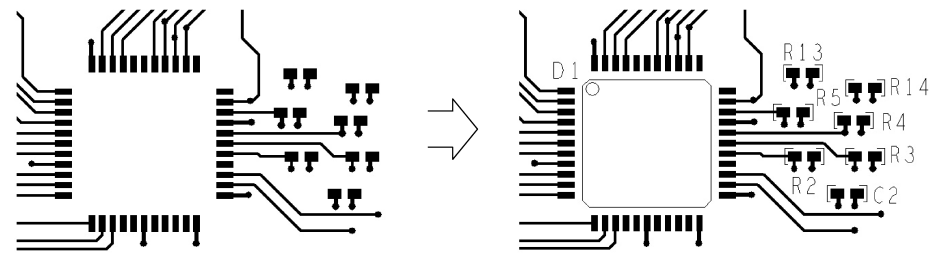


图 5-36 印制电路板丝印字符印刷

芯板、半固化片与铜箔一样,是印制电路板制造业最基础的原料产品,它们以标准化、规格化、规模化的方式产出并供应市场。这是产业化的必然结果,带来成本的降低和产品品质

的保证。但对印制电路板设计来说,这意味着我们不能任意指定各层(信号走线层和平面层)之间的间距,它直接取决于芯板和半固化片的厚度规格。如图 5-32 中的六层板,顶层铜箔与芯板间的半固化片是 $120\mu\text{m}$ 厚度规格的,那么制成后的印制电路板顶层走线与地平面层的间距就是 $120\mu\text{m}$ 。我们只能在为数不多的规格值中进行选择,如 $80\mu\text{m}$ 、 $120\mu\text{m}$ 、 $200\mu\text{m}$ 等,或者它们的组合(如图 5-32 中的六层板中间,两个 $80\mu\text{m}$ 半固化片组合成 $160\mu\text{m}$),而不能实现任意的值。

实际上,在影响印制电路板传输线阻抗的几个因子中(见图 5-30 中的计算公式),介质 FR4 的介电常数 ϵ_r 是确知的固定值,走线厚度 t 和介质厚度 h 是规格化的值,它们更多地与印制电路板制造工艺相关而与印制电路板设计无关。真正完全取决于印制电路板设计者,并且不受规格化制约能够任意取值的,只有走线线宽 w 。印制电路板阻抗设计的最终目的是通过这几个因子的合理搭配,构造 50Ω 阻抗的均匀传输线,而其中的三者都取决于印制电路板制造阶段。因此,我们需要向印制电路板生产厂商了解可制造的印制电路板叠层参数,获知介电常数 ϵ_r 、走线厚度 t 、介质厚度 h 的值,当这三者确定后, 50Ω 传输线的走线宽度 w 也就确定了。这是信号完整性问题给印制电路板设计带来的改变,我们需要受到印制电路板生产厂商提供的叠层参数的约束来进行印制电路板设计。而在“低速”印制电路板设计的时代,没有传输线阻抗设计的需求,我们无须了解印制电路板的叠层参数,走线宽度也不受限制。

图 5-32 中的四层板叠层方案中,顶层走线与相邻的地平面层构成微带线,底层走线与相邻的电源平面层构成微带线。走线宽度为 13mil 时,传输线阻抗为 50Ω 。六层板叠层方案中,顶层和底层走线分别与各自的相邻平面层构成微带线,由于使用了更薄的半固化片,走线与平面层的间距比四层板中的微带线更短,故而构造 50Ω 传输线所需要的走线宽度要窄一些,为 6mil 。六层板中间两个信号层上的走线处于两个平面层之间,构成带状线,但每个走线与两个平面层的间距并不是相等的,这称为“有偏移的带状线”或“不对称的带状线”,它的阻抗计算式与“对称带状线”有所不同。实际情况中,采用对称带状线结构的叠层方案是很少的,印制电路板上的带状线大多都是非对称结构。图 5-32 的六层板上,中间信号层走线宽度为 8mil 时,带状线的传输线阻抗为 50Ω 。