

电子线路系统从设计图走向具有一定功能的实用电子产品,需要借助于印制电路板(Printed Circuit Board,PCB)这个载体。印制电路板又称印刷电路板,简称电路板,它是由表面覆有铜膜的绝缘板,借用印制的方法刻蚀掉部分铜膜,以留下的网状线路图形作导线形成的。PCB 是电子元件的载体,PCB 上的导线则提供了安装到电路板上的电子元件实体之间的电气连接。电子设计通常在完成原理图设计的基础上,设计一块 PCB,以便按照原理图上显示的各元件的电气连接示意图,实现安装于 PCB 上的实体元件的电气连接,经过调试,进而实现原理图设计的预定功能。

在进行 PCB 设计之前,我们先来认识下 PCB,了解关于封装的概念,以及 PCB 设计要考虑的一些基本的原则。

5.1 PCB 的构成和功能

PCB 是在耐高温、绝缘的基板上,辅以铜膜导线、焊盘、过孔等物理结构及一些字符注释等形成的一种重要的电子部件。

5.1.1 PCB 的构成

PCB 的构成,可以从层次结构和功能组成两个角度进行认识。

1. PCB 的层次结构

从层次上看,PCB 主要由以下 5 部分构成。

1) 绝缘基板

绝缘基板是 PCB 的基体,一般由酚醛棉纸,或玻璃布加环氧树脂,或特殊材料如陶瓷等高温压制而成。

2) 铜箔层

铜箔层也称走线层,主要由裸露的焊盘和被防焊油墨覆盖的铜箔导线组成。焊盘用于焊接电子元件,导线则主要用于连接焊接的电子元件。有些 PCB 上还会在某些区域内填充铜箔,确切地说,是在选择刻蚀铜箔层时在 PCB 上的某些区域内集中保留一部分,称为铺铜,以改善电路性能。铜箔层是 PCB 实现电路系统功能的核心部分。

3) 阻焊层

由耐高温的阻焊剂制成,用于保护铜箔电路,也防止焊接时的短路现象。

4) 助焊层

与阻焊层概念相对,一般在焊盘上面,用于保护焊盘防止氧化,并有助于元件引脚的焊接。

5) 丝印层

PCB 的最外层,非 PCB 的必要构成,用于标注元件的标号、符号图形、一些注释说明等,以方便安装焊接元件,以及组装后的辨识和维修。

2. PCB 按功能划分的组成结构

从功能组成上看,PCB 主要包括以下 3 部分功能单元。

1) 铜箔导线

铜箔导线是 PCB 基板上覆盖的铜箔,根据 PCB 设计时的布线,经过选择刻蚀留下来的部分形成的导电路径,或称铜箔走线。为防氧化和防焊锡随意流淌,铜箔导线由一层防焊油墨覆盖,油墨通常为绿色,如图 5-1 所示。铜箔导线用于连接 PCB 上的封装(确切地说,是封装上的焊盘)和过孔。

2) 元件封装

元件封装由焊盘和丝印层上的元件符号图形、标号、标称值等组成,用于指示安装元件于 PCB 基板上,如图 5-2 所示。元件封装的相关概念在 5.3 节有详细的介绍。

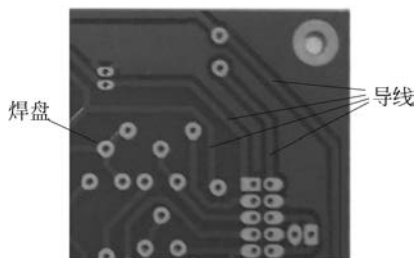


图 5-1 PCB 的底层

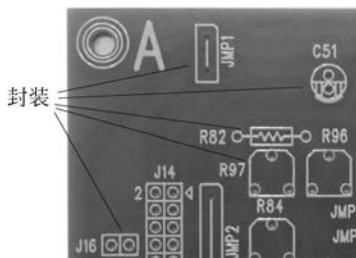


图 5-2 PCB 的顶层

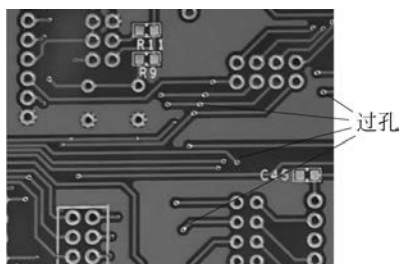


图 5-3 PCB 上的过孔

3) 过孔

过孔是在不同导电层间需要电气连通的导线的交汇处,钻一个公用的小孔,小孔的圆柱形侧壁上镀有一层金属,以便实现不同导电层上导线的电气连通,如图 5-3 所示。因此,过孔又称金属化孔。过孔又分为穿通式过孔、盲孔和埋孔 3 种类型。

- 穿通式过孔: 从 PCB 的顶层穿透到底层,可以连接所有层上的导线;
- 盲孔: 从 PCB 的表层连通到内层的半隐藏式过孔;
- 埋孔: 从 PCB 的一个内层连接到另一个内层的全隐藏式过孔。

5.1.2 PCB 的功能

作为一种重要的电子部件,PCB 在电子设备中具有如下功能。

1. 提供机械支撑

PCB 是电子线路系统的载体,为各种电子元件的固定、装配提供机械支撑。

2. 实现电气连接

PCB 也通过布线实现了各种电子元件之间的电气连接。

3. 减少差错,提高效率

PCB 的印制电路避免了人工接线的差错,并可实现电子元件的自动安装、焊锡、检测,提高生产效率,降低制作成本。

4. 其他功能

PCB 上的字符和图形不仅便于元件的安装和检查,也方便了维修;在高速、高频电路中,提供电路所需要的电气特性、特征阻抗和电磁兼容;等等。

5.2 PCB 的布线层次和制造工艺

如前所述,PCB 上的铜箔层是布线用的,PCB 基板上的铜箔层经选择性刻蚀留下的线条部分即形成电路。PCB 的布线层数目不一,对应也有不同的工艺流程。

5.2.1 PCB 的布线层次

根据布线的层数,PCB 可分为单层电路板、双层电路板和多层电路板。

1. 单层电路板 (Single-layer PCB)

单层电路板又称单层板或单面板,是一面有铜膜、另一面没有铜膜的 PCB,如图 5-1 和图 5-2 所示。有铜膜的一面称底层,没有铜膜的一面称顶层。元件一般情况下集中放置在没有铜膜的一面,有铜膜的一面用于布线和元件引脚的焊接。贴片元件则焊接在布线所在面上。

单层 PCB 是最基本的 PCB。由于布线只集中在 PCB 的一面上,因此在设计线路上有严格的限制。布线时导线间不能有交叉,为达到此目的,有时需要延长导线的长度以达到绕行的目的,必要时需另做跳线。

2. 双层电路板 (Double-layer PCB)

双层电路板又称双层板或双面板,是一种两面都有铜膜的 PCB。双层 PCB 的两面都布置有导线,其中一层称为顶层,通常用于放置电子件;另一层称为底层,一般用于焊接元件引脚。两个面上的导线通过 PCB 上的穿透式过孔实现连接,如图 5-4 和图 5-5 所示。实验室条件下简易的过孔可以借助穿过 PCB 上小洞的金属丝线连通两个面上的导线来实现。

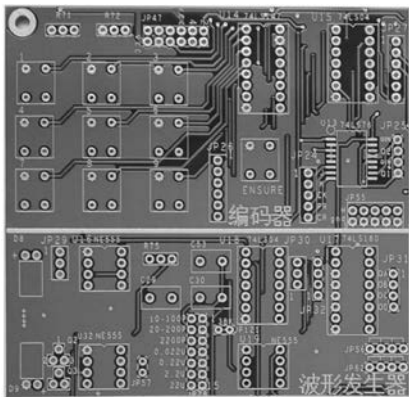


图 5-4 双层 PCB 的顶层

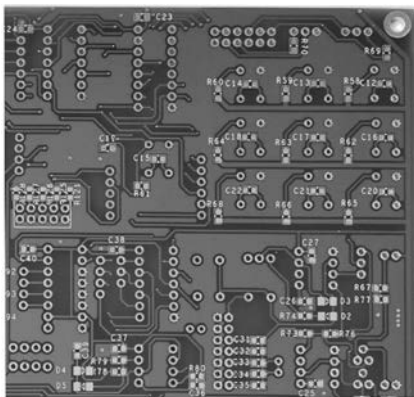


图 5-5 双层 PCB 的底层

双层 PCB 为布线提供了更大的空间,且双面布线可以互相交错而不会短路,解决了单层 PCB 布线交错的难点,比单层 PCB 更适用于复杂的电路布线。

3. 多层电路板 (Multi-layer PCB)

为了进一步增加可以布线的面积,解决布线交错、信号干扰等问题,可以用更多布线层的电路板,即多层电路板,又称多层板或多面板。多层 PCB 使用了更多的单层或双层的 PCB,通过定位系统及不同板间放入的绝缘黏结材料黏合到一起。多层 PCB 的层数即表示有几层独

立的布线层数,包括最外侧的两层,通常层数都是偶数。且导电路径按设计要求实现互连,就成为多层 PCB 板。

多层 PCB 的不同布线层的导电路径,按设计要求借助过孔实现互连。盲孔和埋孔只连接多层 PCB 中的部分布线层,可以避免浪费其他布线层的线路空间。

5.2.2 PCB 的制造工艺

1. 企业制造工艺流程

企业生产线加工 PCB 的生产工艺流程,会根据加工的 PCB 布线层数的不同而有所不同。

双面板的一般流程是:开料→钻孔→化学沉铜(PTH)和电镀一铜→图形转移(线路)→图形电镀(二铜)和镀助焊材料→蚀刻(SES)→中间检查→阻焊(Solder Mask)→印字符→金属表面处理→成品成型→电测试→外观检查(FQC/OQA)→包装出货。

相比于双面板工艺流程,单面板的简单一些,因为不需要考虑过孔侧壁的金属化,主要省去了化学沉铜和电镀铜步骤。

多层板工艺流程相对于双面板的则复杂一些,增加了内层工序。

2. 实验室制作工艺流程

实验室条件下通常使用的是单面板,必要时也可以采用双面板。例如设计 PCB 时,如果为避免导线交错使得导线绕线过多影响到电路性能,或者单面板使用跳线数量太多,就应该考虑使用双面板。

下面介绍实验室制作 PCB 板的流程。

1) 打印 PCB 图

在计算机中利用印制电路板设计软件设计好电路系统的 PCB 图后,通过激光打印机将 PCB 图按 1:1 的比例打印输出到专门的转印纸光面上。

2) 覆铜板砂光

根据 PCB 图的大小将覆铜板剪成需要的尺寸,不要过大,以节约材料。用细砂纸打磨铜膜至光亮,去除表面的氧化物和其他黏附物。打磨光亮的铜膜忌用手指触摸。

3) 热转印 PCB 图

将转印纸上印有 PCB 图的一面与砂光过的铜板相对压紧,然后放到热转印机上进行热转印,通过高温作用将转印纸上的 PCB 图墨迹转移黏附到覆铜板上。对于热转印过的覆铜板,要检查 PCB 图是否转印完整。若有缺陷,可以用黑色油性笔修补。

4) 腐蚀覆铜板

调制腐蚀剂,将硫酸和过氧化氢按 3:1 的比例进行配制,然后将转印有 PCB 图的覆铜板放入其中。等到覆铜板上除黏附有墨迹之外地方的铜膜全部被腐蚀掉之后,即取出覆铜板,用清水清洗干净。

5) 覆铜板打孔

利用凿孔机将覆铜板上需要留孔的地方进行打孔,主要是焊盘、过孔、安装孔等,要根据实际需要选择直径合适的钻头。

根据电路图纸,将各个元器件安装焊接到覆铜板的相应位置处。然后,对整个电路板进行全面的检测与调试工作。如果在检测调试过程中出现问题,就需要根据设计的原理图来确定问题的位置,然后重新进行焊接或者更换元器件,必要时要重新设计 PCB 图。直至检测调试顺利通过,电路板上的系统能够实现预定的功能,电子产品的 PCB 设计工作就完成了。

5.3 元器件的封装

封装的本意是将某物体密封保护起来。对于电子元器件来说,其封装实体和 Altium Designer 中 PCB 设计用到的封装,并不等同。它们既有区别,又有联系,后者更多的是空间的概念。

5.3.1 元器件封装的实体形式

电子元器件的封装(Package),指的是将硅片上的电子元件、电路,用材料密封保护起来,并用导线将其引到外部的引脚处。

电子元器件封装的具体形式不一,其出现与微电子技术的发展水平相对应。早期的封装主要是用于晶体管的有 3 根引线的 TO(Transistor Outline)型封装,即晶体管外壳封装。这种封装在 20 世纪 50 年代占主导地位。图 5-6 为晶体管的 TO 型封装实例。随着微电子技术的进步,电子元器件小型化、集成化的发展要求,推动了新的封装方式不断出现。下面举例说明部分封装形式。

1. 双列直插式封装(Double In-line Package,DIP)

20 世纪 60 年代开始出现的 DIP,增加了引脚数量,其引脚从封装的两侧引出,属于插入式封装。DIP 的封装材料初始使用的是陶瓷,后来又开发出塑封的 DIP。前者气密性好,后者成本低。DIP 用途十分广泛,绝大多数中小规模集成电路均采用这种封装形式,包括标准逻辑 IC、存储器 LSI、微机电路等。图 5-7 为 14 引脚的 DIP 封装实例。



图 5-6 TO-92 封装



图 5-7 DIP-14 封装

2. 小外形封装(Small Outline Package,SOP)

SOP 是 20 世纪 70—80 年代逐渐出现的表面贴装式封装的一种,由荷兰飞利浦公司开发成功。SOP 的引脚从封装两侧呈海鸥翼状(L 形)引出,使用材料也有陶瓷和塑料两种。以后逐渐衍生出 J 形引脚小外形封装(Small Out-line J-lead Package,SOJ)、薄型小外形封装(Thin Small Outline Package, TSOP)等等。图 5-8 为 16 引脚的 SOP 封装实例。

3. 塑料有引线芯片封装(Plastic Leaded Chip Carrier,PLCC)

PLCC 封装属于表面粘贴式封装,塑料制品。其外形呈正方形,引脚从封装的四边侧面引出,呈 J 字形。PLCC 的外形尺寸比 DIP 封装小得多,具有安装占用空间小、可靠性高的优点。图 5-9 为 32 引脚的 PLCC 封装实例。



图 5-8 SOP16 封装



图 5-9 PLCC32 封装

4. 四边引线扁平封装(Quad Flat Package,QFP)

QFP 封装属于表面粘贴式封装,引脚从封装的四边侧面呈海鸥翼状(L 形)引出。引脚之间距离很小,引脚很细,一般在大规模或超大规模集成电路上采用这种封装形式。其外形尺寸较小,寄生参数小,因而适合高频应用。其操作方便,可靠性也高。封装材料有陶瓷、金属和塑料 3 种,其中塑料封装,即 PQFP 形式,相对应用更多一些。图 5-10 为 44 引脚的 PQFP 封装实例。

5. 薄型小外形封装(Thin Small Outline Package,TSOP)

TSOP 相比于 SOP 的最大区别是其厚度很薄,只有 1mm。其外观轻薄且小的封装特点,很适合高频使用,且有较强的可操作性和较高的可靠性。图 5-11 为 48 引脚的 TSOP 封装实例。

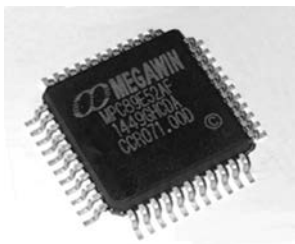


图 5-10 PQFP44 封装



图 5-11 TSOP48 封装

6. 球栅阵列封装(Ball Grid Array Package,BGA)

BGA 封装是在封装体的底部制作阵列分布的圆形或柱状焊点,用作电路的 I/O 端,以与 PCB 连接。该封装的优点是虽然引脚数目增加,但引脚间距反而增大,提高了焊接的成品率;比 TSOP 有更小的体积和更好的散热性能;引线短,信号传输延迟小,使用频率高。图 5-12 为 225 引脚的 BGA 封装实例。

7. 芯片尺寸封装(Chip Size Package,CSP)

CSP 封装技术由日本三菱公司于 1994 年提出,其含义是封装尺寸与裸芯片的相同,或前者略大于后者。CSP 的结构与 BGA 基本一样,只是焊点直径和焊点中心间距更小。封装业界把 1mm 的焊接间距作为区分 CSP 和 BGA 的界限,小于 1mm 的为 CSP,大于 1mm 的为 BGA。与 BGA 相比,在相同封装尺寸时,CSP 有更多的 I/O 数量,封装芯片的容量是 BGA 的 3 倍。CSP 适应便携化和小型化的电子设备发展方向,有更好的电性能和热性能,以及更好的焊接、修正、安装等操作的适应性。图 5-13 为 504 引脚的 CSP 封装实例。

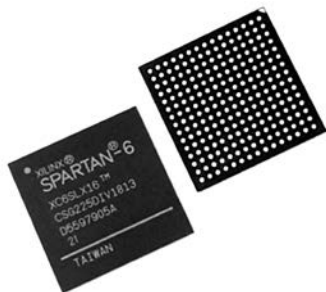


图 5-12 BGA225 封装

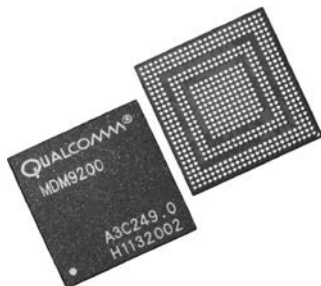


图 5-13 CSP504 封装

5.3.2 Altium Designer 中的元件封装

Altium Designer 中的元件封装(Footprint),与元件实体的封装(Package)不是一个概念。Altium Designer 中的元件封装,是在元件实物焊接到 PCB 上时,用作指示的元件外观图形和焊盘位置,即由元件的几何图形和焊盘两部分组成。封装的几何图形大体上限制了元件实物即将占用的 PCB 上的空间位置,焊盘则对应了元件的引脚,包括引脚的排列方式、引脚间距、引脚直径等。如果说元件符号是原理图构成的基础,那么封装则是 PCB 设计的基石。由于 PCB 设计中用到的封装只是空间的概念,所以不同的元件可以共用相同的封装,同一种元件也可用不同的封装。

电子元器件的 PCB 封装根据元器件在 PCB 上安装方式的不同,分为插入式封装和表面粘贴式封装两种。插入式(Through Hole Technology, THT)封装是安装时将元件的长引脚穿过 PCB 上焊盘中的孔洞,元件在 PCB 一侧,而将引脚焊在另一侧面上。表面粘贴式(Surface Mounted Technology, SMT)封装是安装时元件贴在 PCB 焊盘的表面进行焊接,焊盘中间没有孔洞,元件和引脚焊接在同一侧面。

下面介绍 Altium Designer 软件 PCB 设计中常用的一些基本元件对应的封装情况。如无特别说明均指的是插件封装。

1. 电阻(Resistor)元件

电阻是最常用的电路元件,如图 5-14 所示。Altium Designer 23 软件中其对应的封装形式为 AXIAL 系列,封装名称格式为 AXIAL-XXX。AXIAL 表示“轴状的”。XXX 为尺寸数字系列,包括 0.3、0.4、0.5、0.6、0.7、0.8、0.9 和 1.0,表示焊盘间距,单位为“英寸”(in),一般数值越大则元件形状越大。例如,AXIAL-0.4 表示元件封装为轴状、两焊盘间距 0.4 英寸。AXIAL-XXX 封装的图形样式如图 5-15 所示。

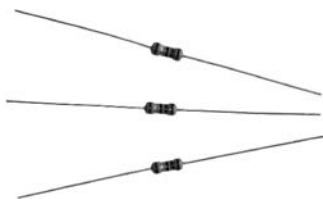


图 5-14 电阻元件

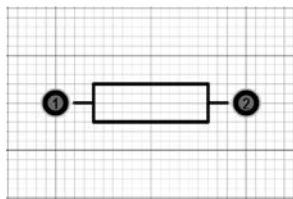


图 5-15 PCB 设计中的电阻封装

2. 电容(Capacitor)元件

电容元件有无极性电容和极性电容两种。

1) 无极性电容

小电容值的电容元件一般是无极性的,插入式的无极性电容如图 5-16 所示。Altium Designer 23 软件中其对应的封装形式为 RAD 系列,封装名称格式为 RAD-XXX。XXX 为尺

寸数值系列,包括 0.1、0.2、0.3、0.4,表示焊盘间距,单位为“英寸”(in),数值越大则元件电容值越大。例如 RAD-0.1,表示安装电容元件的焊盘间距为 0.1 英寸。RAD-XXX 封装的图形样式如图 5-17 所示。



图 5-16 无极性电容元件

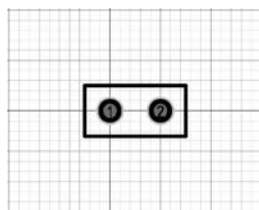


图 5-17 PCB 设计中的无极性电容封装

2) 极性电容

大电容值的电容元件一般是有极性的电解电容,如图 5-18 所示。Altium Designer 23 软件中其对应的封装形式为 RB 系列,封装名称格式为 RBXXX-XXX。中间的“-”前面的 XXX 为表示焊盘间距的数值,单位为“毫米”(mm);中间的“-”后面的 XXX 为表示电容元件本体外径尺寸的数值,单位也为“毫米”(mm)。Altium Designer 23 提供的 RB 系列封装只有 RB5-10.5 和 RB7.6-15 两种规格。RAD-XXX 封装的图形样式如图 5-19 所示。



图 5-18 电解电容元件

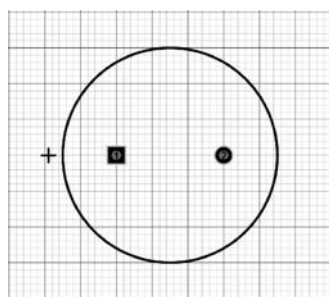


图 5-19 PCB 设计中的电解电容封装

3. 电位器(Potentiometer)元件

电位器实物的 3 个引脚分布有呈三角形的和呈“一”字形的两种,如图 5-20 所示。Altium Designer 23 软件中电位器元件对应的封装形式为 VR 系列,封装名称格式为 VRX。其中 X 为数字编号系列,包括数字 3、4 和 5。VR3 和 VR4 的 3 个焊盘分布呈三角形,VR5 的 3 个焊盘分布呈“一”字形。图 5-21 给出了 VRX 封装的两种图形样式,前者为 VR4,后者为 VR5。



图 5-20 电位器元件

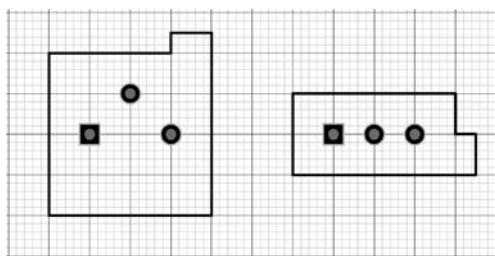


图 5-21 PCB 设计中的电位器封装

4. 二极管(Diode)元件

二极管就应用目的来看种类较多,封装形式也不一。

1) 整流二极管和开关二极管

如图 5-22 所示为常用的整流二极管(体积较大者,以 1N4007 为例)和开关二极管(体积较

小者,以 1N4148 为例),在 Altium Designer 23 软件中默认对应的封装形式为 DO 系列。DO 系列封装的名称格式为 DO-XXX,XXX 为数值编号,有的编号中含有字母。图 5-23 给出了 DO 系列封装的图形样式,较粗的边线端和方形焊盘均用于表示二极管的负端。



图 5-22 整流二极管和开关二极管元件

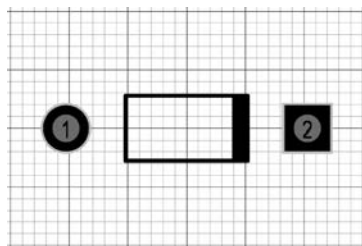


图 5-23 PCB 设计中的 DO 系列封装

2) 隧道二极管和稳压二极管

隧道二极管、稳压二极管(如图 5-24 所示)在 Altium Designer 23 软件中默认对应的封装形式为 DIODE 系列。DIODE 封装系列的名称格式为 DIODE-XXX,XXX 为尺寸数值系列的,包括 0.4、0.7,表示焊盘间距,单位为“英寸”(in)。数值越大则元件功率越大。图 5-25 给出了 DIODE 系列封装的一种图形样式,加竖线的一端为二极管的负端。



图 5-24 稳压二极管元件

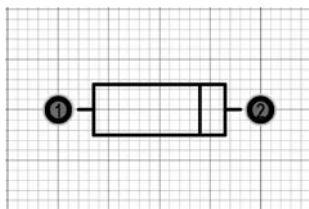


图 5-25 PCB 设计中的 DIODE 系列封装

3) 发光二极管

对于如图 5-26 所示的发光二极管,Altium Designer 23 软件中其对应的封装形式为 LED 系列,封装名称格式为 LED-X。X 为数值编号系列,包括数字 0 和 1。LED 封装系列的图形样式如图 5-27 所示,前者为 LED-0,后者为 LED-1。



图 5-26 发光二极管元件

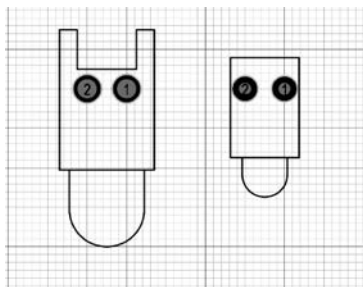


图 5-27 PCB 设计中的 LED 系列封装

5. 三极管(Transistor)元件

三极管有 3 个引脚,分别为 C 脚、B 脚和 E 脚。三极管有 NPN 型和 PNP 型两类,这两类元件在外形上并没有区别。三极管在 Altium Designer 23 软件中对应的封装形式为 TO 系列,封装名称格式为 TO-XXX,XXX 为数值编号,有的编号中含有字母,表示三极管的外形。就功率应用上来说,小功率的三极管与大功率的三极管外形有明显的区别,封装也不一样。

1) 小功率三极管

常用的小功率三极管如图 5-28 所示,器件封装形式为 TO-92,器件本体为半圆柱形。在 Altium Designer 23 软件中对应的封装为 TO-92,如图 5-29 所示。



图 5-28 小功率三极管元件

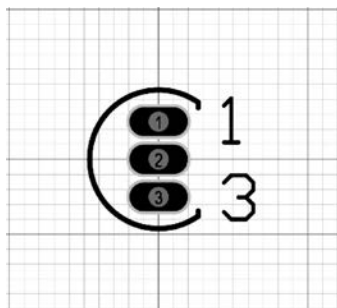


图 5-29 PCB 设计中的 TO-92 封装

2) 大功率三极管

大功率三极管本体较大,外形为长方体外加金属散热片。如图 5-30 所示,是一种常用的大功率三极管,其封装形式为 TO-220。在 Altium Designer 23 软件中提供对应可用的封装为 TO-220AB 和 TO-220-AB,如图 5-31 所示。



图 5-30 大功率三极管元件

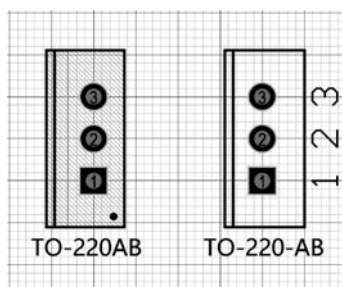


图 5-31 PCB 设计中的 TO-220AB 与 TO-220-AB 封装

6. 集成电路(IC)元件

绝大多数的中小规模集成电路元件采用的是双列直插封装形式,只是引脚数目不一,如图 5-32 所示。Altium Designer 23 软件中其对应的封装形式为 DIP 系列,封装名称格式为 DIP-XXX。XXX 为数值系列,包括 4、6、8、12、14、16、18 等,表示引脚数。例如,DIP-14 表示双列直插引脚封装,共有 14 个引脚,引脚分布在芯片两侧,如图 5-33 所示。

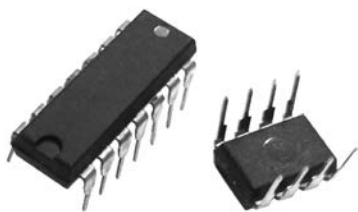


图 5-32 集成电路元件

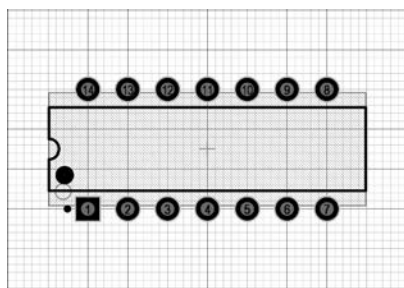


图 5-33 PCB 设计中的 DIP-14 封装

7. 数码管(Digital Tube)元件

数码管是一种可以显示数字信息的电子元件。一位数码管有 10 个引脚,有左右两边分布和上下两边分布两种,实物如图 5-34 所示。相应地,在 Altium Designer 23 软件中提供的对

应可用的封装分别为 A 和 H,如图 5-35 所示。

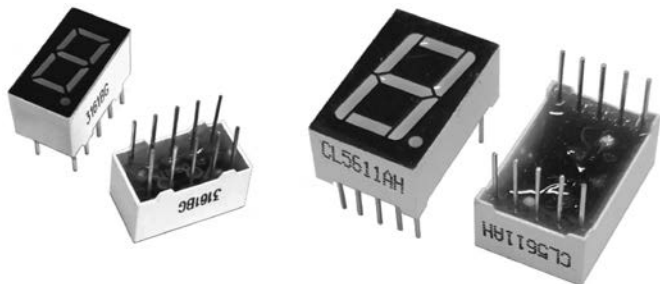


图 5-34 数码管元件

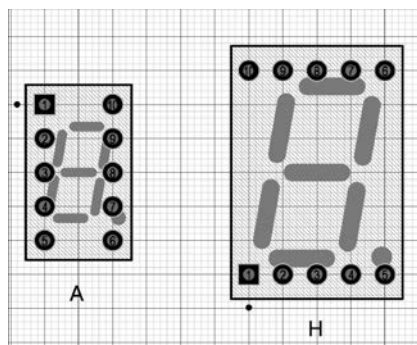


图 5-35 PCB 设计中的 A 与 H 封装

8. 排针(Pin Header)元件

排针是连接器的一种,广泛地用于 PCB 连接中。它在电路内被阻断处或不连通的电路之间起着传输电流、信号的作用,有“万用连接器”的别称。常用的排针有单排和双排两种,如图 5-36 所示。在 Altium Designer 23 软件中,排针对应的封装形式为 Header 系列。其中,单排针的封装名称格式为 Header XX,XX 为数值系列,表示针的数目;双排针的封装名称格式为 Header XX×2,XX 为数值系列,表示每排针的数目。例如,Header 5 表示单排针,针的数目为 5 个;Header 10×2 表示双排针,针的数目为 20 个,如图 5-37 所示。

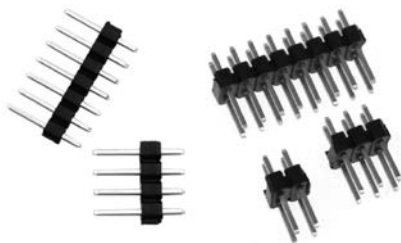


图 5-36 排针元件

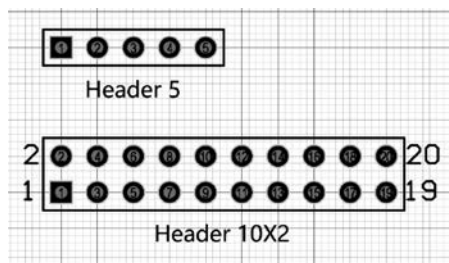


图 5-37 PCB 设计中的排针封装

5.4 PCB 设计的一般原则

PCB 设计是电路原理图设计的目标。好的电路原理图设计,是实现可靠、合格的 PCB 设计的前提。但是实践表明,即使电路原理图设计正确合理,如果 PCB 设计不当,也会对电子产品功能的实现产生不利的影响。因此,在进行 PCB 设计过程中,应遵循设计的一些原则,以确保电子产品功能的可靠性。

1. 合适的 PCB 尺寸

PCB 的大小要恰当,过大或过小均不合适。过大时虽然给元件的布局带来了一些方便,但导线长度加大,阻抗会增加,使电路的抗噪声能力下降,制造成本也会增加。过小时电路元件布局困难,散热性也不好,同时还会存在邻近电路之间相互干扰的问题,从而影响电子产品的性能。

2. 元件布局合理

PCB 设计中会用到众多元件。各元件除了要实现彼此之间的电气连接外,其空间布局还应该满足一定的要求,需要在合适尺寸的 PCB 上统筹考虑。对电路元件的布局,要考虑以下一些原则。

1) 便于信号流通

按照电路电流/信号的走向依次安排各个电路功能模块的位置,使电流/信号尽可能保持一致的方向,以便于电路电流/信号的流通。

2) 导线连接尽可能短

以每个电路功能模块的核心元件为中心,电气相关联的各个元件围绕核心元件就近进行布局。元件应整齐、紧凑地排列在 PCB 上。但是,对于数字电路系统对时序有严格要求的情况:如果需要信号接收端同步,要找出其中最长的那根走线,将其他相关走线调整到等长;如果需要得到一定的时间延迟,可以有意走出蛇形曲线,即延长走线长度。

3) 符合散热要求

电子设备在工作时,总会有一部分电能转化成热能,这将使得电子元件的温度升高,而电子元件的正常工作是有温度上限要求的。因此,PCB 上电子元件的布局要考虑如下散热要求:

- 远离热源——对于热敏感元件的布局,要尽量远离热源,以避免高温影响这些元件的性能;
- 分散热源——尽量不要把发热元件放在一起;
- 利于散热——发热元件长度方向以便于气流流通为原则,即沿自由对流空气流动方向放置;发热元件尽量靠近 PCB 的边缘,以有利于缩短传热路径;给发热元件加装散热器或小风扇;发热元件安装时不紧贴 PCB,宜与 PCB 之间留一段距离;等等。

4) 避免干扰

PCB 上的干扰包括多个方面,既有 PCB 内部各元件之间、元件与导线之间、导线与导线之间的干扰,也有外来的电磁干扰。就元件布局涉及的 PCB 内部干扰来说,做好以下几点可以避免一些干扰:

- 晶振、时钟发生器和 CPU 的时钟输入端尽量靠近,且远离其他干扰元件;
- 电流值变化大的电路尽量远离逻辑电路;
- 电位差较大的元件之间、元件和导线之间的距离要适当加大,以免放电引起元件损坏的意外故障。

5) 便于安装与调试

考虑方便安装和调试的需要,布局元件还要考虑如下各方面:

- 同类元件尽量放在一起,方向一致,便于批量装配生产;
- PCB 边缘处的元件与 PCB 边缘保持一定的距离,以避免切割时损坏;
- 元件之间保持一定的距离;
- 对于电位器、可变电容、可调电感线圈、微动开关等可调元件,应考虑放置到 PCB 上易于调整操作的地方;
- 留出安装孔的位置用于固定 PCB;
- 在电路中重要的部位放置专门的测试点。

3. 布线合理

PCB 的布线要遵循一定的设计规则,这将在 7.5.1 节中详细介绍。

4. 配置退耦电容

PCB 设计的一个常规做法是在 PCB 的各个关键部位配置适当的退耦电容,以消除电路之间的寄生耦合,防止供电电路中形成的电流波动对电路的正常工作产生影响。退耦电容的一般配置原则是:

(1) 电源输入端跨接 $10\sim 100\mu\text{F}$ 的电解电容。如有可能,接 $100\mu\text{F}$ 以上的更好。

(2) 每个集成电路芯片的电源和地之间配置一个 $0.01\sim 0.1\mu\text{F}$ 的瓷片电容,如遇印制电路板空隙不够,可每 4~8 个芯片配置一个 $1\sim 10\mu\text{F}$ 的钽电容。

(3) 对于抗噪声能力弱,但是关断时电流又变化大的器件,如 RAM、ROM 存储器件,应在器件的电源线和地线之间直接接入退耦电容。

(4) 退耦电容的引线要尽可能短,尤其是高频旁路电容不能有引线。

5. 配置 RF 抑制电路

- 在继电器接点两端并接 RC 抑制电路,以减小电火花的影响。
- 在晶闸管两端并接 RC 抑制电路,以减小晶闸管产生的噪声。

6. 抑制电磁干扰

- 避免导线之间的寄生耦合。对于高频应用电路,布线应尽可能短;不同回路的信号线,尽量避免平行布设。
- 减小磁性元件对导线的干扰。要考虑扬声器、继电器等磁性元件的磁场方向,以尽量减少导线对磁力线的切割为原则。