

第3章 元件与电磁兼容

本章介绍了元器件的种类和封装,对导线、电阻、电容、电感以及变压器等无源元件的频率响应进行了分析,并从边沿速率、元件封装、接地散热器、时钟源的电源滤波、集成电路中的辐射分析等几方面论述了有源器件的电磁兼容特性。

3.1 元器件概述

3.1.1 元器件的种类

元器件是电子电路中具有独立电气功能的最小单元。电子元器件包括电阻、电容、电感、晶体管、IC(Integrated Circuit,集成电路)、继电器、开关等几大类。不依靠外加电源(直流或交流)的存在就能表现出其外特性的器件,如不含半导体PN结的电阻、电容、电感、开关等称为**无源元件**;必须外加电源才能正常工作的器件,如含半导体PN结的二极管、三极管,以及以它为基础单元构成的集成电路(IC)、继电器等称为**有源器件**。

数字器件由与、或、非门等逻辑单元构成,以数字信号为处理对象,是典型的有源器件,其噪声容限较高。典型的数字器件包括门电路、计数器、译码器、编码器、寄存器、触发器、PLD、CPLD、FPGA、DSP、MCU、CPU、RAM、ROM等。模拟器件以模拟信号为处理对象,即对模拟电压、电流信号进行处理。典型的模拟器件包括电阻、电容、电感、二极管、三极管、场效应管、功放管、稳压管、传感器、运算放大器等,部分模拟器件为典型的无源器件。

在设计电路和对PCB布线时,选择能满足EMC要求的元件就非常重要,特别是一些开关逻辑元件、PCB上的插座、时钟元件,以及电阻、电容、电感等无源元件,这些元件有可能直接引起电路的EMI问题。因此在设计初期,选择正确的有源元件和无源元件,将会减小设计后期的EMC问题,有利于获得最有效的EMC效果。

3.1.2 元器件的组装技术

截至目前,元器件的组装技术有两种:传统的THT(Through Hole Technology)通孔安装技术;新型SMT(Surface Mount Technology)表面安装技术。通孔安装技术就是将元器件插装在印制电路板的孔中,即将长引脚元器件插入PCB的焊盘孔中。表面安装技术是将电子元器件贴装在印制电路板或基板的表面,即将“无引线或短引线”的元器件贴在PCB焊盘的表面。通常把SMT中使用的无引脚、无引线或短引线的器件称为**表面贴装元器件**。包括表面安装元件SMC(Surface Mount Component)和表面安装器件SMD(Surface Mount Device)。通孔安装(THT)与表面安装(SMT)如图3-1所示。

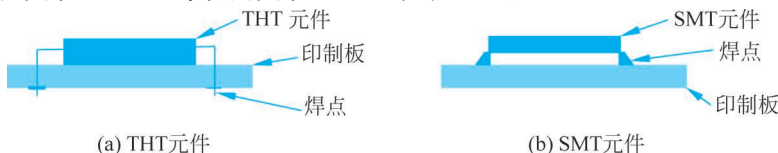


图 3-1 通孔安装与表面安装

3.1.3 表面安装技术的特点

随着电子产品的不断小型化和功能更加强大的集成电路(IC)的研发,传统通孔插件已不能满足设计要求。在材料科学技术、微电子技术、半导体元器件技术、信息技术的发展与支持下,各种片式器件应运而生,体积也越来越小,在电子产品小型化的时尚引领下,表面安装技术不断发展起来。同时,产品批量化、生产自动化和半导体材料的多元应用,都有力地推动了表面安装技术的快速发展。表面安装技术已经在很多领域取代了传统的通孔安装技术,如液晶显示器、各种手机、笔记本电脑等。表面安装技术的技术特点列举如下。

(1) 组装密度高、体积小、重量轻。

贴片元件的体积和重量只有传统插装元件的 $1/10$,一般来说,采用 SMT 技术的电子产品体积缩小 $40\% \sim 60\%$,重量减轻 $60\% \sim 80\%$ 。

(2) 可靠性高、抗震能力强。

虚焊发生率大大降低,即焊点缺陷率低。

(3) 高频特性好。

无引线或短引线使得 SMT 元器件广泛应用在高频领域,在高频线路中减小了分布参数的影响,高频特性好,减少了电磁和射频干扰。

(4) 易于实现自动化。

简化的电路装配制造工艺和自动装贴设备,提高了生产效率。

(5) 降低成本。

成本降低了 $30\% \sim 50\%$,节省材料、能源、设备、人力、时间等。

总之,表面安装技术是一种现代的电路板组装技术,实现了电子产品组装的小型化、高可靠性、高密度、低成本和生产自动化。随着芯片封装技术和表面安装技术的不断提高,线路板技术也随之提高,目前高精度线路板使用表面安装的比率也越来越高,实际上,这种高精度线路板再用传统的网印线路图已经无法满足技术要求,其线路图及阻焊图基本上都采用感光线路与激光技术制作工艺。

3.2 无源元件的频率响应

3.2.1 导线的频率响应

1. 导线频率响应曲线

每条导线和 PCB 走线都有潜在的寄生元件。在低频段,呈现低电阻特性;在高频段,呈现电感特性,集中参数模型为 $\square \sim \sim \sim$ 。导线频率响应曲线如图 3-2 所示。

在较高频段里,导线成为阻抗的主要部分,当频率在 1000kHz 以上,感性电抗超过电阻,导线和 PCB 走线不再是低电阻特性,而呈电感特性,即 $Z = R + jX_L \approx j2\pi fL$ 。故在音频范围以上,导线或 PCB 走线相当于 RF 辐射天线。直导线的电感(引线自感)可通过下式计算

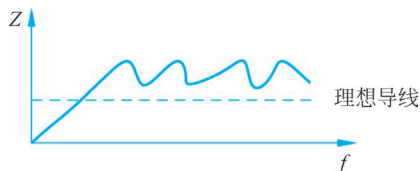


图 3-2 导线频率响应曲线

$$L = 0.002l \left[2.3 \log \left(\frac{4l}{d} - 0.75 \right) \right] \mu\text{H} \quad (3-1)$$

其中, L 为直导线的电感(μH); l 为直导线的长度(cm); d 为直导线的直径(cm)。

在工程应用中,经常会用 AWG 表示固体导线的直径,具体换算关系如下

$$\text{AWG } 50 = 1\text{mil}$$

$$\text{AWG } 38 = 4\text{mil}$$

$$\text{AWG } 32 = 8\text{mil}$$

$$\text{AWG } 26 = 16\text{mil}$$

$$\text{AWG } 14 = 64\text{mil}$$

在高频段,当导线的长度是工作波长的 $1/2$ 或 $1/4$ 时,导线或 PCB 走线相当于 RF 辐射天线,成为有效辐射体。在电磁兼容领域,为了避免导线或 PCB 走线成为 RF 辐射天线,应严格控制导线或 PCB 走线的长度。通常规定导线或 PCB 走线的长度应小于工作波长的 $1/20$,即当走线长度小于 $\lambda/20$ 时,电路可看成集中电路,电磁辐射很小;当走线长度大于 $\lambda/20$ 时,电路就要看成分布电路,可能存在电磁辐射。工作波长与临界频率的换算公式如下所示

$$f(\text{MHz}) = \frac{300}{\lambda(\text{m})} = \frac{984}{\lambda(\text{ft})} \quad (3-2)$$

$$\lambda(\text{m}) = \frac{300}{f(\text{MHz})} \quad (3-3)$$

$$\lambda(\text{ft}) = \frac{984}{f(\text{MHz})} \quad (3-4)$$

表 3-1 给出了在特定的工作频率下,对应的工作波长与 $1/20$ 工作波长的值。

表 3-1 工作频率与工作波长的对应值

工作频率 f	λ	$\lambda/2$	$\lambda/4$
10MHz	30.00m	1.50m	5.00ft
100MHz	3.00m	0.15m	5.90in
200MHz	1.50m	7.50m	3.00in
1000MHz	30.00cm	1.50cm	0.60in

2. 导线趋肤效应

当有电流流过元件的引线或 PCB 走线,如果源电压是直流电流,它先在外侧边沿流动,然后扩散到导体内部。在低频情况下,圆形截面导体的电阻为

$$R_{\text{DC}} = \frac{l}{\sigma s} = \frac{l}{\sigma \pi a^2} \quad (3-5)$$

其中, l 为导体长度(m); σ 为导体的电导率(S/m); a 为导体的半径(m); s 为导体的横截面积(m^2)。

如果源电压是高频电流,则趋向集中在导体的表面流动,这种现象称为导线的趋肤效应。当导体内部的电场大小减小到导体表面值的 37% ($1/e$, e 为自然底数)时,该点到导体表面的距离称为趋肤深度,记为 δ 。趋肤深度的计算公式如下

$$\delta = \sqrt{\frac{2}{\omega \mu_0 \sigma}} = \sqrt{\frac{2}{2\pi f \mu_0 \sigma}} = \sqrt{\frac{1}{\pi f \mu_0 \sigma}} \quad (3-6)$$

其中, ω 为角频率; f 为工作频率; σ 为电导率; μ_0 为磁导率。

铜为良导体,电导率为 $5.8 \times 10^7 \Omega/\text{m}$ 。表 3-2 给出了铜在不同的工作频率下对应的趋肤深度,频率越高,趋肤深度越小。

表 3-2 铜的工作频率与趋肤深度的对应值

频率 f	趋肤深度 $\delta(\text{in})$	频率 f	趋肤深度 $\delta(\text{in})$
100Hz	0.066(1.7mm)	1MHz	0.00066(0.017mm)
1kHz	0.021(0.53mm)	10MHz	0.00021(0.0053mm)
10kHz	0.0066(0.17mm)	100MHz	0.000066(0.0017mm)
100kHz	0.0021(0.053mm)	1GHz	0.000021(0.00053mm)

由于趋肤效应,导体的有效截面积将远小于导体的几何截面积,这就导致导体的射频电阻高于直流电阻。如果趋肤深度远小于导体的半径 a ,则单位长度的射频电阻为

$$R_{\text{RF}} = \frac{1}{2\pi a \delta \sigma} = \frac{1}{2a} \sqrt{\frac{f \mu_0}{\pi \sigma}}$$

(3-7)

从式(3-7)可以看出,当频率较低时,趋肤效应可以忽略, $R_{\text{RF}} = R_{\text{DC}}$; 当频率逐渐升高,导体半径越大,趋肤效应越明显。在工程上采用相互绝缘的多股漆包线来代替单根导线绕制射频电感线圈,目的就是减小射频电阻的增加。

如果导线截面积为矩形,式(3-7)中的导体半径可由下式确定

$$a = \frac{\text{截面周长}}{2\pi}$$

(3-8)

在截面积相同的情况下,截面的周长与截面形状有关。式(3-8)表明,如果改变截面形状,则可相应改变导体的等效半径。在截面积相等时,矩形截面的周长大于圆截面的周长,而且长宽比越大,截面周长越长,那么,其等效半径也越大,等效半径的增大将导致射频电阻的下降。故工程上经常采用扁铜带作为设备线和搭接条就是为了减小射频电阻。

金属电导率的高低,表示在相同截面下金属导电能力的大小。电导率高的金属,在相同截面下能通过较大的电流,或在同样的电流下可以减小金属的截面。铝的电导率为 65%,较好,是疏导电流的好材料;钢的电导率为 17.5%,较差,不宜作为导流材料;铜的电导率为 97%,是铝的 1.49 倍,是钢的 5.54 倍,较优,是导通电流很好的材料。铜、铝、钢三种材料的趋肤深度比较如图 3-3 所示,从图中可以看出,频率越高,铜的导电性越优良。

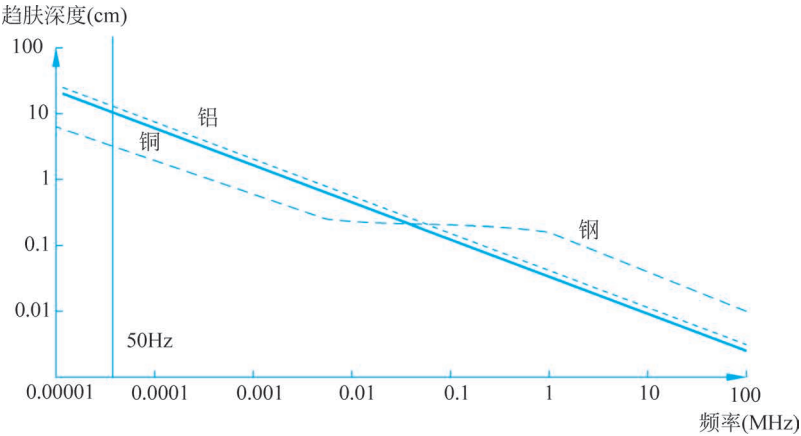


图 3-3 铜、铝、钢的趋肤深度

3.2.2 电阻的频率响应

1. 电阻的作用与种类

电阻是组成电路的一种基本元件,在电路中常用来稳定和调节电流、电压,作为分流器和分压器,也可作为电路的负载。

电阻的种类很多,按用途可分为通用电阻、精密电阻、电位器等。根据封装方式分为通孔安装和表面安装两大类。按材料又可分为碳膜电阻、金属膜电阻、金属氧化膜电阻、实心电阻和绕线电阻等。根据引出线的形式又分为轴向(Axial)安装方式、径向(Radial)安装方式和双列直插式(Dual Inline Package, DIP)排电阻。下面简要介绍几种电阻的特性。

(1) 碳膜电阻(RT)。阻值范围宽,有良好的稳定性,且价格低廉,是目前应用最广泛的电阻器。可用于民用整机和仪器中。

(2) 金属膜电阻(RJ)。金属膜电阻比碳膜电阻的精度高,稳定性好,噪声及温度系数小,经常用在稳定性和电性能要求较高的电路中。金属膜电阻由于结构不均匀,因此它的脉冲负载能力差。

(3) 金属氧化膜电阻(RJ)。本身是氧化物,高温下稳定,耐热冲击,负载能力强,多用在电压高的场合。但其在直流下容易发生电解使氧化物还原,性能不太稳定。

(4) 化学沉积金属膜电阻(RC)。化学沉积膜的电阻可以很低,可以弥补精密金属膜电阻的低阻部分,但由于化学膜反应时产生大量氢气使镀膜多孔,使其防潮性较差。

(5) 合成膜电阻(RH)。导电层呈现颗粒状结构,噪声大,精度低,主要用于制造高压、高阻、小型电阻器。

(6) 合成实心电阻(RS)。实心电阻的性能不如薄膜电阻,但其有一个突出的特点即高可靠性。在卫星、海底电缆等对电路要求较高的场合经常采用。

(7) SMT 电阻(RI)。片状电阻是金属玻璃铀电阻的一种形式,外形是长方形,两端有焊接端,为片状元件。它的体积小,精度高,稳定性好,高频性能好,多用在要求分布电感小的高频环境中。常用的封装是 Chip 1206、Chip 0805、Chip 0603、Chip 0402、Chip 0201 等。

(8) 绕线电阻(RX)。绕线电阻具有较低的温度系数,阻值精度高,稳定性好,耐热耐腐蚀,主要作为精密大功率电阻使用,缺点是高频性能差,时间常数大。

(9) 熔断电阻。它具有双重功能,正常工作时,起电阻作用,过载时电阻将迅速熔断,起保险丝的作用。在选取电阻时,应了解整机的工作状态和环境,同时也要注意电阻的技术性能和价格成本,选取合适的电阻。

2. 电阻的主要参数

电阻的主要参数有电阻的精度、电阻额定功率、电阻的温度系数、电阻的噪声。

1) 电阻的精度

电阻的精度表示电阻的标称值与实际值的精确度。常用的电阻精度等级有:0.01级,误差范围为 $\pm 0.01\%$;0.02~0.05级,误差范围为 $\pm 0.02\% \sim 0.05\%$;0.1~2级,误差范围为 $\pm 0.1\% \sim 2\%$;5级,误差范围为 $\pm 5\%$; >5级,误差范围为 $\pm 5\%$ 。

2) 电阻额定功率

在标准大气压和常温下,电阻元件能够长期连续负荷而不改变电气性能所允许的消耗功率称为电阻的额定功率。

3) 电阻的温度系数

在正常的工作状态下,电阻的阻值是随工作温度的变化而变化的。温度每变化 1°C 时电阻的相对变化量被称为该电阻的温度系数。

4) 电阻的噪声

电阻的噪声是由电阻元件产生和造成的噪声。主要来源于电阻的热噪声和过剩噪声。

3. 电阻的频率响应

电阻在使用中最容易忽视的是其封装尺寸和潜在的寄生元件。在低频段,电阻呈现电阻特性;在高频段,应该考虑电阻引线之间的寄生电容 C 和电阻引线电感 L 。电阻元件的高频集中参数模型如图 3-4 所示。绕线电阻的频率响应曲线如图 3-5 所示。

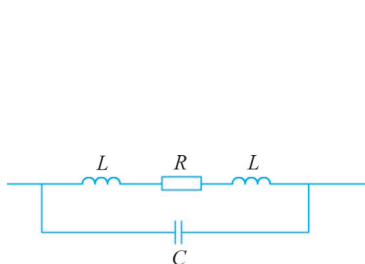


图 3-4 电阻高频集中参数模型

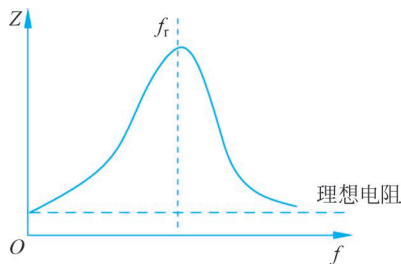


图 3-5 绕线电阻的频率响应曲线

【例 3-1】 金属电阻引线长度为 1.27cm , 导线用 AWG14, 整个并联电容为 0.3pF , 阻值是 $10\text{k}\Omega$ 的电阻, 在 200MHz 时的 RF 等效阻抗是多少?

解: 金属电阻引线电感为

$$\begin{aligned} L &= 0.002l \left[2.3 \log \left(\frac{4l}{d} - 0.75 \right) \right] \mu\text{H} \\ &= 0.002 \times 1.27 \left[2.3 \log \left(\frac{4 \times 1.27}{0.1628} - 0.75 \right) \right] \approx 8.7\text{nH} \end{aligned}$$

200MHz 时引线电感的等效感抗为

$$X_L = \omega L = 2\pi fL \approx 10.93\Omega$$

200MHz 时整个并联电容的等效容抗为

$$X_C = \frac{1}{\omega C} = \frac{1}{2\pi fC} \approx 2653\Omega$$

此电阻的等效电路如图 3-6 所示。

RF 等效阻抗的振幅为

$$Z = \frac{RX_C}{\sqrt{R^2 + X_C^2}} \approx 1890.5\Omega$$

$10\text{k}\Omega$ 的电阻, 在 200MHz 时等效为 1890.5Ω 的电阻。

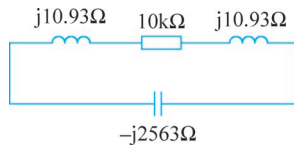


图 3-6 电阻的 RF 等效电路

3.2.3 电容的频率响应

1. 电容的作用与种类

电容是电路中最基本的元件之一。随着电磁干扰问题的日益突出,特别是干扰频率的日益提高,利用电容的基本特性进行滤波就非常普遍。



电容的应用

电容是由两片金属膜紧靠,中间用绝缘材料隔开而组成的元件。电容的特性主要是“隔直流,通交流”。在电路中具有交流耦合、旁路、滤波、信号调谐、能量转换、控制等作用。电容容量的大小表示储存电能的能力。电容是电子设备中最基础也是最重要的元件之一。电容的产量占全球电子元器件产品的40%以上。几乎所有的电子设备中,小到U盘,大到航天飞机、火箭,都可以找到电容。

电容的种类很多,按结构可分为固定电容器和可变电容器;按介质可分为纸介电容、云母电容、独石电容、陶瓷电容、薄膜电容、金属化纸介电容、油浸纸介电容、铝电解电容、钽电解电容等;按有无极性可分为有极电容器和无极电容器。根据封装方式又可分为通孔安装和表面安装两大类。其中云母、独石电容具有较高的耐压,电解电容有极性,且具有较大的容量。下面简要介绍这几种电容的特性。

1) 纸介电容

体积小,容量较大,从10pF至几十 μ F,固有电感和损耗比较大,在宽温度范围内具有良好的电容稳定性。多用于低频电路。

2) 云母电容

介质损耗小,容量在 $0.5 \sim 10^4$ pF,绝缘电阻大,温度系数小。适用于高频电路。在500MHz的频率范围内,性能优良,可用于要求容量较小、品质系数高以及温度、频率和时间稳定性好的电路中,可作高频耦合和旁路。

3) 陶瓷电容

体积小,耐热性好,损耗小,绝缘电阻大,但容量小,适于高频电路。

4) 薄膜电容

体积小,容量大,稳定性较好,适于作为旁路电容。

5) 金属化纸介电容

结构和纸介电容基本相同。体积小,容量较大,多用于低频电路。

6) 油浸纸介电容

体积大,电容量大,耐压高。

7) 铝电解电容

容量大,漏电大,稳定性差,有正负极性,适于电源滤波或者低频电路。

8) 钽电解电容

它简称钽电容。体积小,容量大,性能稳定,寿命长,绝缘电阻大,温度特性好,有正负极性,多用在要求较高的设备中。

9) 可变电容

容量随动片的转动可以连续改变。

10) SMT 电容

有Chip电容和钽电容。Chip电容即贴片式电容器,大多数是多层陶瓷电容(Multilayer Ceramic Capacitor, MLCC),外形是长方形,两端有焊接端,为片状元件。它的体积小,精度高,稳定性好,高频性能好,多用在要求分布电感小的高频环境中。常用的封装是Chip 1206、Chip 0805、Chip 0603、Chip 0402、Chip 0201等。钽电容的单位体积容量大,容量超过 0.33μ F都采用钽电容。在需要高速工作的大规模集成电路中应用较多。

2. 电容的主要参数

电容的主要参数有电容器的标称容量和允许误差、电容器的耐压、电容器的温度系数、

电容器的漏电流和绝缘电阻、电容器的损耗、电容器的频率特性。

1) 电容器的标称容量和允许误差

电容量是表示电容器在一定工作条件下储存电能的能力。一个电容器的标称容量表示电容量的大小,电容器的允许误差是实际电容量和标称电容量允许的最大偏差范围。

2) 电容器的耐压

电容器的耐压是指在规定的温度下,电容器在电路中长期工作所能承受的最高电压。电容器的直流工作电压不能超过这个值;在交流电路中,加在电容器上的交流电压最大值也不能超过此值,否则,电容器将击穿。

电容器的耐压值与电容器的介质材料和介质厚度有关。对于结构、介质、容量相同的电容,体积越大,耐压越高。

3) 电容器的温度系数

电容器的温度系数是指在一定温度范围内,温度每变化 1°C 时,电容量的相对变化值。它取决于介质的温度系数,它取决于电容结构和极板尺寸随温度的变化。

4) 电容器的漏电流和绝缘电阻

电容的介质不是绝对不导电的,在一定的电压下,会有微弱的电流流过介质,这就是电容器的漏电流。电容器的漏电流与温度有关,环境温度高,漏电流就大;环境温度低,则漏电流就小。一般高温时的漏电流是低温时的 $5\sim 10$ 倍。

绝缘电阻是电容电压与漏电流之比,表明电容漏电大小。绝缘电阻取决于介质的介电常数、介质的厚度、介质的面积等。相对而言,绝缘电阻越大越好,漏电流越小。

5) 电容器的损耗

在电场作用下,由于电容器的充放电和漏电流,电容器在单位时间内发热而消耗的能量称为电容器的损耗,这些损耗来自介质损耗和金属损耗,通常用损耗角正切值来表示。

一般情况下,瓷介质、薄膜介质等电容量不大的电容器,其损耗角正切值很小,即使在高频、高温下工作。对于高频滤波电路中所用的大容量电容,如钽电容,其损耗角正切值对电路会产生较大的影响。

6) 电容器的频率特性

电容器在工作频率很高的情况下,电参数将随工作频率而变化,高频介电常数比低频时小,电容量也相应减小,损耗也随频率的升高而增加。另外,在高频条件下,电容器的分布参数也不可忽略,如极片电阻、引线和极片间的电阻,极片的自身电感、引线电感等,都会影响电容器的性能。具体将在本节电容器的频率响应中专门介绍。

3. 独石电容的种类与特性

独石电容也属于贴片式多层陶瓷电容器(MLCC)。独石电容包括 NPO、X7R 和 Y5V 三种。按美国电工协会(EIA)标准,不同介质材料的 MLCC 按温度稳定性分成三类:超稳定级(I类)的介质材料,如 COG 或 NPO;稳定级(II类)的介质材料,如 X7R;能用级(III类)的介质材料,如 Y5V。

NPO、X7R 和 Y5V 的主要区别是它们的填充介质不同。在相同的体积下,由于填充介质不同所组成的电容器的容量就不同,随之带来的电容器的介质损耗、容量稳定性等也就不同。下面仅就常用的 NPO、X7R 和 Y5V 来介绍它们的性能和应用,各自的特性和用途。

1) NPO 电容器

NPO 是最常用的具有温度补偿特性的单片陶瓷电容器,它是电容量和介质损耗最稳定的电容器之一。在温度从 $-55^{\circ}\text{C}\sim+125^{\circ}\text{C}$ 时容量变化仅为 $0\pm 30\times 10^{-6}/^{\circ}\text{C}$,电容量随频率的变化小于 $\pm 0.3\Delta\text{C}$ 。它的漂移或滞后小于 $\pm 0.05\%$,相对漂移或滞后大于 $\pm 2\%$ 的薄膜电容来说是可以忽略不计的。其典型的容量相对使用寿命的变化小于 $\pm 0.1\%$ 。NPO 电容器适合用于振荡器,以及高频电路中的耦合电容。

2) X7R 电容器

X7R 电容器称为温度稳定型的陶瓷电容器。当温度在 $-55^{\circ}\text{C}\sim+125^{\circ}\text{C}$ 时其容量变化为 $\pm 15\%$,需要注意的是,此时电容器容量变化是非线性的。X7R 电容器的容量在不同的电压和频率条件下是不同的,它也随时间的变化而变化。X7R 电容器主要应用于要求不高的工业应用,在温度、电压与时间改变时,其性能的变化都不显著,适用于隔直、耦合、旁路与对容量稳定性要求不太高的电路。

3) Y5V 电容器

Y5V 电容器是一种有一定温度限制的通用电容器,在 $-30^{\circ}\text{C}\sim+85^{\circ}\text{C}$ 范围内其容量变化可达 $+22\%\sim-82\%$ 。Y5V 的高介电常数允许在较小的物理尺寸下制造出高达 $4.7\mu\text{F}$ 的电容器。但其容量稳定性较 X7R 差,容量、损耗对温度,电压等测试条件较敏感。

表 3-3 列出 NPO、Y5V、X7R 三种独石电容的特性以及用途比较。

表 3-3 NPO、X7R、Y5V 的特性

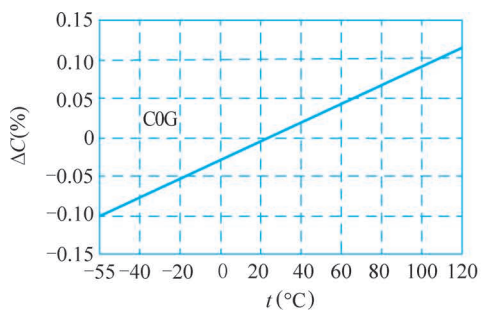
项目	NPO	X7R	Y5V
电容范围	$1\text{pF}\sim 0.1\mu\text{F}$ ($1\pm 0.2\text{V rms } 1\text{MHz}$)	$300\text{pF}\sim 3.3\mu\text{F}$ ($1.0\pm 0.2\text{V rms } 1\text{kHz}$)	$1000\text{p}\sim 22\mu\text{F}$ ($0.3\text{V } 1\text{kHz}$)
环境温度	$-55^{\circ}\text{C}\sim+125^{\circ}\text{C}$	$-55^{\circ}\text{C}\sim+125^{\circ}\text{C}$	$-30^{\circ}\text{C}\sim+85^{\circ}\text{C}$
温度特性	$0\pm 30\times 10^{-6}/^{\circ}\text{C}$	$\pm 15\%$	$-82\%\sim+22\%$
损耗角正切值	15×10^{-4}	100Volts: 2.5% max 50Volts: 2.5% max 25Volts: 3.0% max 16Volts: 3.5% max 10Volts: 5.0% max	50Volts: 3.5% 25Volts: 5.0% 16Volts: 7.0%
应用	适用于对稳定性要求高的电路	适用于隔直、耦合、旁路与对容量稳定性要求不太高的鉴频电路	用于生产比容较大的、标称容量较高的大容量电容器产品

NPO、X7R、Y5V 的温度、电压特性曲线如图 3-7 和图 3-8 所示。

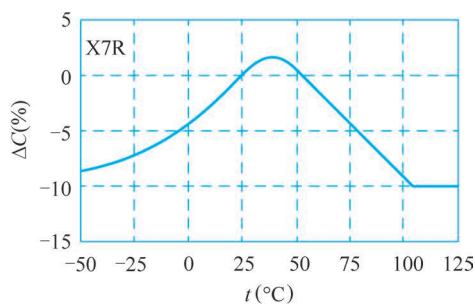
4. 电容的频率响应

电容也包含潜在的寄生元件。实际的电容器直到它的自谐振频率状态仍然保持电容特性,当频率超过自谐振频率时,会出现电感特性。电容的电抗计算公式为 $X_C = 1/2\pi fC$ 。其中电容电抗 X_C 的单位为 Ω ,频率 f 的单位为 Hz,电容 C 的单位为 F。一个 $10\mu\text{F}$ 的电解电容,当频率为 10kHz 时,电容的电抗为 1.6Ω ;当频率为 100MHz 时,电容的电抗为 $160\mu\Omega$;当频率为 100MHz 时,电容就会出现短路状态,将导致电磁干扰的问题。

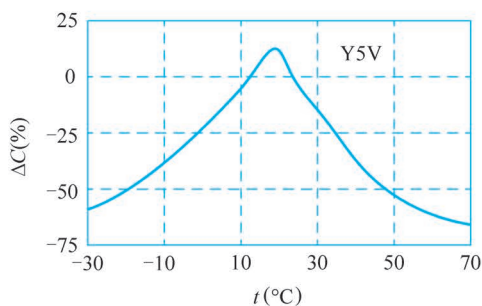
在低频段,电容器呈现电容特性;在高频段,应该考虑电容器的等效串联电感(ESL)和等效串联电阻(ESR),电容器的高频集中参数模型如图 3-9 所示。电容器的频率响应曲线如图 3-10 所示。



(a) C0G 电容



(b) X7R 电容



(c) Y5V 电容

图 3-7 NPO、X7R、Y5V 温度特性曲线

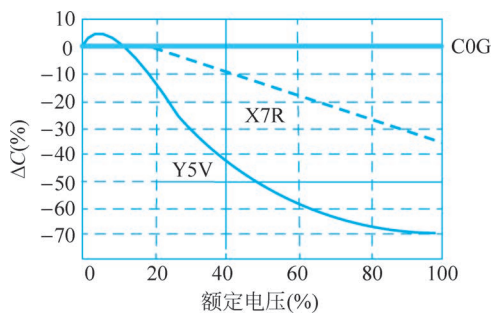


图 3-8 NPO、X7R、Y5V 电压特性曲线



图 3-9 电容器的高频集中参数模型

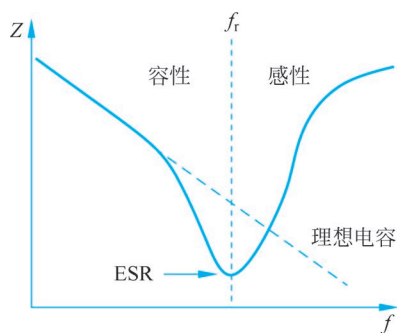


图 3-10 电容的频率响应曲线

电路的品质因数 $Q = X_C / \text{ESR}$, 由此可见, 在选择电容时应选用 ESR 较低的电容, 这种电容不但会提高电路的品质因数, 也会相应提高电容器的自谐振频率。

3.2.4 电感的频率响应

1. 电感的作用与种类

凡能产生电感作用的元件通称为电感器。通常电感都是由线圈、磁心、铜心、铁心构成的。电感线圈有隔交流通直流的作用。在交流电路中有阻流、滤波、选频、去耦合等作用。在电子装配中有各种各样的电感和变压器。按电感的形式分为固定电感线圈和可变线圈；按导磁性性质分为空气线圈和磁心；按工作性质分为天线线圈、振荡线圈、低频和高频扼流圈等。电感的磁心可以选择不易饱和、磁导率低的铁粉磁心，可以是磁导率高的锰锌铁氧体和镍锌铁氧体，也可以是磁导率更高的超微晶。根据封装方式又可分为通孔安装和表面安装两大类。下面分别简要介绍固定电感器、阻流圈、行线性线圈、行振荡线圈、变压器、电声元件以及 SMT 电感的特性和用途。

1) 固定电感器

一般采用带引线的软磁工字磁心，电感范围在 $10 \sim 22000 \mu\text{H}$ ，Q 值控制在 40 左右。

2) 阻流圈

具有一定电感的线圈，其用途是为了防止某些频率的高频电流通过，如整流电路的滤波阻流圈，电视上的行阻流圈等。

3) 行线性线圈

用于和偏转线圈串联，调节行线性。由工字磁心线圈和恒磁块组成。

4) 行振荡线圈

由骨架，线圈，调节杆，螺纹磁心组成。

5) 变压器

变压器是电磁能量转换器件，根据电磁感应原理制成，主要作用是变换电流电压阻抗，在电源和负载之间进行直流隔离，以最大限度地传送电源能量和功率。

6) 电声元件

电声元件是把声音信号转换为电信号或者将电信号转换为声音信号的换能器件，包括扬声器、耳机、传声器、唱头等。

7) SMT 电感

形状类似 SMD 钽电容，无极性之分，无电压标定。包括绕线式和叠层式两种类型。绕线式电感是传统电感器小型化的产物；叠层式电感是采用多层印刷技术和叠层生产工艺制作，体积比绕线片式电感器还要小。

2. 电感的主要参数

电感的主要参数有电感量、感抗、品质因素和分布电容。

1) 电感量

电感量 L 表示线圈本身固有的特性，与电流的大小无关。电感量一般不专门标注在线圈上，而以特定的名称标注。

2) 感抗

感抗 X_L 表示电感线圈对交流的阻碍作用，并且 $X_L = 2\pi fL (\Omega)$ 。

3) 品质因数

品质因数 Q 是表征线圈质量的一个物理量。线圈的 Q 值越高，回路的损耗越小。线圈

的 Q 值通常为几十到几百, $Q = X_L / R_S$, 其中 R_S 为等效电阻。

4) 分布电容

分布电容表示线圈匝与匝之间、线圈与屏蔽罩之间、线圈与底板之间存在的电容。分布电容的存在是线圈的 Q 值减小, 稳定性变差, 因而线圈的分布电容越小越好。

3. 电感的频率响应

电感也包含潜在的寄生元件。在 PCB 中, 电感主要用于对电磁干扰的控制。电感的电抗计算公式 $X_L = 2\pi fL$ 。其中电感电抗 X_L 的单位为 Ω , 频率 f 的单位为 Hz, 电感的单位为 H。一个 10mH 的电感, 当频率为 10kHz 时, 电感的电抗为 628Ω ; 当频率为 100MHz 时, 电感的电抗为 $6.28M\Omega$, 电感就会出现断路状态。

在低频段, 电感呈现电感特性; 在高频段, 应该考虑电容的分布电容 C_d 和串联电阻 R_S , 电感的高频集中参数模型如图 3-11(a) 所示, 电感的频率响应曲线如图 3-11(b) 所示。

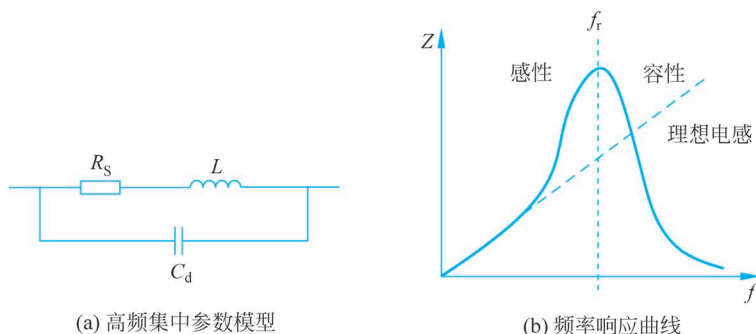


图 3-11 电感的高频集中参数模型和频率响应曲线

要拓宽电感的工作频率, 最关键的是要减小分布电容 C_d 和串联电阻 R_S 。电感的分布电容或寄生电容与电感匝数、磁心材料、线圈的绕法等因数有关。电路的品质因数 $Q = X_L / R_S$, 由此可见, 在选择电感时应选用 R_S 较低的电感, 可以提高电路的品质因数。减小分布电容、增加电感的 Q 值、增加有用频带宽度的方法有以下几个:

- 使用直径大的绕线;
- 尽量单层绕制, 使输入输出端远离;
- 多层绕制, 当线圈匝数较多, 必须多层绕制时, 要向一个方向绕, 不要回绕;
- 分段绕制, 在一个磁心上将线圈分段绕制, 以减小总的分布电容;
- 增加磁性回路的磁导率, 如采用铁氧体材料。

4. 共模扼流圈

当电感中流过较大的电流时, 电感会发生饱和, 导致电感量下降。共模扼流圈可以避免这种情况的发生。共模扼流圈的电路图和工作原理图如图 3-12(a)、(b) 所示。

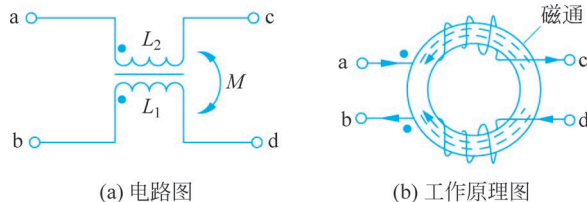


图 3-12 共模扼流圈

如图 3-12(b)所示的共模扼流圈的工作原理图中,通常把两个相同的线圈绕在同一个铁氧体环上,铁氧体磁损较小,绕制方法使得当两根导线中流过差模电流时,在磁心中产生的磁力线方向相反,并且强度相同,正好抵消,所以磁心中总的磁感应强度为零,磁心不会饱和,差模电流可以无衰减地通过。而当两根导线中流过方向相同的共模干扰电流时,则没有抵消的效果,会呈现较大的电感。由于这种电感只对共模干扰电流有抑制作用,对差模电流没影响,故称为**共模扼流圈**。共模扼流圈的磁心多用磁导率大于 10000H/m 的超微晶制成。

共模扼流圈的制作是电流的去线和回线要满足流过它们的电流在磁心中产生的磁力线抵消的条件。对于有很高绝缘要求的信号线,可以采用双线并绕的方法构成共模扼流圈,但对于交流电源线,考虑到两根导线之间承受较高的电压,必须分开绕制。另外,实际的共模扼流圈两组线圈产生的磁力线不会完全集中在磁心中,会发生漏磁,而且这部分漏磁不会抵消,因此仍然有一定的差模电感。这种寄生差模电感会导致电感磁心饱和,而且从磁心中泄漏出来的差模磁场会形成新的辐射干扰源。

常用的共模扼流圈和差模扼流圈的结构如图 3-13(a)、(b)所示。

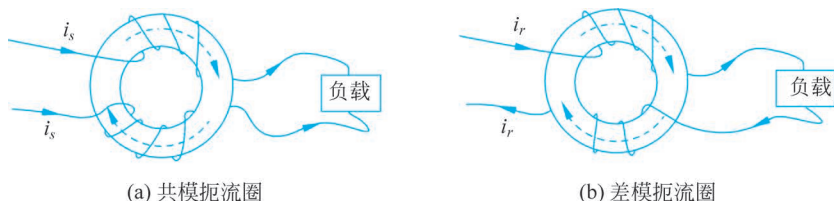


图 3-13 共模扼流圈和差模扼流圈的结构

5. 铁氧体材料

铁氧体材料是一种立方晶格结构的亚铁磁性材料。它的制造工艺和机械性能与陶瓷相似,但颜色为黑灰色,又称为黑磁性瓷。它的分子式为 $\text{MO} \cdot \text{Fe}_2\text{O}_3$,其中 MO 为金属氧化物,通常为 MnO 或 ZnO 。最常用的有磁导率为 $500 \sim 1000\text{H/m}$ 的锰锌铁氧体,还有磁导率为 $10 \sim 100\text{H/m}$ 的镍锌铁氧体。由于铁氧体材料具有很高的磁导率,它可以使电感的线圈绕组之间在高频高阻的情况下产生最小的电容。

从理论上讲,理想的铁氧体在高频段提供高阻抗,在其他所有频段提供零阻抗。但实际上,铁氧体材料的阻抗是依赖于频率的。铁氧体材料的集中参数模型为电感和电阻的并联。电感与电阻有着本质的不同,电感本身不消耗能量,仅存储能量,而电阻则是要消耗能量的,故铁氧体材料的特性在低频和高频时是不同的。在低频段,电阻被电感短路,呈现电感特性;在高频段,电感阻抗很高,电流全部流过电阻,主要呈现电阻特性,并随着频率而改变。当高频信号通过铁氧体时,电磁能量以热的形式耗散掉,故铁氧体材料通常在高频下应用。在频率低于 1MHz 时,其阻抗最低,对于不同的铁氧体材料,最高阻抗出现在 $10 \sim 500\text{MHz}$ 。铁氧体可提供高阻抗减小高频电流,用作干扰抑制的铁氧体的阻抗频率曲线如图 3-14 所示。

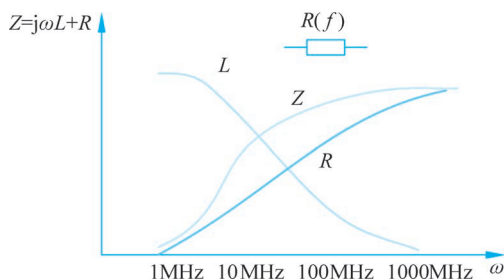


图 3-14 铁氧体的阻抗频率曲线



磁性材料

铁氧体抑制传导和辐射的方式有两种：用作电感，构成低通滤波器，在低频时提供感性-容性通路，而在高频时损耗大；可直接用于元器件的引线或线路上，抑制任何寄生振荡和高频无用信号。这两种方法都是通过消除或极大地衰减电磁骚扰源的高频电流来抑制传导骚扰，提供足够高的高频阻抗来减小高频电流。

铁氧体初始磁导率越大，抑制的频率就越低，这可从表 3-4 看出。另外，铁氧体的体积越大，抑制的效果越好，长而细的形状比短而粗的形状的阻抗大，抑制的效果更好。但在有 DC 或 AC 偏流的情况下，要考虑饱和问题。铁氧体抑制元件的横截面越大，越不易饱和，可承受的偏流越大。另外，铁氧体内径越小，抑制效果越好。

表 3-4 铁氧体初始磁导率与抑制频率的范围

初始磁导率	最佳抑制频率范围
125	$>200\text{MHz}$
850	$30\sim 200\text{MHz}$
2500	$10\sim 30\text{MHz}$
5000	$<10\text{MHz}$

铁氧体磁环应尽量安装在接近骚扰源的地方，这样可以防止噪声耦合到其他地方。PCB 上的电磁干扰来源于数字电路，其高频电流在电源线和地之间产生一个共模电压降，造成共模干扰。电源线或信号线上的去耦电容可以将高频噪声短路，但去耦电容也会引起高频振荡，从而造成新的干扰，故在实际应用中，常在 PCB 的电源进口处加上铁氧体抑制磁珠，可以有效地将高频噪声衰减掉。为了达到更好地抑制电磁干扰的效果，在电源的出口处通常也加上铁氧体抑制磁珠。

图 3-15 为常用的几种铁氧体磁环、磁珠。

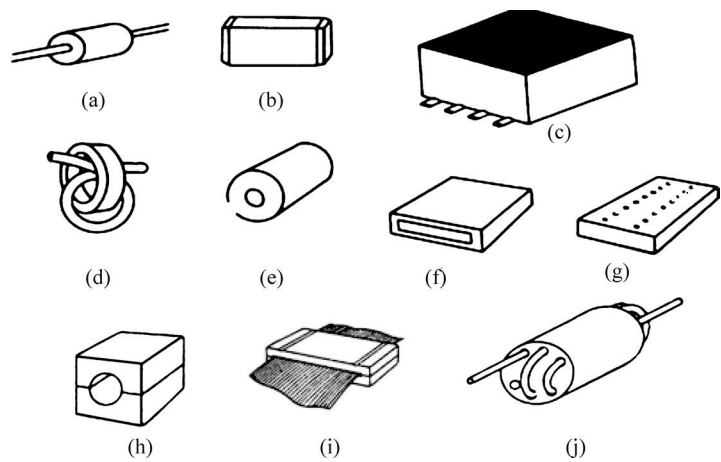


图 3-15 常用的铁氧体磁环及磁珠

(a) 线磁珠；(b) 表面安装磁珠；(c) 多线磁珠；(d) 圆磁环；(e) 柱形磁环；(f) 矩形磁环；(g) DIP 接口
基板；(h) 分裂式圆电缆磁环；(i) 分裂式扁平电缆磁环；(j) 穿孔磁环

3.2.5 变压器的频率响应

变压器通常用在供电装置、数字信号隔离装置、输入输出连接器和电源接口中。变压器

也广泛用于共模隔离。变压器也同前边元件类似,在初级线圈和次级线圈之间也存在寄生电容。当电路频率升高时,电容性耦合度也同时提高,这样一来,电路的隔离度就得不到保证。如果存在的寄生电容足够高,高频射频能量(如快速瞬变、ESD、闪电等)就会穿过变压器,在变压器另一侧的回路中产生扰动。变压器的频率响应曲线如图 3-16 所示。

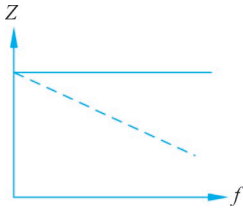


图 3-16 变压器的频率响应曲线

3.2.6 开关电源的电磁兼容分析

随着高频开关电源技术的不断完善和日趋成熟,其在铁路信号供电系统中的应用也在迅速增加。与此同时,高频开关电源自身存在的电磁干扰(EMI)问题如果处理不好,不仅容易对电网造成污染,直接影响其他用电设备的正常工作,而且传入空间也易形成电磁污染,由此产生了高频开关电源的电磁兼容(EMC)问题。

这里对铁路信号中使用的 1200W(24V/50A)高频开关电源模块所存在的电磁干扰超标问题进行分析,并提出改进措施。高频开关电源产生的电磁干扰可分为传导干扰和辐射干扰两大类。传导干扰通过交流电源传播,频率低于 30MHz;辐射干扰通过空间传播,频率为 30~1000MHz。

1. 开关电源的原理分析

高频开关电源的拓扑主电路如图 3-17 所示。

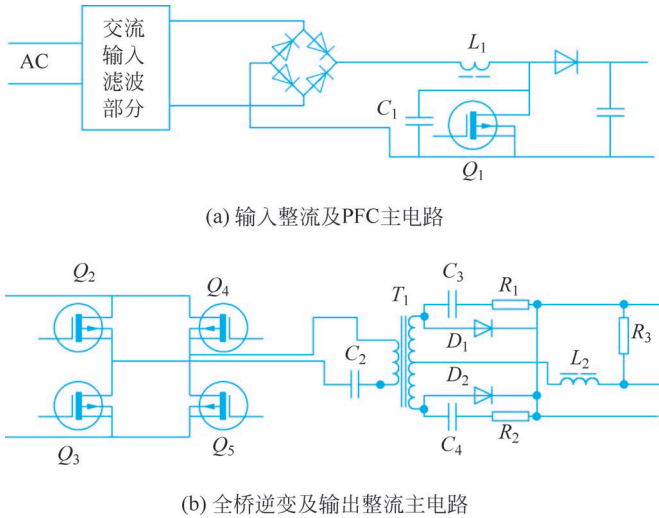


图 3-17 高频开关电源的拓扑主电路

电路中的电磁干扰问题需要特别注意。在图 3-17(a)电路中的整流器、功率管 Q_1 ，在图 3-17(b)电路中的功率管 $Q_2 \sim Q_5$ 、高频变压器 T_1 、输出整流二极管 $D_1 \sim D_2$ 都是高频开关电源工作时产生电磁干扰的主要干扰源,具体分析如下。

- (1) 整流器整流过程产生的高次谐波会沿着电源线产生传导干扰和辐射干扰。
- (2) 开关功率管工作在高频导通和截止的状态,为了降低开关损耗,提高电源功率密度和整体效率,开关管的打开和关断的速度越来越快(一般在几微秒),开关管以这样的速度打开和关断,形成了浪涌电压和浪涌电流,会产生高频高压的尖峰谐波,对空间和交流输入线

形成电磁干扰。

(3) 高频变压器 T_1 进行功率变换的同时,产生了交变的电磁场,向空间辐射电磁波,形成了辐射干扰。变压器的分布电感和电容产生振荡,并通过变压器初次级之间的分布电容耦合到交流输入回路,形成传导干扰。

(4) 在输出电压比较低的情况下,输出整流二极管工作在高频开关状态,也是一种电磁干扰源。

由于二极管的引线寄生电感、结电容的存在以及反向恢复电流的影响,使之工作在很高的电压和电流变化率下,二极管反向恢复的时间越长,尖峰电流的影响也越大,干扰信号就越强,由此产生高频衰减振荡,这是一种差模传导干扰。并且,这些电磁信号通过电源线、信号线、接地线等金属导线传输到外部电源,形成传导干扰。通过导线和器件辐射或通过充当天线的互连线辐射的干扰信号造成辐射干扰。

2. 开关电源电磁兼容的设计分析

为了使开关电源避免电磁干扰的影响,针对电磁兼容常见的设计方法如下。

(1) 开关电源入口加电源滤波器,抑制开关电源所产生的高次谐波。

(2) 输入/输出电源线上加铁氧体磁环,一方面抑制电源线内的高频共模,另一方面减小通过电源线辐射的干扰能量。

(3) 电源线尽可能靠近地线,以减小差模辐射的环路面积;把输入交流电源线和输出直流电源线分开走线,减小输入/输出间的电磁耦合;信号线远离电源线,靠近地线走线,并且走线不要过长,以减小回路的环面积;PCB上的线条宽度不能突变,拐角采用过渡式,尽量不采用直角或尖角。

(4) 对芯片和 MOS 开关管安装去耦电容,其位置尽可能地靠近并联在器件的电源和接地管脚。

(5) 在开关管以及输出整流二极管两端加 RC 吸收电路,吸收浪涌电压。

另外,使用铁氧体元件也可以达到不错的电磁兼容效果。前面已经介绍过,铁氧体元件等效电路是电感 L 和电阻 R 组成的串联电路, L 和 R 都是频率的函数。低频时, R 很小, L 起主要作用,电磁骚扰被反射而受到抑制;高频时, R 增大,电磁骚扰被吸收并转换成热能,使高频骚扰大大衰减。不同的铁氧体抑制元件,有不同的最佳抑制频率范围。

由此可见,高压高频开关电源属于工业生产中的中型元件,人们需要重视其电磁兼容问题。对电路的电磁兼容处理要在电路设计初期考虑,如果等到生产阶段再去解决,不但给技术和工艺上带来很大难度,而且会造成人力、财力和时间的极大浪费。

3.3 有源器件与电磁兼容

3.3.1 边沿速率

在选择特殊应用的数字器件时,设计者一般仅注意器件的功能和运行速度,并根据生产厂家提供的器件内部逻辑门的传输时延来选择,不考虑信号的实际边沿速率。边沿速率指信号逻辑状态转换的时间 dV/dt ,即数字信号上升沿(t_r)或下降沿(t_f)的时间。由于器件的运行速度越来越快,内部传输时延(t_p)也更小,这就导致了差模电流的增大,串扰和阻尼振

荡的发生。实际上,有许多器件内部逻辑门的工作边沿速率比功能上要求的传输时延更快。故仅当信号的边沿速率足够快,以至于信号改变逻辑状态的时间不超过信号通过走线或导线所用的时间的时候,运行速度才是最重要的。当需要考虑电磁兼容性时,时钟频率不是要考虑的首要问题,边沿速率才是首要关心的。

快速的边沿速率或快速的切换时间,将导致回流、串扰、振铃和反射等一系列问题的增加。脉冲的前沿越陡峭或脉冲的重复频率越高,脉冲包含的高频能量越大,这是基于时域和频域之间的转换关系。对时域信号边沿的傅里叶分析可以看出,信号的倾斜度越大,产生的射频能量的频谱就越宽;脉冲的前沿越陡峭,脉冲包含的高频能量越大。脉冲的前沿与脉冲高频能量关系的具体测试示意图如图 3-18 所示。所以,要保证足够的时间余量,把电磁干扰的影响减到最小,并提高信号质量的有效方法就是选择运行速度尽可能低的逻辑器件系列,也就是说,在设计中不要选择比功能要求或电路实际要求更快的器件,使用运行速度尽可能低的逻辑系列。逻辑器件 74ACT 和 74F 为边沿时间非常小的高速系列,但在多数的应用场合,可以用一个 74HCT 器件来代替 74ACT 器件,因为 74HCT 产生的射频辐射比 74ACT 要小很多。

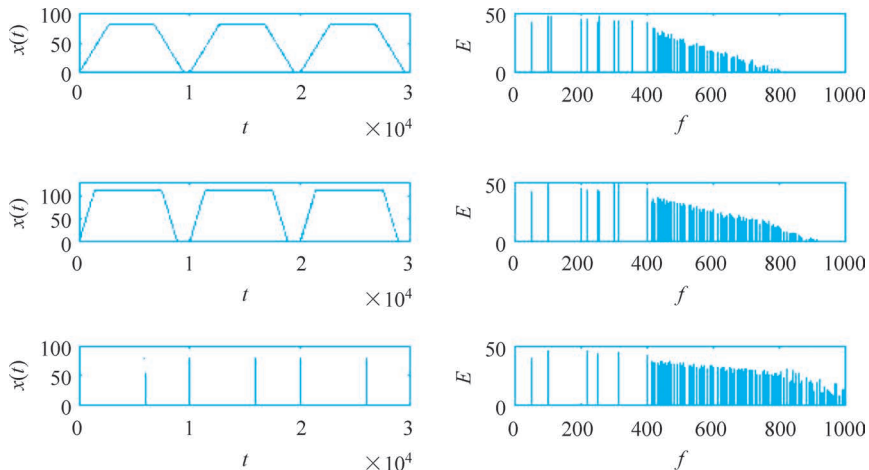


图 3-18 脉冲的前沿与脉冲高频能量的关系

各种各样的逻辑系列,要根据不同的设计要求来选取。这些特性随 CMOS、TTL、ECL、GTL 等不同的逻辑系列有所不同。某些逻辑器件能够在保持精确的传输时延的同时,可采用时钟偏移电路来减缓内部逻辑门的边沿速率。如果在时间上需要采用快速的逻辑系列,设计者就必须分别处理去耦、布局以及时钟电路的传输路径,采用高速电路的 PCB 设计技术来进行设计。

信息技术设备的工作信号是数字脉冲信号,脉冲波形具有很宽的频率带宽,而且脉冲波形的频谱幅度在低频段较高,在高频段随频率增加而降低,降低的速率与脉冲边沿的陡度有关,脉冲越陡即上升时间越短则频谱幅度下降越慢,反之脉冲越圆滑则下降速率越快。因为高频成分比低频成分更容易通过辐射或耦合途径传输,故从电磁兼容角度来说,不希望频谱带宽太宽,在数字电路中常用梯形脉冲来代替脉冲前沿十分陡峭的矩形脉冲,图 3-19(a)是梯形脉冲的周期信号,上升时间为 t_r ,脉冲宽度为 t_p ;图 3-19(b)是梯形脉冲频谱包络示意图,图中有两个转折点,一个是 $1/\pi t_p$,另一个是 $1/\pi t_r$ 。频谱幅度在低端是常数,经第一个

转折点 $1/\pi t_p$ 后以 $-20\text{dB}/10\text{dec}$ 下降,经第二个转折点 $1/\pi t_r$ 后以 $-40\text{dB}/10\text{dec}$ 下降,通常在第二个转折点的频谱幅度比第一个转折点低 10dB 左右,故从电磁兼容角度应该考虑的最高频率为时钟频率的 10 倍或者为 $1/\pi t_r$,即

$$f_{\max} = \frac{1}{\pi t_r} \tag{3-9}$$

高于 $f_{\max}$ 的谐波可以认为能量很小,忽略不计,即梯形脉冲频带宽度为 $0 \sim 1/\pi t_r$ 。如果脉冲上升时间 t_r 为 1ns ,则应考虑的最高频率可由上式计算出,为 318MHz 。如果不确切知道脉冲上升时间 t_r ,但已知数字电路的时钟频率或脉冲的重复频率 f_{PR} ,也可由 $f_{\max} = 20f_{\text{PR}}$ 近似估算最高频率。

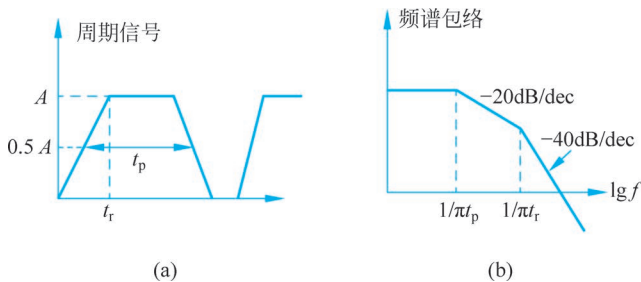


图 3-19 周期信号与频谱包络

表 3-5 给出了对应不同逻辑系列,由生产厂商提供的上升沿 t_r 或下降沿 t_f 的时间,也相应给出了 $1/\pi t_r$ 这个主要谐波分量的频率,以及观测电磁干扰典型频率——十次谐波的频率值。由于双极技术, t_r 和 t_f 的时间一般是不相等的,主要谐波分量是根据 t_r 和 t_f 中较快的时间来计算的。

表 3-5 逻辑系列列表

逻辑系列	提供的上升/下降时间 t_r/t_f	主要谐波分量 $F = 1/\pi t_r$	EMI 的典型频率 $F_{\max} = 10F$
74Lxxx	31~35ns	10MHz	100MHz
74Cxxx	25~60ns	13MHz	130MHz
74HCxxx	13~15ns	24MHz	240MHz
74xxx	10~20ns	32MHz	320MHz
Flip-flop	15~22ns	21MHz	210MHz
74LSxxx	9.5ns	34MHz	340MHz
Flip-flop	13~15ns	24MHz	240MHz
74Hxxx	4~6ns	80MHz	800MHz
74Sxxx	3~4ns	106MHz	1.1GHz
74HCTxxx	5~15ns	64MHz	640MHz
74ALSxxx	2~10ns	160MHz	1.6GHz
74ACTxxx	2~5ns	160MHz	1.6GHz
74Fxxx	1.5~1.6ns	212MHz	2.1GHz
ECL 10K	1.5ns	212MHz	2.1GHz
ECL 100K	0.75ns	424MHz	4.2GHz
BTL	1.0ns	318MHz	3.2GHz

续表

逻辑系列	提供的上升/下降时间 t_r/t_f	主要谐波分量 $F=1/\pi t_r$	EMI 的典型频率 $F_{\max}=10F$
LVDS	0.3ns	1.1GHz	11GHz
GaAs	0.3ns	1.1GHz	11GHz
GTL	0.3ns	1.1GHz	11GHz

在选择一种逻辑器件时,生产厂家会提供时钟频率和 I/O 引脚的边沿速率的最大值 $t_{\max}$ 或典型值 t_{type} ,边沿速率的最小值 $t_{\min}$ 一般不提供,而正是这项没有给出的边沿速率的最小值 $t_{\min}$,对 PCB 设计影响非常大。如驱动 74F04 驱动器的 5MHz 振荡器(边沿速率的最小值 $t_{\min}$ 是 1ns)产生的射频能量要比驱动 74LS04 驱动器的 100MHz 振荡器(边沿速率的最小值 $t_{\min}$ 是 4ns)产生的射频能量要大得多。所以在设计一个符合电磁兼容要求的产品中,应特别注意最低的边沿速率参数。综上所述,数字器件的边沿速率是大多数 PCB 中产生 RF 射频能量的主要原因。

对于高速元件,逻辑元件驱动器具有不同的驱动能力和输出阻抗,表 3-6 给出了德州仪器公司的各种逻辑器件的输出驱动电流和输出阻抗特性。

表 3-6 逻辑元件输出驱动电流和输出阻抗

逻辑元件族	最大驱动电流(mA)	输出阻抗(Ω)
ABT	120	29
ACT	220	4~25
ALS	60~120	58~29
AS	120~160	35~21
BCT	140~700	25~5
F	85~140	41~25
HCT	60~80	30~120
LS	35~70	100~50
LV	35~55	25~100
LVC	85~400	40~6
S	60~140	25~58
TTL	35~45	50~75

最常用的高速元件为 CMOS 和双极性元件。表 3-7 列出了不同逻辑器件族的输出开关电流和相应的边沿变化速度。

表 3-7 逻辑器件族的输出开关电流和相应的边沿变化速度

逻辑元件族	边沿变化速度(ns)	输出开关电流(mA)
ABT	0.7	-32~+64
ACT	0.7	-24~+24
AHC	0.7	-8~+8
ALS	0.7	-15~+48
AS	1.9	-15~+64
AVC	1.9	-8~+8
BCT	0.7	-15~+64
F	1.2	-32~+64

续表

逻辑元件族	边沿变化速度(ns)	输出开关电流(mA)
GTL	1.2	-32~+64
GTLP	1.5	-24~+24
HCT	1.5	-6~+6
LS	1.5	-15~+24
LV	1.5	-8~+8
LVC	1.5	-24~+24
S	2	-15~+64
TTL	5	-40~+40

3.3.2 元件封装

1. 元件封装技术的发展

元件封装是指安装半导体集成电路芯片用的外壳,它不仅起着安放、固定、密封、保护芯片和增强电热性能的作用,而且还是沟通芯片内部功能与外部电路的桥梁。芯片上的接点用导线连接到封装外壳的引脚上,这些引脚又通过印制板上的导线与其他器件建立连接。因此,封装对 CPU 和其他 LSI 集成电路都起着重要的作用。

元件封装技术随着 LSI 或 IC 的发展而发展,每一代 IC 就有与之相配合的一代封装技术。电子系统的微型化是当代技术革命的重要标志之一。元件封装技术是实现电子系统微型化和集成化的关键。芯片的封装技术已经历了几代的变迁,从 DIP、QFP、PGA、BGA 到 CSP 再到 MCM,技术指标一代比一代先进,包括芯片面积与封装面积之比越来越接近于 1,适用频率越来越高,耐温性能越来越好,引脚数增多,引脚间距减小,重量减小,可靠性提高,使用更加方便等。

20 世纪六七十年代,中、小型规模的 IC 采用传统的通孔封装(Through Hole Technology, THT)技术,大量使用 TO 型封装,以及后来新开发出 DIP(Dual In-line Package)、PDIP,这些封装成为这个时期的主导产品。但是,由于通孔元件线度已达到极限,不可能进一步缩小,阻碍电子系统向高集成、微型化、轻型化发展。20 世纪 70 年代起,电子行业人士不断探索,在材料科学技术、微电子技术、半导体元器件技术、信息技术的进步与支持下,各种片式器件应运而生,高密度、大规模集成电路的功能更加完整,体积也越来越小,在电子产品小型化的时尚引领下,表面组装技术发展起来,到了 80 年代已趋成熟,SMT 更加促进芯片封装技术不断达到新的水平。SMT 技术具有高密度、高速度、细间距、多引脚和高可靠组装设计等特点。所以,SMT 优于 DIP,封装大小减小 40%;引线电感减小 64%;元件连线长度以及环路面积都大大减小。

与 SMT 相应的 IC 封装形式开发出适于表面贴装短引线或无引线的陶瓷无引线芯片载体(Leadless Ceramic Chip Carrier,LCCC)、塑料有引线芯片载体(Plastic Leaded Chip Carrier,PLCC)、小尺寸封装(Small Outline Package,SOP)等结构。在此基础上,经 10 多年研制开发的 QFP(Quad Flat Package,扁平封装),不但解决了 LSI 的封装问题,而且适于使用 SMT 在 PCB 或其他基板上表面贴装,使 QFP 终于成为 SMT 主导电子产品并延续至今。QFP 四面有欧翘状引脚,I/O 端子数要比两面有欧翘状引脚 SOP 多得多。为了适应电路组装密度的进一步提高,QFP 的引脚间距目前已从 1.27 mm 发展到了 0.3 mm。由于

引脚间距不断缩小,I/O 数目不断增加,封装体积也不断加大,给电路组装生产带来了许多困难,导致成品率下降和组装成本的增加。另外由于受器件引脚框架加工精度等制造技术的限制,这也制约了组装密度的提高。另一种先进的芯片封装 BGA(Ball Grid Array,球栅阵列)的产生,消除 QFP 技术的高 I/O 数带来的生产成本和可靠性问题。BGA 的 I/O 端子以圆形或柱状焊点按阵列形式分布在封装下面,引线间距大,引线长度短,BGA 消除了精细间距器件中由于引线而引起的共面度和翘曲的问题。BGA 技术的优点是可增加 I/O 数和间距。BGA 的兴起和发展尽管解决了 QFP 面临的困难,但它仍然不能满足电子产品向更加小型化、更多功能、更高可靠性对电路组件的要求,也不能满足硅集成技术发展对进一步提高封装效率和进一步接近芯片本征传输速率的要求,所以更新的封装 CSP(Chip Size Package 或 Chip Scale Package,芯片尺寸封装)又出现了,它的英文含义是封装尺寸与裸芯片相同或封装尺寸比裸芯片稍大。CSP 与 BGA 结构基本一样,只是锡球直径和球中心距缩小了、更薄了,这样在相同封装尺寸时可有更多的 I/O 数,使组装密度进一步提高,可以说 CSP 是缩小了的 BGA。

CSP 之所以受到极大关注,是由于它提供了比 BGA 更高的组装密度,而比采用倒装片的板级组装密度低。但是它的组装工艺却不像倒装片那么复杂,没有倒装片的裸芯片处理问题,基本上与 SMT 的组装工艺相一致,并且同样可以进行预测和返工。正是由于这些无法比拟的优点,才使 CSP 得以迅速发展并进入实用化阶段。目前日本有多家公司生产 CSP,而且正越来越多地应用于移动电话、数码录像机、笔记本电脑等产品上。从 CSP 近几年的发展趋势来看,CSP 将取代 QFP 成为高 I/O 端子 IC 封装的主流。

不同的芯片封装的导线长度电感不同,具体比较如表 3-8 所示。

表 3-8 不同逻辑包的导线长度电感

封装形式	导线长度电感	封装形式	导线长度电感
14pin DIP	2.0~10.2nH	68pin PLCC	5.3~8.9nH
20pin DIP	3.4~13.7nH	14pin SOIC	2.6~3.6nH
40pin DIP	4.4~21.7nH	20pin SOIC	4.9~8.5nH
20pin PLCC	3.5~6.3nH	40pin TAB	1.2~2.5nH
28pin PLCC	3.7~7.8nH	624pin CBGA	0.5~4.7nH
44pin PLCC	4.3~6.1nH		

为了最终接近 IC 本征传输速度,满足更高密度、更高功能和高可靠性的电路组装的要求,又出现了裸芯片(Bare Chip)技术。从 1997 年以来,裸芯片的年增长率已达到 30%之多,发展较为迅速的裸芯片已应用于包括计算机的相关部件,如微处理器、高速内存和硬盘驱动器等。除此之外,一些便携式设备,如电话机和传呼机,也可望大量使用这一先进的半导体封装技术。最终所有的消费电子产品由于对高性能的要求和小型化的发展趋势,也将大量使用裸芯片技术。裸芯片技术有两种主要形式:一种是 COB(Chip On Board,板载芯片)技术,另一种是 Flip Chip(倒装片)技术。裸芯片技术是当今最先进的微电子封装技术,它将电路组装密度提升到了一个新高度,随着 21 世纪电子产品体积的进一步缩小,裸芯片的应用将会越来越广泛。

微组装技术是 20 世纪 90 年代以来在半导体集成电路技术、混合集成电路技术和表面组装技术的基础上发展起来的新一代电子组装技术。微组装技术是在高密度多层互联基板

上,采用微焊接和封装工艺组装各种微型化片式元器件和半导体集成电路芯片,形成高密度、高速度、高可靠的三维立体机构的高级微电子组件的技术。多芯片组件(Multi Chip Model, MCM)就是当前微组装技术的代表产品。它将多个集成电路芯片和其他片式元器件组装在一块高密度多层互联基板上,然后封装在外壳内,是电路组件功能实现系统级的基础。在 MCM 的基础上设计与外部电路连接的扁平引线,间距为 0.5mm,把几块 MCM 借助 SMT 组装在普通的 PCB 上就实现了系统或系统的功能。当前 MCM 已发展到叠装的三维电子封装(3D),即在二维 x 、 y 平面电子封装(2D)MCM 的基础上,向 z 方向(空间)发展的高密度电子封装技术,不但使电子产品密度更高,也使其功能更多,传输速度更快,性能更好,可靠性更好,而电子系统相对成本却更低。由于 CSP 不但具有裸芯片的优点,还可像普通芯片一样进行测试老化筛选,使 MCM 的成品率有保证,促进了 MCM 的发展和推广应用。目前 MCM 已经成功地用于大型通用计算机和超级巨型机中,今后将用于工作站、个人计算机、医用电子设备和汽车电子设备等领域。

LSI 设计技术和工艺的进步及深亚微米技术和微细化缩小芯片尺寸等技术的使用,人们又产生了另一种想法:把多种芯片的电路集成在一个大圆片上,从而又导致了封装由单个小芯片级转向晶圆片级(Wafer Level)封装的变革,由此引出系统级芯片 SOC(System On Chip)和电脑级芯片 PCOC(PC On Chip)的出现。随着 CPU 和其他 ULSI 电路的进步,集成电路的封装形式也将有相应的发展,而封装形式的进步又将反过来促成芯片技术向前发展。元件封装,特别是 BGA、CSP、MCM 等先进封装对 SMT 的影响是积极的,当前有利于 SMT 的发展,未来随着基板技术的提高,新工艺、新材料、新技术、新方法的不断出现,将促进 SMT 向更高水平发展。常见的封装英文缩写与名称列举如下:

DIP(Dual In-line Package): 双列直插;

PLCC(Plastic Leaded Chip Carrier): 塑料引线芯片封装;

SOP(Small Outline Package): 小外形封装;

PQFP(Plastic Quad Flat Package): 塑料四方引出扁平封装;

TQFP(Thin Quad Flat Package): 薄型四方扁平封装;

VQFP(Very Thin Quad Flat Package): 非常薄型四方扁平封装;

LQFP(Low Quad Flat Package): 低四方扁平封装;

PGA(Pin Grid Array): 针栅阵列封装;

BGA(Ball Grid Array): 球栅阵列封装;

CSP(Chip Size Package 或 Chip Scale Package): 芯片尺寸封装;

MCM(Multi Chip Model): 多芯片模块封装;

Bare Die: 裸芯片;

常用元件封装图可参考附录 C。

2. 元件封装与辐射

不同模式的电流产生的辐射,在第 2 章已经讨论过。在大多数的 PCB 中,主要的辐射源是元件间的电流,这样,携带干扰电流的小环就形成了环行天线,不同的元件形成的环路面积如图 3-20 所示。

典型的 14 脚双列直插封装,由于电源和接地引脚排列的不同,形成的同一元件内部的两不同的地环路面积如图 3-21 所示。

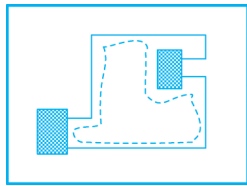


图 3-20 元件间的环路面积

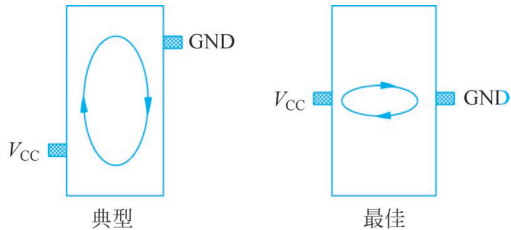


图 3-21 元件封装产生的两种地环路面积

环行天线产生的差模和共模辐射电场,可由以下两式计算

$$E = 263 \times 10^{-16} \times (f^2 A I_s) \frac{1}{r} \quad (\text{V/m}) \quad (3-10)$$

$$E = 4\pi \times 10^{-7} (I_{\text{cm}} f L) \frac{1}{r} \quad (\text{V/m}) \quad (3-11)$$

其中, E 为环行天线产生的场强(V/m), r 为发射回路与接收天线间的距离(m), f 为频率(MHz), I_s 为电流(mA), A 为环路面积(cm^2)。

3. 芯片缩小的其他影响

IC 发展的趋势是提高运行速度,增加复杂程度,提高晶片上的芯片产量以及降低芯片的成本,这些均可以通过缩小在晶片上的芯片尺寸达到。在芯片外形尺寸上的最新技术是 130nm,也有几个半导体公司正在研制 90nm 和 65nm 的芯片技术。朝着更小尺寸的半导体发展技术是不会停止的。但所有这些高新芯片技术都对电磁兼容性能和信号完整性有着不可避免的影响。具体表现为以下几方面:

- (1) 由于绝缘层变得更薄,IC 更容易受到过压的损坏。
- (2) 由于带宽的增加和更低的电容,数据“数位”更容易形成数据的恶化。
- (3) 由于更小的尺寸造成发射的增加,导致器件中有较低的电容、更快的边沿速率,以及在一个谐波频谱中具有更多的能量,并且可以延伸到更高的频率。

缩小芯片尺寸会影响到所有的数字 IC,包括“组合逻辑”。不仅会影响到 VLSI 和高速器件的应用,也会对某些模拟 IC 也有影响。所以,一个新批次的 IC 可能使得以前完全符合 EMC 性能的产品不再符合要求,并且还会在某种程度上损害信号的完整性,使产品运行不可靠。事实上,芯片的小型化是 IC 的发展趋势,不可避免地要求设计者在开发早期就应该使用高速 PCB 设计技术,从而使较小封装的 IC 能够帮助和改善产品的电磁兼容性能。

3.3.3 接地散热器

接地散热器在 PCB 抑制技术中是一个新的概念。在某些特殊应用和某些元件中都有用到。当使用内部时钟频率不小于 75MHz 的超大规模集成电路(VLSI)处理器时,有时就需要采用接地散热器。在 PCB 中的大部分元器件中,中央处理器(CPU)和超大规模集成电路需要更广泛的高频去耦及接地技术,已达到良好的散热效果。芯片制造的新工艺,可以在一块盘片上紧密安放一百万甚至更多的晶体管元件,这样一来,一些芯片的直流功率为 15W 或更多,这些大功耗芯片需要单独进行冷却,可由内置散热器中的风扇提供,也可由与风扇或其他冷却器件相邻的装置提供,也可以在元件级解决电磁干扰和抑制散热的问题。

通常产生热量多的元件多用陶瓷外壳封装。但如果某些元件内部逻辑门之间的结温较

大,发热率超过了陶瓷外壳的散热能力,就需要有散热器来进行冷却处理。目前射频领域广泛应用的是金属散热器。为了进行热处理,由硅化合物或云母绝缘体材料制成的热导体也是必不可少的,这种化合物是不导电的。

图 3-22 给出了接地散热器的实现,是典型的散热片与 IC 的连接实例。从图中可以看出,元件封装内部的晶片设置在更接近外壳顶部的位置,而不是更接近底部,这样晶片内产生的共模辐射电流将无法耦合到 PCB 内的 0V 参考面(镜像面),但在元件顶部放置的与 PCB 接地层相连的金属散热器提供了一个 0V 参考面,这个 0V 参考面比 PCB 内的 0V 参考面更接近晶片,这样晶片与散热器间的共模辐射电流耦合要比晶片与 PCB 0V 参考面间的共模辐射电流耦合更加严重。散热器产生的共模耦合使它变成了一个单极天线,将射频能量辐射到自由空间。通常散热器必须通过 4 个侧面的金属线与 PCB 的接地层(即 0V 参考面)相连,使用从 PCB 到散热器的防扰篱笆将处理器封装起来,从而防止封装内部的共模电流辐射到自由空间或耦合到相邻的元件、电缆以及外围设备或孔缝隙中。

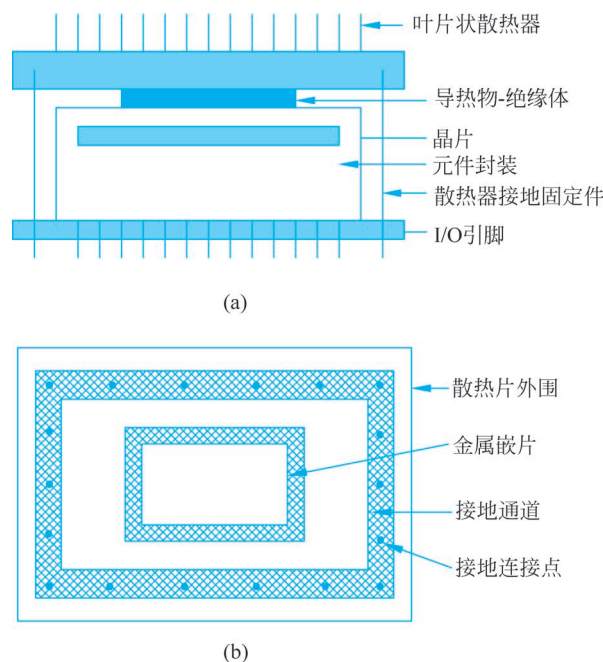


图 3-22 接地散热器的实现

通常散热器的尺寸越大,辐射效率就越高,如果散热器为金属结构,在不同频率下最大的辐射能量就取决于散热器的几何尺寸及其固有振荡频率。总而言之,使用接地散热器的作用包括以下几点:

- 可以消除封装内部产生的热量;
- 可以防止处理器内部时钟脉冲电路产生的射频能量辐射到自由空间或耦合到相邻的元件;
- 相当于一个共模去耦电容器,可以将处理器产生的射频电流分流到接地面。

接地散热器在具体电路板上的安装应用如图 3-23(a)、(b)所示。

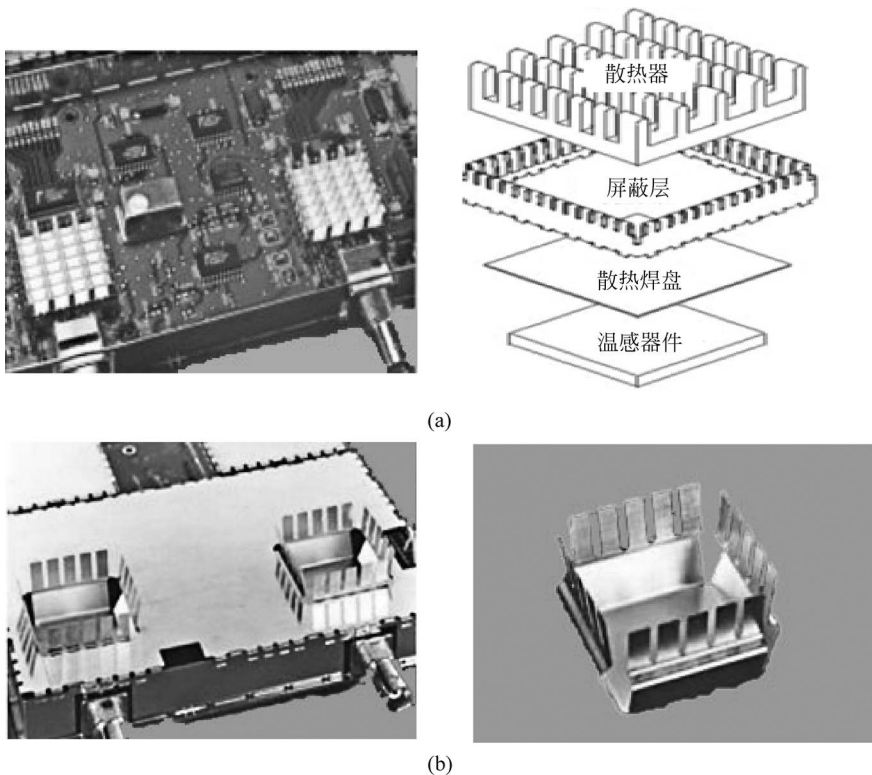


图 3-23 接地散热器实例

除了上述介绍的接地散热器外,在工程实践中,还有其他的散热技术。如增加散热区域空气的流通速度;使用较低介电常数的电气绝缘热接触材料或将它们加厚,从而降低散热器和半导体硅片以及搭接导线之间的寄生电容;使用屏蔽的热接触材料,这类材料具有两个绝缘的导热层,并在两个导热层之间加入一层金属屏蔽层,使得杂散的寄生电流不在散热器中流过;也可以使用散热管散热等。

3.3.4 时钟源的电源滤波

时钟产生电路(即振荡器)是主要的辐射源之一。其输出的周期波形沿 PCB 上的线路传递到负载。在某些情况下,振荡器会将射频电流注入 PCB 走线上。由于机械振动、电源电压波动及控制系统不稳定而导致信号波形出现小而快速的变化,这就是电源抖动。如果振荡器处于这种噪声环境中,就会出现时钟输出与理想条件下的输出相偏离的现象,这时需要对电源附加滤波器。有两种方式可以为时钟电源提供滤波,一种是 RLC 电路,如图 3-24 所示;另一种是由电容器和铁氧体磁环组成的电路,如图 3-25 所示。这些电路在 20MHz 以上的频率范围都可以达到 20dB 的衰减量。通常滤波器要尽可能地靠近振荡器的电源输入引线,以最大限度地减小射频环路电流,同时还要选用引线电感小的表面安装元件。

3.3.5 集成电路中的辐射

随着微处理器、数字信号处理器和 ASIC 等 IC 元件的不断发展,它们已经成为电磁噪声的主要来源,时钟频率已从 25~33MHz 增加到 200~500MHz,IC 制造商为了达到无限

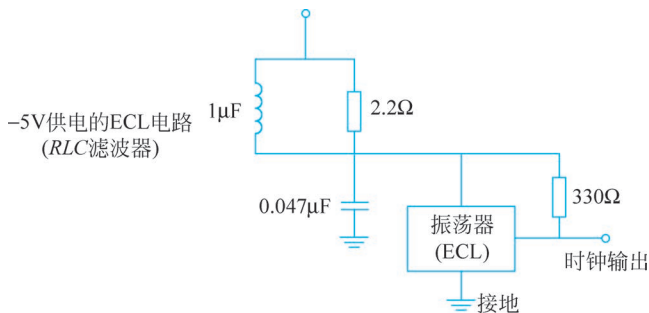


图 3-24 RLC 电路组成的时钟电源滤波

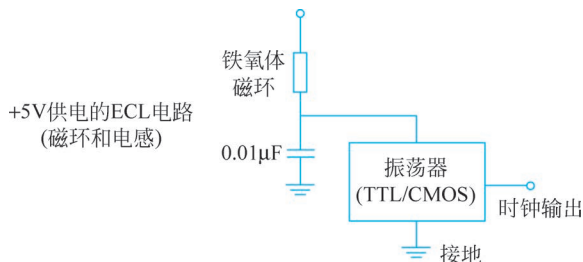


图 3-25 电容器和铁氧体磁环组成的时钟电源滤波

小的上升时间(零上升时间)和无限制的输出驱动(无限制的功率输出)的 IC 设计期望目标,并不优先考虑电磁兼容性和辐射噪声耦合问题,对于那些不兼容的 IC,需要特定的 PCB 设计技术进行设计,如保持较短的引线长度,以减小输出回路面积;为了防止耦合,时钟信号远离 I/O 电路和线路;通过串联阻抗(电阻器或铁氧体磁环)来提高时钟线路的输出阻抗。

IC 元件可采用以下几种技术来降低辐射:

- 缩小封装的外壳尺寸(减小天线的有效辐射面积);
- 降低芯片结构中所产生的 RF 射频能量;
- 将芯片中产生的辐射噪声与 IC 中任何连接外电路的引脚相隔离。

对于数字器件,射频辐射的一个主要方面就是地电位跳跃。当集成电路块内部驱动器同时开关时,地电位跳跃将导致射频噪声的产生,这种射频噪声是差分模式,差模电压可能导致辐射,这就需要将地电位的不均匀性降到最小,一般可通过控制负载、优化布线、在元件的封装中提供一个附加的接地平面、减小电源/接地的引线电感、接地焊盘远多于信号焊盘等等措施来实现。另外,影响一个元件射频辐射性能的因素还包括器件内部相邻引线间的杂散电容,噪声电压在引线间耦合并产生串扰,当元件的边沿速率变快时,串扰就会变得严重。

3.4 元器件的选择

元器件的选择是影响 PCB 电磁兼容性能的主要因素之一。在选择元器件时,设计师考虑的第一个因素就是元器件的功能能否完成设计要求,除此以外,设计师还应考虑元件的封装、构成的材料、运行速度、边沿速率等诸多因素。对于封装就包括有引脚的通孔元件和无引脚的 SMT 表面贴元件。从前面分析可知,SMT 表面贴的元件效果最好,放射状引脚元



电路图符号

件(如球栅阵列封装)次之,通孔元件性能最差。但对于通孔元件来说,径向元件的特性优于轴向元件的特性。下面讨论无源元件和有源元件的选择。

1. 选择无源元件

无源元件主要包括电阻、电容、电感、开关等常见元件。选择时,也应注意元件功能、封装、材料等因素。

SMT 的电阻特性同样优于引脚电阻,SMT 的片状电阻是目前应用最广泛的电阻之一。对于有引脚的电阻,碳膜电阻特性比金属膜电阻好,金属膜电阻特性比线绕电阻的性能好。金属膜电阻是主要的辅助元件,适用于高功率密度或高准确度的电路中,即经常用在稳定性和电性能要求较高的电路中。绕线电阻具有很强的电感特性,不适合使用在 50kHz 以上频率的电路中,在对频率敏感的应用中也不能用,最适合用在大功率处理电路中,作为精密大功率电阻使用。

压敏电阻通常使用在电源电路和室外连接的控制和通信接口电路,它能取得很好的防雷击浪涌冲击效果,但在选择时需要根据电路的正常工作电压选择合适的电压等级,同时也需要根据电磁兼容防护等级选择相应的电流容量。由于压敏电阻的分布参数对传导干扰有较大的影响,当在一个传导干扰合格的电源电路中增加压敏电阻时,一定要对该项目重新测试,保证产品的性能。

在选取合适的电容时,应注意铝电解电容、钽电解电容适用于低频终端,铝电解电容在单位体积内可以得到较大的电容值,但它的内部感抗较大。钽电容的内部感抗低于铝电解电容,主要用在存储器和低频滤波器方面。陶质电容适用于中频终端(kHz~MHz),低损耗陶质电容和云母电容适用于高频和微波电路。目前常用的 Chip 片状电容大多数都是多层陶瓷电容,精度高,稳定性好。

对于电感元件来说,Chip 片状电感与引线电感性能差别不大,闭环电感优于开环电感,对于开环电感来说,绕轴式比棒式或螺线管式性能好。目前在电路中使用最多的是共模扼流圈和用作干扰抑制的铁氧体磁环和磁珠。共模扼流圈和铁氧体磁环也有片状结构,应用非常广泛。

2. 选择有源元件

有源元件的选择包括集成电路(IC)的选择和微控制器电路(MCU)的选择等。IC 的选择应考虑芯片的功能、封装、运行速度、边沿速率、输入能量消耗、时钟偏移、引线电容、接地散热器等多方面因素。在此要着重阐述元件的边沿速率。IC 制造商减小尺寸以达到在单位硅片上增加更多部件,减小尺寸会使晶体管更快,虽然 IC 运行速度没有增加,但元件的边沿速率会增加,其谐波分量使频率值上升。故为了把电磁干扰的影响减到最小并提高信号质量,在设计中不要选择比功能要求或电路实际要求更快的器件,使用运行速度尽可能低的逻辑系列。

微控制器电路(MCU)的选择同样应该注意芯片的功能、封装、运行速度、边沿速率、I/O 引脚、IRQ、复位引脚、振荡器等诸多因素。

计算机是以数字电路为主,以低电平传输信号的设备。所用的数字集成电路既是干扰源,又是干扰的敏感器件。以存储器为代表的 MOS 器件,存储器瞬间工作时能产生很大电流,加之工作频率可达百兆以上,因而易产生串扰,造成误动作或通过公共阻抗干扰其他电路,但另外,MOS 器件本身的抗扰性又很差。数字电路传送脉冲信号,产生的辐射频率范围

很宽,如时钟产生器、高速逻辑电路等都会产生高频干扰和电磁泄漏,同时也会受到通信、电视等频段的电磁骚扰。

综上所述,为了减小由于使用逻辑器件不当而产生的辐射,在元器件的选用上应注意以下几点:

- 选用外形尺寸非常小的 SMT 或者 BGA 封装;
- 选用芯片内部的 PCB 具有电源层和接地层的多层设计;
- 选用在逻辑状态变换过程中输入电流消耗更小的逻辑器件;
- 尽量选用相同系列的逻辑器件;
- 使用满足功能要求的速率尽可能低的逻辑器件;
- 选用电源和接地引脚位于封装中央,并且彼此临近的逻辑器件;
- 选用多个电源引脚和地引脚成对配置的芯片;
- 选用信号返回引脚(如地)与信号引脚之间均匀分布的芯片;
- 选用对类似时钟信号的关键信号,有专门的信号返回引脚芯片;
- 选用在 IC 封装内部使用高频去耦电容的 IC 芯片;
- 使用具有金属外壳的器件,如将振荡器的金属外壳或封装尽可能多地通过低阻抗连线连接到 0V 参考面;
- 对具有金属封装和顶部金属芯的器件,提供接地散热器的芯片。

另外这里还要强调一下元件的辐射。元件的功能不同,所产生的辐射也大不相同。通常是芯片的工作频率越高,运行速度越快,则辐射越大,如 CPU 等芯片;其次是存储器,接下来是各种驱动器件,辐射最小的是 I/O 设备。图 3-26 给出了元器件种类与辐射大小的关系。

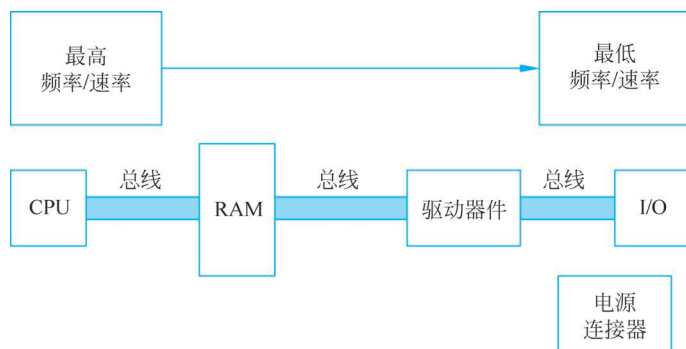


图 3-26 元器件与辐射的关系

科技简介 3 超导技术

超导现象,是指当物质的温度降到某一临界点时,其电阻突变为零,成为理想导体。1911 年,荷兰莱顿大学的卡末林—昂内斯意外地发现,将汞冷却到 -268.98°C 时,汞的电阻突变为零;后来他又发现许多金属和合金都具有与上述汞相类似的低温下失去电阻的特性。由于低温下金属电阻的消失“不是逐渐的,而是突然的”,卡末林—昂内斯称这种特殊导电性能为**超导态**。卡末林由于他的这一发现获得了 1913 年诺贝尔奖。但是由于其较低的

临界温度,在某种程度上限制了它的实际应用。

1986年1月,在美国国际商用机器公司设在瑞士苏黎世实验室中工作的科学家柏诺兹和缪勒,首先发现钇钡铜氧化物是高温超导体,将超导温度提高到30K;经过一系列的努力,世界各地科学家不断发现更高临界温度的超导体,1987年12月,美国休斯敦大学宣布,美籍华裔科学家朱经武将超导温度提高到240.2K。这些高温超导体的发现,大大促进了超导技术的工程应用。

1933年,荷兰的迈斯纳和奥森菲尔德共同发现了超导体的另一个极为重要的性质,当金属处在超导状态时,这一超导体内的磁感应强度为零,把原来存在于超导体内的磁场排挤出去了。人们将这种现象称为“迈斯纳效应”。迈斯纳效应有着重要的意义,它可以用来判别物质是否具有超导性。此外,“迈斯纳效应”使人们可以用此原理制造磁悬浮列车。

超导磁悬浮列车的最主要特征就是其超导元件在相当低的温度下所具有的完全导电性和完全抗磁性。超导磁铁是由超导材料制成的超导线圈构成,它不仅电流阻力为零,而且可以传导普通导线根本无法比拟的强大电流,这种特性使其能够制成体积小功率强大的电磁铁,从而利用磁场力对抗重力,使列车悬浮。此外,利用超导悬浮制造无磨损轴承,可以将轴承转速提高到 10^5 r/min以上。

此外,超导材料的其他部分应用还包括:①利用材料的超导电性可制作磁体,应用于电机、高能粒子加速器、受控热核反应、储能等;②可制作一系列精密测量仪表以及辐射探测器、微波发生器、逻辑元件等;③利用超导技术制作的计算机的逻辑和存储元件,其运算速度比高性能集成电路的还要快10~20倍,功耗只有四分之一;④用超导体产生的磁场来研究生物体内的结构,用于对人的各种复杂疾病的治疗。下面就简要介绍超导技术的几个前景应用。

1) 托卡马克装置中的超导磁体

世界上最先进的托卡马克装置内的所有磁体均采用超导磁体,它可以用来研究等离子在磁场加速和约束下产生聚变。聚变时产生的强大能量具有很高的经济价值和广泛的应用潜力,聚变能应用在发电方面的优点尤其突出。超导磁体的能耗小,成本低,是一种理想的磁体。由于超导磁体的零电阻的特性,在处于超导状态时几乎不产生热,因此在不失超的情况下,可使电流很大而又不产生能量消耗,实现了我们所希望的“强磁场,低能耗”的要求。用这样一个能耗小的强磁场,在核聚变装置中实现聚变反应产生的巨大的聚变能,真正做到投入少、产出高。

2) 超导储能磁体的开发与应用

在军事上,聚能武器即定向能武器,在未来战争中起着举足轻重的作用,超导技术为定向能武器能源提供了可能性。聚能武器是把能量汇聚成极细的能束,沿着指定的方向,以光速向外发射能束,来摧毁目标。如何在瞬间提供大量的能量是需要解决的技术难题,也就是说,需要一个电感储能装置,但普通线圈由于存在大量的能耗,因此不能长时间储存大量的能量。超导材料的零电阻的特性和高载流能力,使超导储能线圈能长时间、大容量地储存能量,这种储存的能量可以用于军事上,并且以多种形式发射能量。

3) 超导发电机的开发

超导技术在能源方面可应用于体积小、功率大的发电机。当用一种导电的流体流过一条通道而受到横向场作用时,会产生感应电动势,若在通道壁上放置两个电极即可提取电

力。由物理学中的有关原理知道,磁流体发电的输出功率与磁感应强度的平方成正比,但利用普通磁体仅能产生几千高斯的磁场,若采用超导磁体就可以产生数万甚至几十万高斯的磁场,从而使磁流体的输出功率大大提高。随着超导技术的不断突破,在不远的将来必然可产生大容量、小型化的磁流体发电机,这种发电机将会在许多领域得到应用。

4) 超导电磁推进系统

超导电磁推进系统能产生很大的推力而又比常规动力系统节省能源,它可应用在潜艇上。超导电磁推进系统是在潜艇内装置一个超导磁体,它在海水中产生很强的磁场,在艇体两侧安装一对电极,使两极间的海水中产生很强的电流,由于磁场和海水中的电流互相作用,海水对艇体产生强大的推力。该系统具有速度快、推进效率高、结构简单、易于维修和噪声小等优点,且消耗能量是常规船舶推进器的一半,从而可以获得高航速、低消耗的舰艇。

5) 超导计算机

超导技术在另一应用是利用超导隧道效应制成的约瑟夫逊器件进行各种探测仪器的制作。用它做成的各种探测器是普通探测器无法比拟的,它有很高的测量精度和稳定性。另外超导材料可应用于制造新一代的计算机——超导计算机,这种新型计算机在运算速度上比现在已有的计算机提高 1~2 个数量级。

6) 超导核磁共振层析成像仪

超导核磁共振层析成像仪是根据核磁共振的原理对人体进行诊断。核磁共振是指具有核磁矩的物质在一定的恒定磁场和交变磁场同时作用下,会对变化的电磁场产生强烈的共振吸收现象。超导核磁共振层析成像仪中的超导磁体可以在一个大的空间产生一个均匀的强磁场,故这种新的成像仪的分辨率很高。从生物磁学中可以知道,不同的核和同种核在不同的微观环境中有不同的共振谱线,因此可以利用核磁共振谱线对人体的组成、状态、结构和变化过程进行分析,从而获得人体的生理和病理的信息。人们在核磁共振的原理下,进一步采用的超导核磁共振层析成像仪,可以得到人体、生物和材料内部某些核的浓度和状态的截面图像,并且可以获得三维截面图像,它可以对人体内部的结构进行精细的分析,从而对人体的状态进行合理的诊断,判断人体组织是否发生病变,这种诊断的优点是对人体无电离辐射伤害,且截面图像的分辨率很高。

习 题

- 3-1 有源器件和无源器件是如何区分的?
- 3-2 SMT 技术有何特点?
- 3-3 电阻元件的种类有哪些? 它们分别有什么主要用途?
- 3-4 针对图 3-5,分析绕线电阻的高频特性。
- 3-5 电容元件的种类有哪些? 它们分别有什么主要用途?
- 3-6 电容的主要参数是哪些?
- 3-7 NPO、Y5V、X7R 三种独石电容的特性有何不同?
- 3-8 ESR 是何含义? 为何通常选取 ESR 较低的电容?
- 3-9 针对图 3-10,具体分析电容元件随频率变化的特性。
- 3-10 电感的主要参数是哪些? 分析电感元件随频率变化的特性。

- 3-11 共模扼流圈的工作原理是什么?
- 3-12 铁氧体材料为何多在高频情况下使用? 电感元件在高频情况下有何特点?
- 3-13 什么是边沿速率? 脉冲前沿与脉冲高频能量有何关系?
- 3-14 与 SMT 封装相应的 IC 封装有哪些?
- 3-15 元器件与辐射有何关系? 在元件选择上应注意什么?