

## 5.1 模拟雷达信号发射接收系统

### 5.1.1 任务要求

#### 一、设计任务

设计一个模拟雷达信号发射接收系统。

#### 二、基本指标

1. 设计制作一个方波调制信号产生电路,频率  $f = 1\text{kHz}$ (可自定义),频率误差小于  $10\%$ 。
2. 设计制作一个正弦波载波信号产生电路,频率  $f = 1\text{MHz}$ (可自定义),稳定度优于  $10^{-4}$ 。
3. 设计制作一个信号调制电路,输出为 ASK(振幅键控)调制信号。
4. 设计制作一个解调电路,输出信号为频率  $f = 1\text{kHz}$  的原调制信号,频率误差小于  $10\%$ 。

#### 三、进阶要求

1. 设计制作一个功率放大电路,将调制信号功率放大至  $10\text{W}$ 。
2. 设计制作一个发射接收系统,其中正弦波载波信号频率  $f = 10\text{MHz}$ ,解调出的原调制信号频率误差小于  $10\%$ 。

### 5.1.2 方案原理

#### 一、系统框图

系统结构框图如图 5-1-1 所示。

系统主要由方波产生电路、正弦波产生电路、乘法调制电路、解调电路等组成,综合运用多谐振荡器、正弦振荡器、乘法器、检波器、滤波器、电压比较器等知识,完成模拟信号调制解调电路的设计,将自制的振幅调制信号中的基波信号解调出来。



图 5-1-1 系统结构框图

## 二、实验仪器

1. 多功能混合域示波器 MDO-2000A。
2. 多通道函数信号发生器 MFG-2220HM。
3. 双显测量万用表 GDM-8352。
4. 直流稳压电源 GPD-3303。

## 三、实验器材

推荐使用实验器件清单如表 5-1-1 所示。

表 5-1-1 实验器件清单

| 名 称     | 型 号         | 数 量 |
|---------|-------------|-----|
| 555 定时器 | 不带自锁        | 1   |
| D 触发器   | 74LS74      | 1   |
| 集成运算放大器 | OP07、NE5532 | 不限  |
| 模拟乘法器   | AD835       | 1   |
| 有源晶振    | 1MHz        | 1   |
| 电压比较器   | LM339       | 1   |
| 二极管     | 1N4148      | 3   |
| 电阻      | 自选          | 不限  |
| 电容      | 自选          | 不限  |

## 四、实验原理

### 1. 调制信号产生电路

产生一定频率和一定幅值的方波调制信号是利用 555 定时器构成的多谐振荡器电路实现的,电路结构如图 5-1-2 所示。外部元件的稳定性决定了多谐振荡器的稳定性,用 555 构成的多谐振荡器电路的振荡频率受电源电压和温度变化的影响很小,其振荡频率  $f$  和电路输出波形的占空比  $q$  的关系式分别如下:

$$f = \frac{1.43}{(R_1 + 2R_2) C_1} \quad (5-1-1)$$

$$q(\%) = \frac{R_1}{R_1 + R_2} \times 100\% \quad (5-1-2)$$

可以在振荡器后加一级 D 触发器实现二分频,同时将矩形波转换为方波信号。实现框图如图 5-1-3 所示。

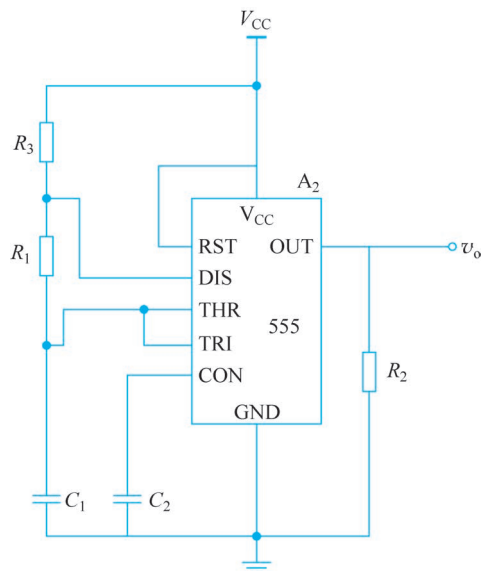


图 5-1-2 方波产生电路

乘法器选用芯片 AD835 实现,该芯片要求输入电压的幅值为  $-1\sim 1\text{V}$ ,因此经由方波信号发生器和有源晶振产生的信号都须加衰减器,才能输至乘法器芯片。衰减器由电阻分压网络和电压跟随器构成,电路如图 5-1-4 所示。

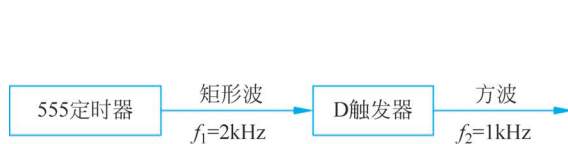


图 5-1-3 方波信号发生器

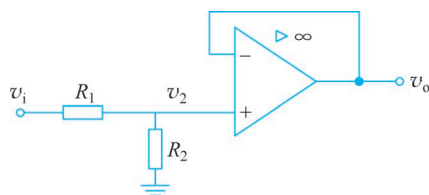


图 5-1-4 衰减器电路

图中,跟随器的输出电压值由电阻  $R_1$  和  $R_2$  组成的分压电路获取:

$$v_o = v_2 = v_1 \frac{R_2}{R_1 + R_2} \quad (5-1-3)$$

## 2. 载波信号产生电路

正弦载波信号由有源晶体振荡器产生。选择合适的晶振芯片就能满足设计对频率稳定度的要求。有源晶体振荡器是一个完整的谐振振荡器,一般是四引脚封装,分别为  $V_{CC}$  (电压)、GND(地)、OUT(时钟信号输出)、NC(空脚)。每种型号的引脚定义都有所不同,接发也不同。典型参考应用电路如图 5-1-5 所示。

其中电阻  $R_1$  可根据实验情况进行阻值调整。有源晶振的输出是方波,当阻抗严重不匹配时将引起谐波干扰。加上串联电阻后,电阻与输入电容构成 RC 电路,将方波变成正弦波。 $C_1$  为预留设计,可根据实际情况进行增加或者调整。

在本设计的 Multisim 仿真中,以信号源替代有源晶振振荡电路产生的正弦波载波信号。

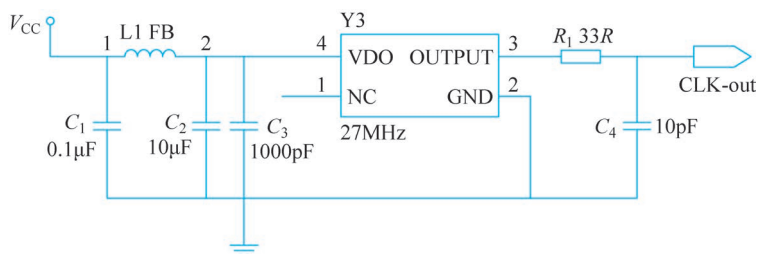


图 5-1-5 有源 EMC 电路

### 3. ASK 调制电路

振幅键控(amplitude shift keying, ASK)是利用载波的幅度变化来传递数字信号,而其频率和初始相位保持不变。在二进制数字振幅调制(2ASK)中,载波的幅度随着调制信号的变化而变化,信号的产生方法通常有两种:模拟相乘法和数字键控法。

模拟相乘法:通过相乘器直接将载波和数字信号相乘得到输出信号,这种直接利用二进制数字信号的振幅来调制正弦载波的方式称为相乘法,其示意图 5-1-6 所示。在该电路中载波信号和二进制数字信号同时输入到相乘器中完成调制。利用 AD835 芯片实现乘法器的参考电路如图 5-1-7 所示。

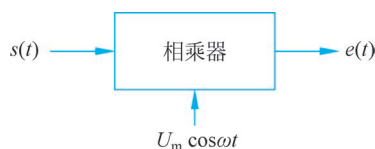


图 5-1-6 相乘法示意图

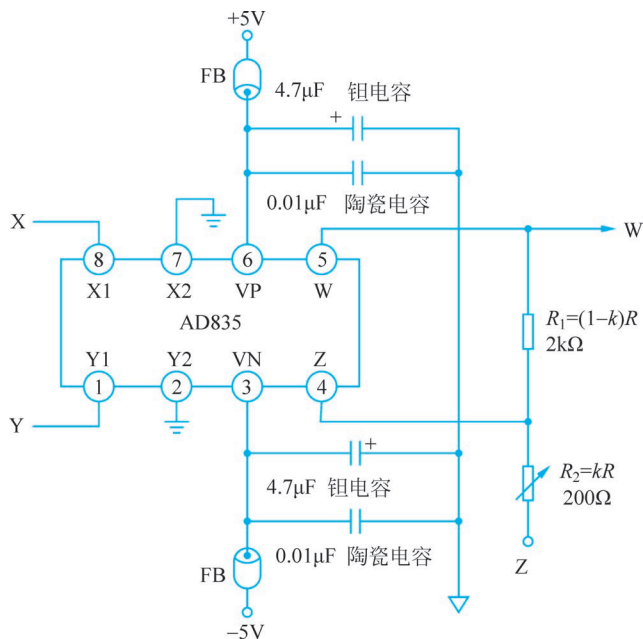


图 5-1-7 AD835 构成的乘法器电路

数字键控法: 这种方法是使载波在二进制信号“1”和“0”的控制下分别接通和断开, 这种二进制振幅键控方式称为开关键控方式, 它是 2ASK 的一种常用的方式。

以二进制数字信号去控制一个初始相位为 0 的正弦载波幅度, 可得其时域表达式如下:

$$e(t) = s(t)U_m \cos \omega_c t \quad (5-1-4)$$



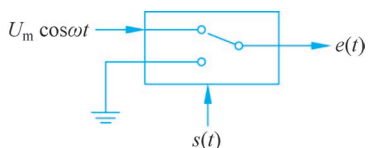


图 5-1-8 振幅键控电路原理模型示意图

式中,  $U_m$  为载波振幅,  $s(t)$  为二进制数字调制信号,  $\omega_c$  为载波角频率,  $e(t)$  为 2ASK 已调波。

二进制数字振幅键控电路原理模型示意图如图 5-1-8 所示。

2ASK 调制电路仿真输出波形图如图 5-1-9 所示。

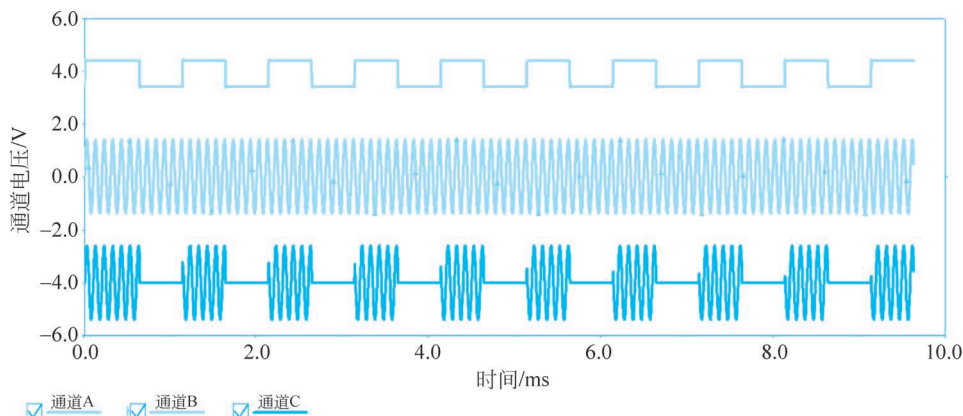


图 5-1-9 2ASK 调制电路仿真输入、输出波形图

#### 4. 解调电路

调幅信号的解调就是从已调波信号中还原出原调制信号, 这个过程是调制的逆过程, 称为振幅检波, 简称为检波。从频谱关系看, 调幅是把调制信号的频谱搬移到高频载波附近, 检波则是把已调波中的边带信号不失真地从高频载波附近搬移到原来的位置, 因此检波电路也是频谱搬移电路。检波方法可分为两大类: 包络检波和同步检波, 包络检波是指检波器的输出电压直接反映高频调幅波包络变化规律的一种检波方法。由于普通调幅波的包络反映了调制信号的规律, 与调制信号成正比, 因此包络检波适用于普通调幅波的解调。目前应用最广的是二极管峰值包络检波电路。本设计解调部分选用包络检波法, 其原理电路如图 5-1-10 所示。

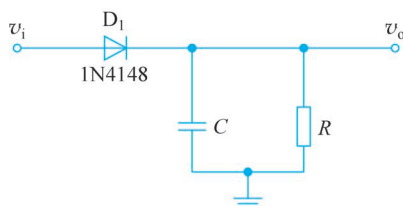


图 5-1-10 二极管包络检波电路

在图 5-1-10 中,  $RC$  的选择应满足下述要求:

$$RC \gg \frac{1}{2\pi f_c} \quad (5-1-5)$$

其中,  $f_c$  为载波频率。

系统整体仿真电路如图 5-1-11 所示。在图中标示了三个节点: A、B、C, 分别为 555 定时器输出脉冲波形、分频后波形和最后的比较器输出波形。系统调制仿真波形及解调后仿真波形如图 5-1-12 所示。

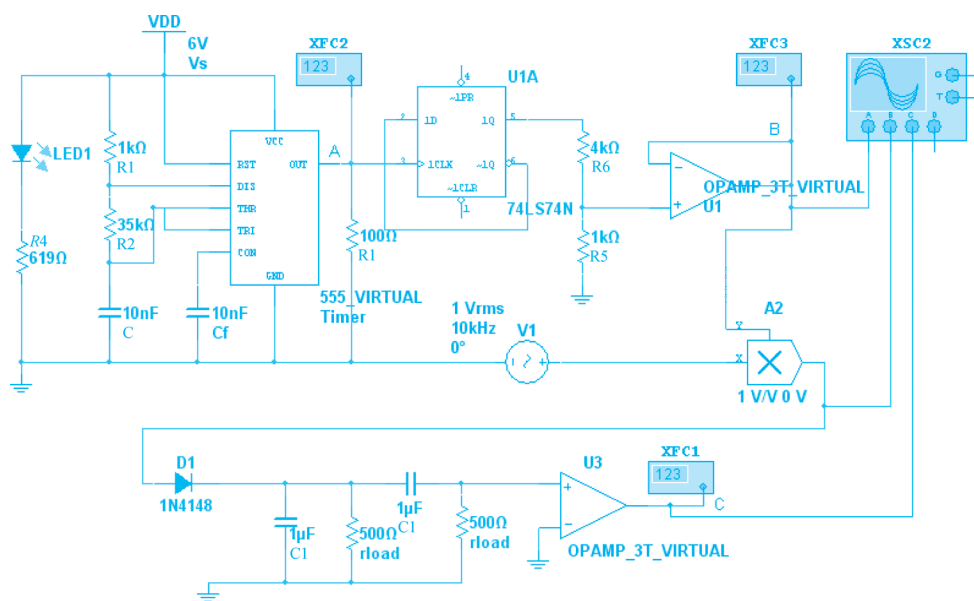


图 5-1-11 系统整体仿真电路

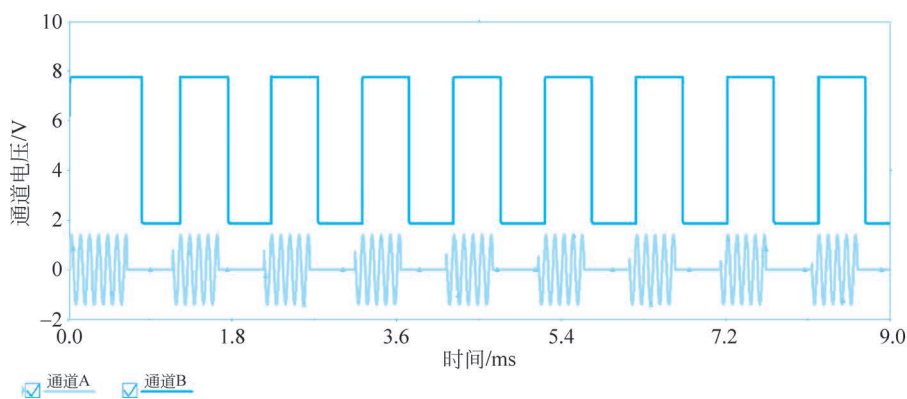


图 5-1-12 系统仿真波形

5.1.3 考核评分

一、评分标准

评分标准如表 5-1-2 所示。

表 5-1-2 评分标准

|          | 项 目        | 分 数 |
|----------|------------|-----|
| 实验<br>报告 | 系统方案论证     | 5   |
|          | 理论分析与计算    | 5   |
|          | 测试方案与测试结果  | 5   |
|          | 设计报告结构及规范性 | 5   |
|          | 小计         | 20  |

续表

|          |         |     |
|----------|---------|-----|
| 基本<br>要求 | 完成第 1 项 | 15  |
|          | 完成第 2 项 | 15  |
|          | 完成第 3 项 | 10  |
|          | 完成第 4 项 | 20  |
|          | 小计      | 60  |
| 进阶<br>要求 | 完成第 1 项 | 10  |
|          | 完成第 2 项 | 10  |
|          | 小计      | 20  |
| 总分       |         | 100 |

二、实验报告

实验报告需完成以下要求。

- (1) 写明设计要求、实验设备、器件清单。
- (2) 分析发射接收电路设计思路,画出组成框图,对各部分单元中的元器件选择要有依据,具有对应理论计算和器件功能测试。
- (3) 画出仿真单元电路,有清晰的设计和调试步骤。
- (4) 提供测试结果、波形图片。
- (5) 写出本次综合设计的收获及心得体会。

三、测试结果

面包板参考电路如图 5-1-13 所示。

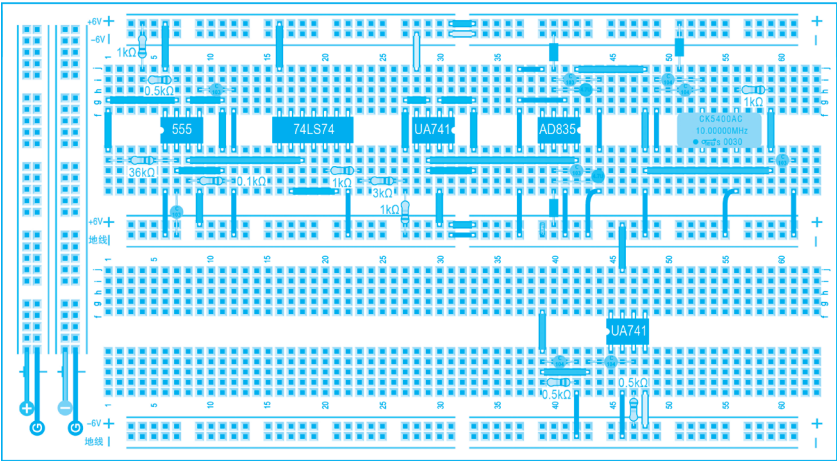


图 5-1-13 雷达信号综合发射接收系统面包板整体布局图(见彩插)

5.2 信号波形产生及变换电路

5.2.1 任务要求

一、设计任务

设计制作一模拟信号波形合成及变换电路,使之能够产生固定频率的正弦信号,并将该信号放大后分别整形变换为方波信号和三角波信号,最后通过滤波电路再还原出正弦信号。

## 二、基本指标

1. 设计制作一个正弦波振荡电路,产生的正弦波频率范围为  $1\sim 10\text{kHz}$ 。
2. 设计制作一个放大器,能将振荡电路产生的正弦信号不失真地放大 4 倍。
3. 设计制作一个波形变换电路,将放大的正弦信号变换为方波信号,要求频率与正弦信号一致,波形不失真且幅值大于  $1\text{V}$ 。
4. 设计制作一个方波-三角波变换电路,要求输入、输出信号频率一致,输出波形不失真且幅值大于  $1\text{V}$ 。
5. 设计制作两路滤波器,分别将方波信号和三角波信号的基波信号提取出,要求输出波形不失真,输出信号频率应与输入信号频率一致,且幅值大于  $1\text{V}$ 。

## 三、进阶要求

1. 制作一个加法运算电路,将正弦波振荡电路产生的正弦波信号作为基波,再利用信号源相应产生一个 3 倍频于基波信号的正弦信号作为 3 次谐波,合成一个近似方波,波形幅度为  $6\text{V}$ 。
2. 对作为基波分量的正弦波信号能够实现可控增益放大,实现  $0\sim 20\text{dB}$  的放大功能,  $5\text{dB}$  步进。

### 5.2.2 方案原理

#### 一、系统框图

系统结构框图如图 5-2-1 所示。

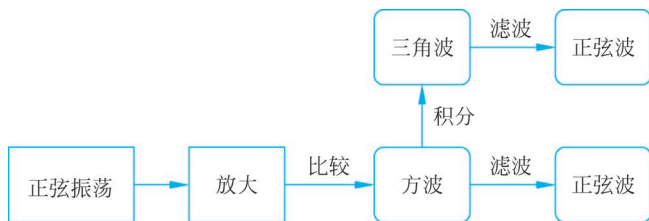


图 5-2-1 波形产生及变换电路系统框图

系统主要由正弦波产生电路、放大电路、电压比较电路、积分电路、加法电路及可控增益放大电路组成。主要基于正弦波振荡电路产生正弦信号,通过比例放大电路进行幅值放大,通过电压比较器和积分电路实现信号的整形变换。利用傅里叶级数展开原理,可以通过滤波电路设置合适的中心频率,滤出方波信号、三角波信号的基波成分。同时也可利用傅里叶级数展开原理,将不同频率和相位关系的正弦信号作为基波和三次、五次谐波分量,合成得到近似方波。可控增益部分采用可控增益放大器或自制衰减电路实现。

## 二、实验仪器

1. 多功能混合域示波器 MDO-2000A。
2. 多通道函数信号发生器 MFG-2220HM。
3. 双显测量万用表 GDM-8352。
4. 直流稳压电源 GPD-3303。

## 三、实验器材

实验器件清单如表 5-2-1 所示。

表 5-2-1 实验器件清单

| 名 称     | 型 号            | 数 量 |
|---------|----------------|-----|
| 面包板     |                | 1   |
| 运算放大器   | NE5532、UA741 等 | 不限  |
| 高速开关二极管 | 1N4148         | 不限  |
| 可控增益放大器 | AD603          | 1   |
| 电阻      | 自选             | 不限  |
| 电解电容    | 自选             | 不限  |
| 可调电阻    | 自选             | 不限  |
| 导线      |                | 不限  |

四、实验原理

1. 正弦振荡电路

波形产生电路通常也称为振荡器。按产生的交流信号波形的不同,可将振荡器分为两大类,即正弦波振荡器和非正弦波振荡器。根据选频网络组成元件的不同,正弦波振荡电路通常分为 RC 振荡器、LC 振荡器和石英晶体振荡器。下面以 LM741 构成的 RC 正弦波振荡器为例,给出仿真电路设计及电路参数理论计算。仿真电路如图 5-2-2 所示,图中所给参数值仅供参考。仿真波形如图 5-2-3 所示。

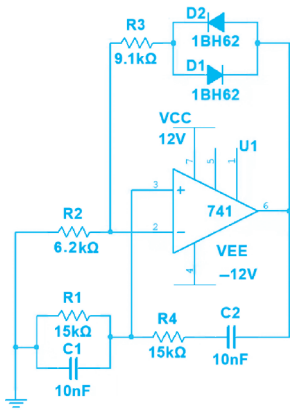


图 5-2-2 RC 正弦波振荡器仿真电路

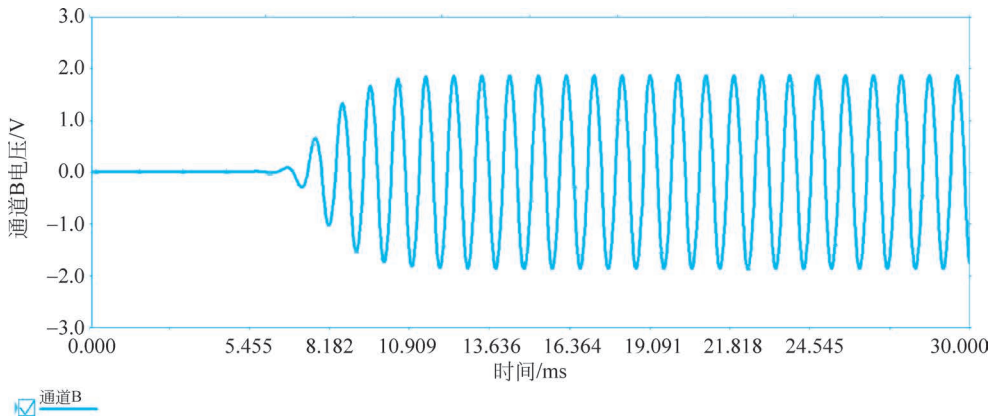


图 5-2-3 RC 正弦波振荡器电路仿真波形

该电路输出的正弦波频率  $f_0$  只与电路中选频网络的  $RC$  有关,关系式如下:

$$f_0 = \frac{1}{2\pi RC} \quad (5-2-1)$$

## 2. 运算放大电路

常见的运用于信号幅度增强的模拟电路有反相比例放大电路和同相比例放大电路。其原理图如图 5-2-4 所示。

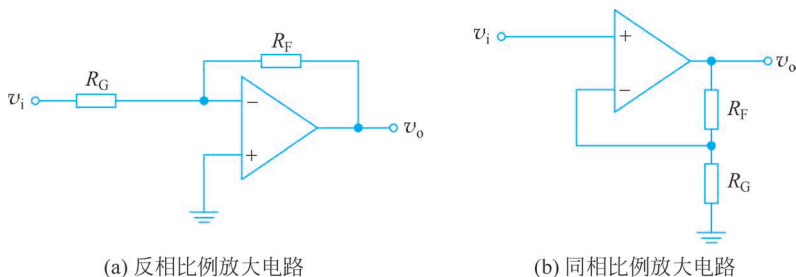


图 5-2-4 比例运算放大电路

其中电路的电压增益  $A_v$  与电路中元件参数关系如下:

$$A_v = \frac{V_{OUT}}{V_{IN}} = -\frac{R_F}{R_G} \quad (5-2-2a)$$

$$A_v = \frac{V_{OUT}}{V_{IN}} = 1 + \frac{R_F}{R_G} \quad (5-2-2b)$$

## 3. 方波产生电路

通过单门限电压比较器可快速、简便地实现将正弦波波形整形变换为方波波形的功能。即将电压比较器的负端接地,则参考电压为零伏,超过参考电压输出正值,低于参考电压输出数值,从而实现由正弦波到方波的变换。

仿真设计参考电路如图 5-2-5 所示,其使用的 OPAMP\_3T\_VIRTUAL 是 Multisim 中三个引脚的虚拟运算放大器,是一种最理想、没有参数限制的一种运算放大器。仿真波形如图 5-2-6 所示。

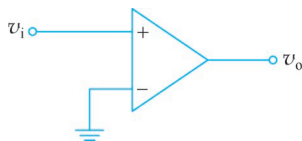


图 5-2-5 电压比较器仿真电路

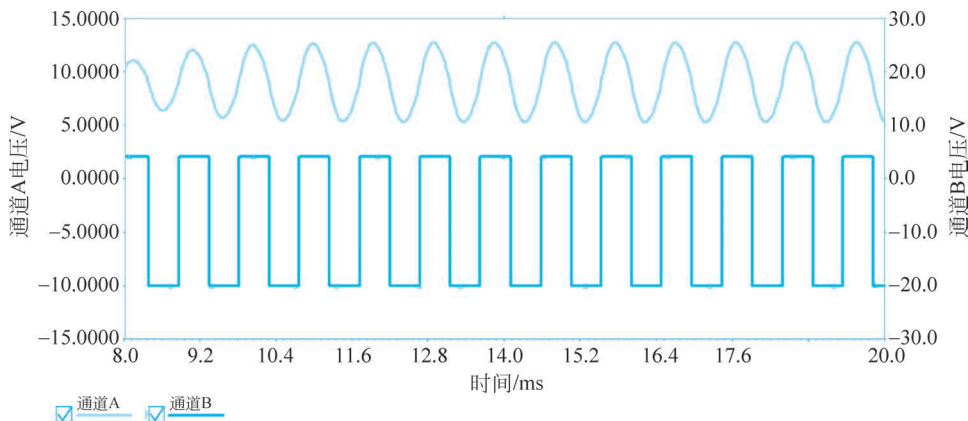


图 5-2-6 电压比较器仿真波形

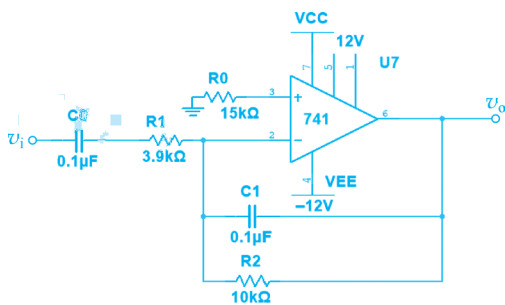


图 5-2-7 方波转三角波参考仿真电路

#### 4. 三角波产生电路

将运算放大器接成积分器应用形式,输入一个方波信号,输出就可得到一个三角波。其参考仿真电路设计如图 5-2-7 所示。

其中  $C_0$  是隔直电容。 $R_1$ 、 $C_1$  构成积分电路,可通过调节  $R_1$  的大小改变输出三角波的幅值。 $R_2$  为防止积分电路饱和的反馈电阻。其输出信号与输入信号的关系如下:

$$V_o = -\frac{1}{RC} \int_{t_1}^{t_2} V_i dt + V_o(t_1) \quad (5-2-3)$$

方波转三角波 Multisim 仿真波形如图 5-2-8 所示。

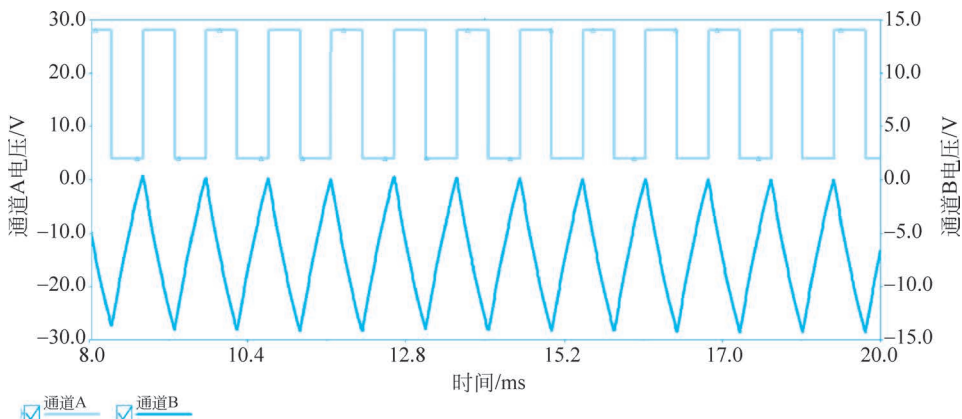


图 5-2-8 方波转三角波 Multisim 仿真波形

#### 5. 滤波电路

##### 1) 方波转正弦波

方波转正弦波电路在电子的许多不同领域都有广泛的应用,例如数学运算、声学、音频转换、电源及函数发生器等。通过傅里叶级数展开可知,任意一个信号可以用多个(几个或无穷多个)正弦波表示。故通过傅里叶级数将如图 5-2-9 所示周期方波信号  $f(t)$  展开得式(5-2-4),可以发现它只含有一、三、五……奇次正弦谐波分量。

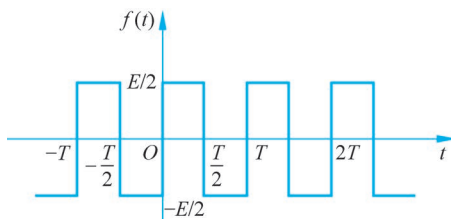


图 5-2-9 方波信号周期波形图

$$\begin{aligned} f(t) &= \frac{2E}{\pi} \left[ \sin 2\pi ft + \frac{1}{3} \sin 6\pi ft + \frac{1}{5} \sin 10\pi ft + \cdots + \frac{1}{n} \sin 2n\pi ft + \cdots \right] \\ &= \frac{2E}{\pi} \left[ \sin \omega t + \frac{1}{3} \sin 3\omega t + \frac{1}{5} \sin 5\omega t + \cdots + \frac{1}{n} \sin n\omega t + \cdots \right] \end{aligned} \quad (5-2-4)$$

其中  $n=1,3,5,\cdots$ ,  $\omega=2n\pi f$  为周期方波信号的角频率。

故可以采取低通滤波器电路,设置截止频率  $f_c$  大于基波频率分量,小于三次谐波分量,实现滤出一次基波频率的正弦波输出。其参考仿真电路设计如图 5-2-10 所示,输入输出仿真波形如图 5-2-11 所示。



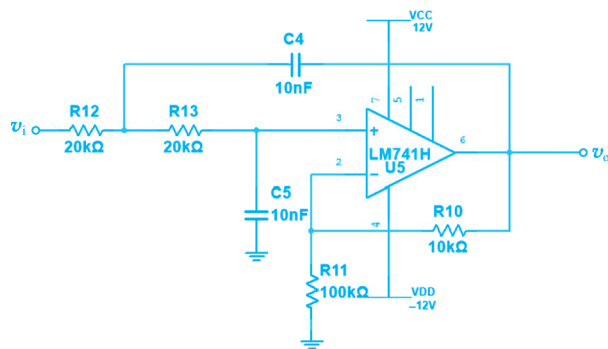


图 5-2-10 二阶低通有源滤波—方波转正弦波仿真电路

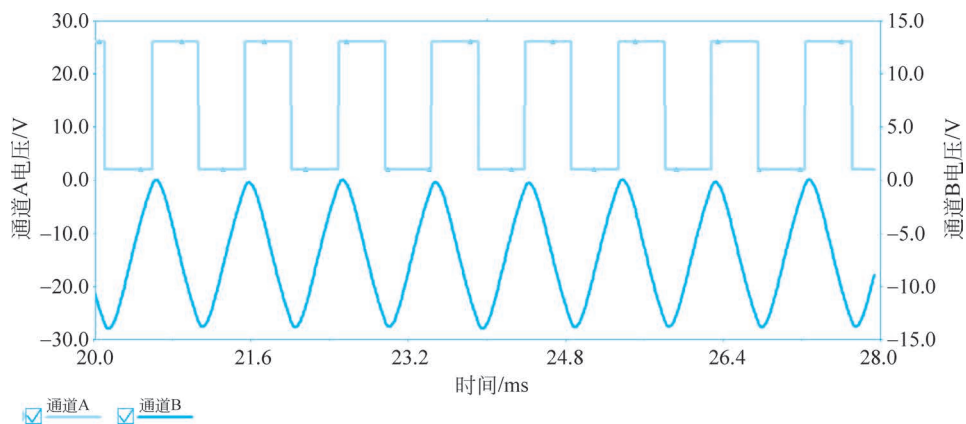


图 5-2-11 方波转正弦波电路仿真波形图

## 2) 三角波转正弦波

三角波转正弦波的原理,与方波转正弦波相同。根据傅里叶级数展开可知,三角波含有基波和三次、五次等奇次正弦波谐波分量,因此通过低通滤波器取出基波,滤除高次谐波,即可实现三角波转换成与其频率相同的正弦波输出。电路图略。参考仿真波形如图 5-2-12 所示。

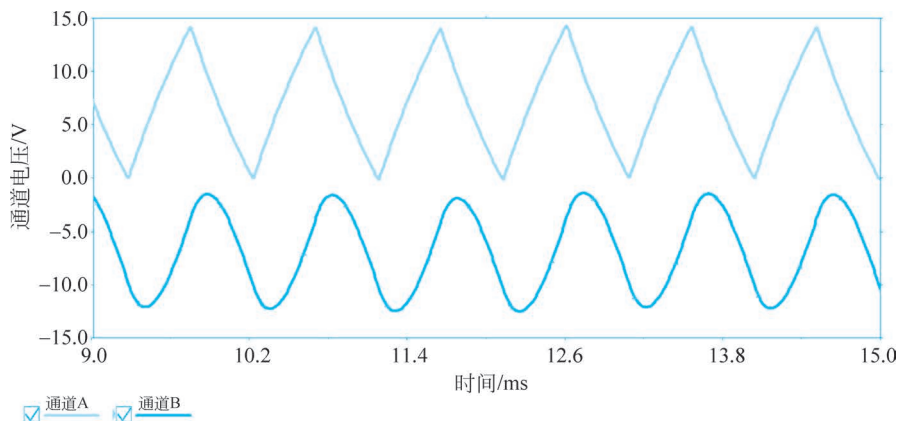


图 5-2-12 三角波转正弦波电路仿真波形图



由运算放大器 LM741 搭建的系统整体仿真电路设计可参考图 5-2-13。其中 XFC1~XFC2 为虚拟仪器——频率计,用于测试电路输出信号频率;XSC1~XSC5 为虚拟仪器示波器,用于测试查看电路输出波形及幅值。

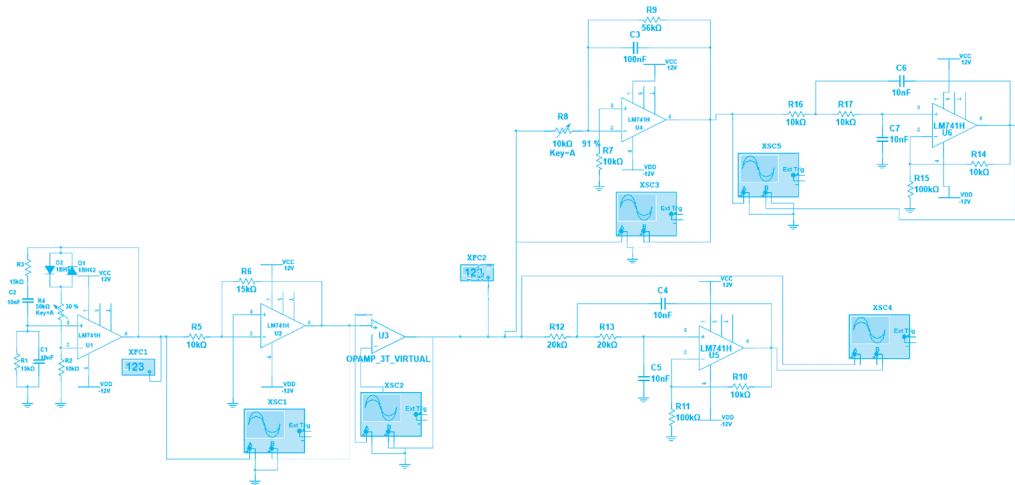


图 5-2-13 信号波形产生及变换电路

5.2.3 考核评分

一、评分标准

评分标准如表 5-2-2 所示。

表 5-2-2 评分标准

|          | 项 目        | 分 数 |
|----------|------------|-----|
| 实验<br>报告 | 系统方案论证     | 5   |
|          | 理论分析与计算    | 5   |
|          | 测试方案与测试结果  | 5   |
|          | 设计报告结构及规范性 | 5   |
|          | 小计         | 20  |
| 基本<br>要求 | 完成第 1 项    | 20  |
|          | 完成第 2 项    | 5   |
|          | 完成第 3 项    | 5   |
|          | 完成第 4 项    | 10  |
|          | 完成第 5 项    | 20  |
|          | 小计         | 60  |
| 进阶<br>要求 | 完成第 1 项    | 10  |
|          | 完成第 2 项    | 10  |
|          | 小计         | 20  |
| 总分       |            | 100 |

二、实验报告

实验报告需完成以下要求。

1. 能够根据综合设计技术指标要求,选择合理的技术方案。

2. 能够画出系统整体电路图,对各部分单元电路中的元器件型号及参数的选择要有理论和计算依据,型号和参数在图中标出。
3. 有清晰的设计及调试步骤,并记录各部分单元电路的测试结果。
4. 提供最终的测试结果波形照片。
5. 写出本次综合设计的收获及心得体会。

### 三、测试结果

由面包板搭建的参考电路如图 5-2-14 所示。

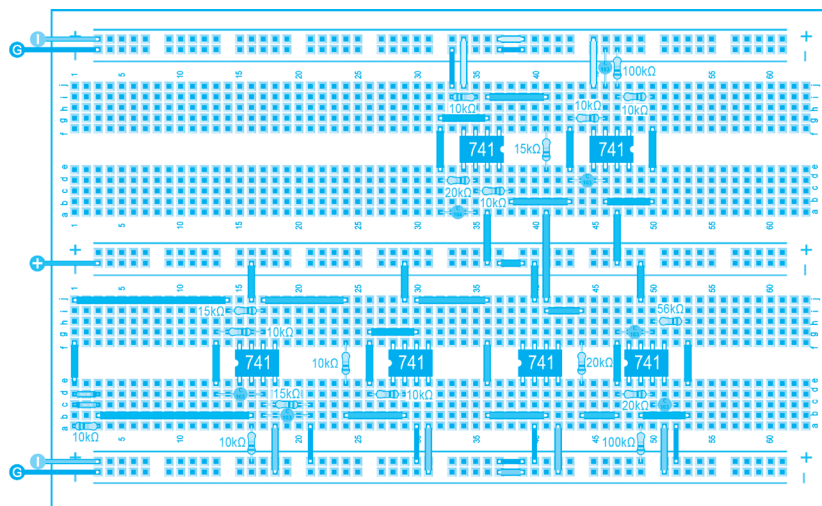


图 5-2-14 信号波形产生及变换电路面包板整体布局图(见彩插)



面包板布局图



演示视频

## 5.3 多功能抢答电路设计

### 5.3.1 任务要求

#### 一、设计任务

设计一个多功能抢答电路。

#### 二、基本指标

1. 抢答器同时供 3 名选手或 3 个代表队比赛,分别用 3 个按钮  $S_1 \sim S_3$  表示。
2. 设置复位开关,主持人复位开始抢答,获得抢答的选手显示对应 LED。
3. 抢答器具有锁存与显示功能,优先抢答选手的编号保持到主持人将系统复位。

#### 三、进阶要求

1. 抢答器具有定时抢答功能,且一次抢答的时间由主持人设定(如 9s)。当主持人启动“开始”键后,定时器进行计时。
2. 参赛选手在有效时间内抢答,定时器停止工作,显示器上显示选手的编号和抢答的时间,并保持到主持人将系统清除为止。
3. 如果抢答时间已到,却没有选手抢答,本次抢答无效,系统短暂报警并封锁输入电路,禁止选手超时后抢答,时间显示器显示 0。

5.3.2 方案原理

一、系统框图

系统结构框图如图 5-3-1 所示。

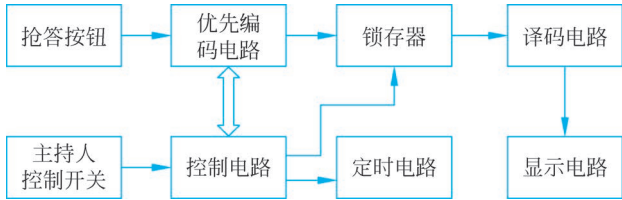


图 5-3-1 系统结构框图

系统主要由优先编码电路、译码显示电路、定时电路、控制电路等组成,综合运用编码器、译码器、锁存器、计数器、多谐振荡器等知识,完成智力抢答器的设计,在多名选手中,将第一时间按下抢答按钮的选手号码显示出来。

二、实验仪器

- 1. 多功能混合域示波器 MDO-2000A。
- 2. 多通道函数信号发生器 MFG-2220HM。
- 3. 双显测量万用表 GDM-8352。
- 4. 直流稳压电源 GPD-3303。

三、实验器材

推荐使用实验器件清单如表 5-3-1 所示。

表 5-3-1 实验器件清单

| 名 称     | 型 号             | 数 量 |
|---------|-----------------|-----|
| 按键      | 不带自锁            | 10  |
| 优先编码器   | 74LS148         | 2   |
| RS 触发器  | 74LS279         | 2   |
| 加/减计数器  | 74LS161/74LS192 | 1   |
| 555 定时器 | NE555           | 1   |
| LED 数码管 | 共阴/共阳           | 2   |
| 七段译码器   | 74LS48/74LS47   | 2   |
| 或门      | 74LS32          | 1   |
| 数值比较器   | 74LS85          | 1   |
| 与非门     | 74LS00/74LS20   | 2   |
| 非门      | 74LS04          | 3   |
| 电阻      | 自选              | 不限  |
| 电容      | 自选              | 不限  |

四、实验原理

1. 抢答控制电路

抢答电路的功能有两个：一是能分辨出选手按键的先后,并锁存优先抢答者的编号,供译码显示电路用；二是要使其他选手按键操作无效。图 5-3-2 为抢答控制单元, $S_1$ 、 $S_2$ 、 $S_3$  为三路抢答按键,  $D_1$ 、 $D_2$ 、 $D_3$  为三个 LED,模拟对应抢答按键的编号。其工作原理是当主持人控制开关处于“清零”位置时,RS 触发器的清零端为低电平,输出端为低电平,LED 均

熄灭,即选手按键无效。

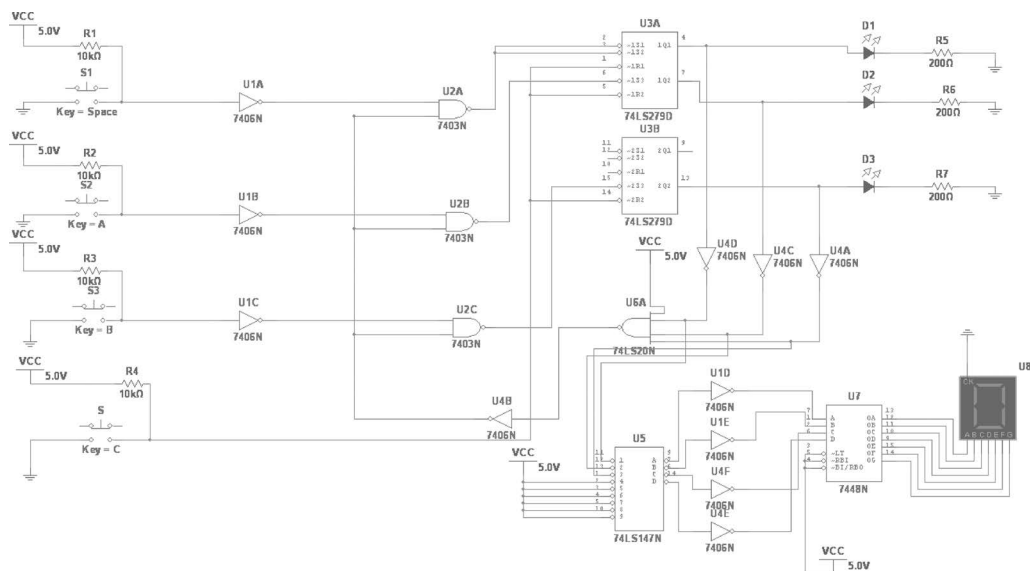


图 5-3-2 抢答控制电路

## 2. 编码、译码显示电路

编码、译码显示电路由优先编码器 74LS147N、译码器 7448N、数码管及四个反相器构成,如图 5-3-3 所示。74LS147N 的三个输入端分别接抢答控制电路的输出,经编码后反相,由 7448N 译码输出胜出者的按键编号。当主持人松开“复位键”时,使优先编码器和锁存电路同时处于工作状态,即抢答器处于等待工作状态,等待编码器输入端  $\bar{I}_7 \cdots \bar{I}_0$  输入信号,当抢答控制电路输出第一个选手按下按键的状态(如按下  $S_2$ ),74LS147N 的输入  $\bar{A}_2 \bar{A}_1 \bar{A}_0 = 010$ ,输出  $Q_3 Q_2 Q_1 Q_0 = 1101$ ,经反相器输出 0010,经显示译码器输出选手按键编号“2”。

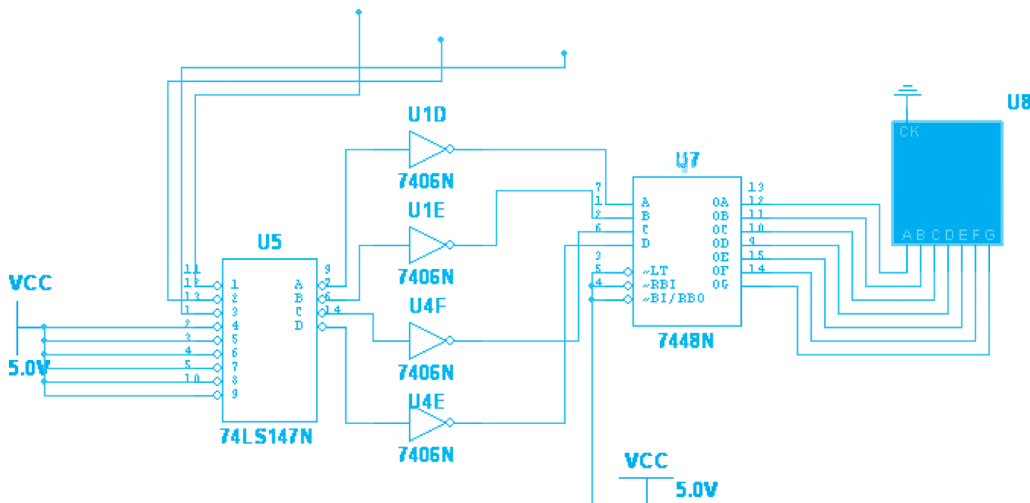


图 5-3-3 编码、译码显示电路

## 3. 秒脉冲电路

秒脉冲发生电路为定时电路提供时钟脉冲控制,由 555 定时器构成多谐振荡器。如

图 5-3-4 所示,该电路输出脉冲的周期为

$$T \approx 0.7(R_1 + 2R_2)C$$

取  $T \approx 1\text{s}$ ,所以可设置参数  $R_1 = 39\text{k}\Omega$ ,  $C_1 = 10\mu\text{F}$ ,  $C_2 = 0.01\mu\text{F}$ ,  
取一个固定电阻  $47\text{k}\Omega$  与一个  $5\text{k}\Omega$  的电位器串联代替电阻  $R_2$ 。  
在调试电路时,通过调节电位器,使输出脉冲周期  $T = 1\text{s}$ 。

4. 定时电路

主持人根据抢答题的难易程度,设定一次抢答时间,可以选  
用有预置数功能的同步加/减计数器 74LS161N/74LS192 进行  
设计,显示译码部分同样由 7448N 和数码管组成,参考电路如  
图 5-3-5 所示。

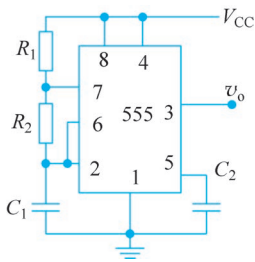


图 5-3-4 秒脉冲信号发生器

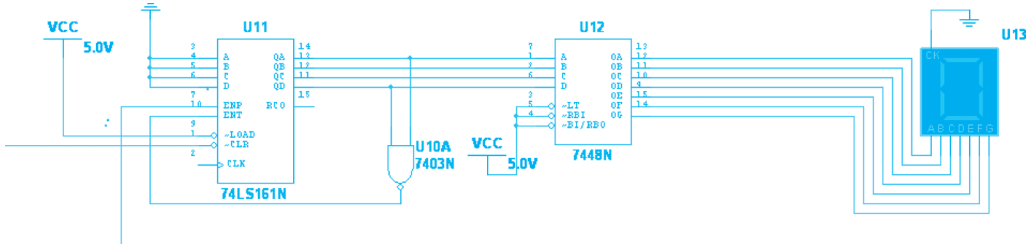


图 5-3-5 定时电路

5.3.3 考核评分

一、评分标准

评分标准如表 5-3-2 所示。

表 5-3-2 评分标准

|          | 项 目        | 分 数 |
|----------|------------|-----|
| 实验<br>报告 | 系统方案论证     | 2   |
|          | 理论分析与计算    | 6   |
|          | 测试方案与测试结果  | 9   |
|          | 设计报告结构及规范性 | 3   |
|          | 小计         | 20  |
| 基本<br>要求 | 完成第 1 项    | 10  |
|          | 完成第 2 项    | 10  |
|          | 完成第 3 项    | 20  |
|          | 小计         | 40  |
| 进阶<br>要求 | 完成第 1 项    | 10  |
|          | 完成第 2 项    | 10  |
|          | 完成第 3 项    | 10  |
|          | 创新部分       | 10  |
|          | 小计         | 40  |
| 总分       |            | 100 |

二、实验报告

实验报告需完成以下要求。

1. 写明设计要求、实验设备、器件清单。
2. 分析抢答电路设计思路,画出组成框图,对各部分单元中元器件的选择要有依据,具有对应理论计算和器件功能测试。
3. 画出仿真单元电路,有清晰的设计和调试步骤。
4. 提供测试结果、波形图片。
5. 写出本次综合设计的收获及心得体会。

### 三、测试结果

多功能抢答器面包板布局图如图 5-3-6 所示。

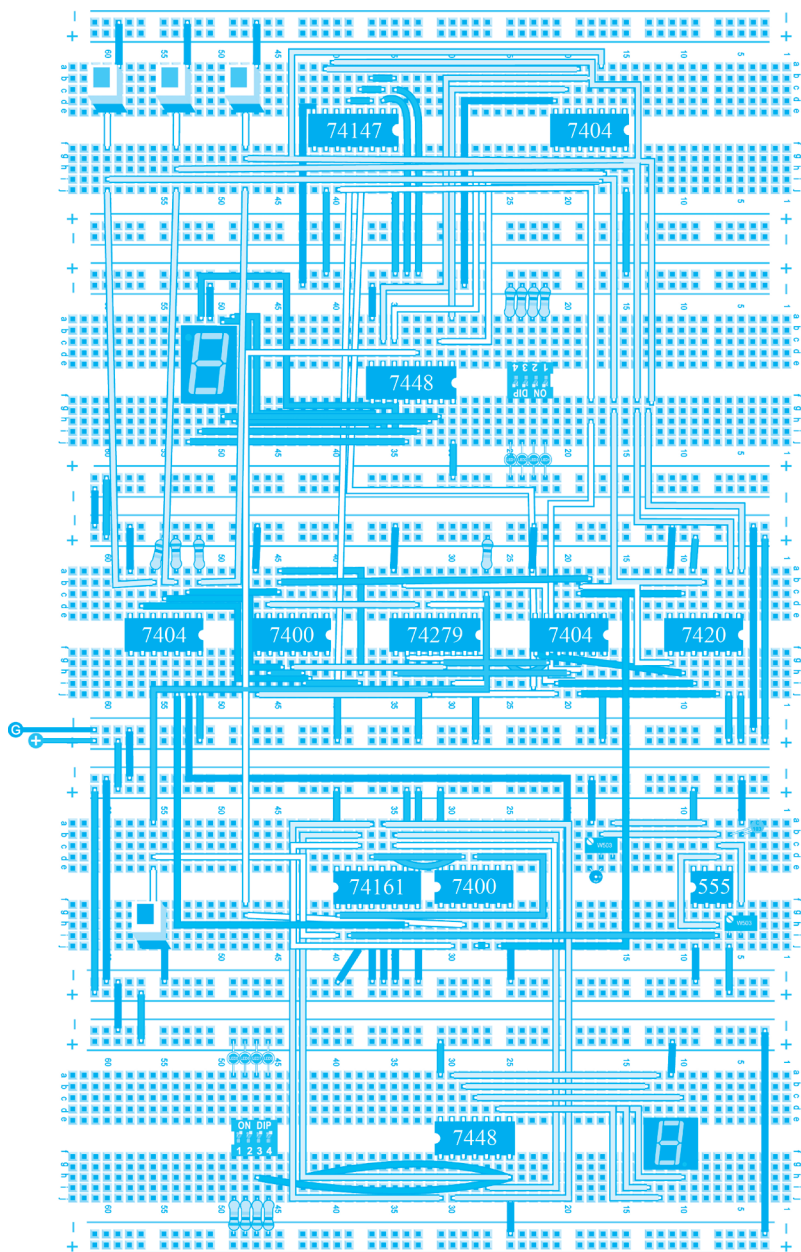


图 5-3-6 多功能抢答器面包板整体布局图(见彩插)



面包板布局图



演示视频

## 5.4 多功能数字钟电路设计

### 5.4.1 任务要求

#### 一、设计任务

设计一个多功能数字钟电路。利用集成译码器、计数器、定时器、数码管、脉冲发生器和必要的门电路等数字器件实现系统设计。

#### 二、基本指标

- 1. 设计一台能显示时、分、秒的数字电子钟,要求用六位数码管显示时间。
- 2. 具有六十进制和二十四进制(或十二进制)计数功能,秒、分为六十进制计数,时为二十四进制(或十二进制)计数。
- 3. 具有手动校时、校分的功能。

#### 三、进阶要求

- 1. 具有整点报时功能。
- 2. 可设置定时时长,具有预警提示功能。
- 3. 实现万年历功能。

### 5.4.2 方案原理

#### 一、系统框图

系统结构框图如图 5-4-1 所示。

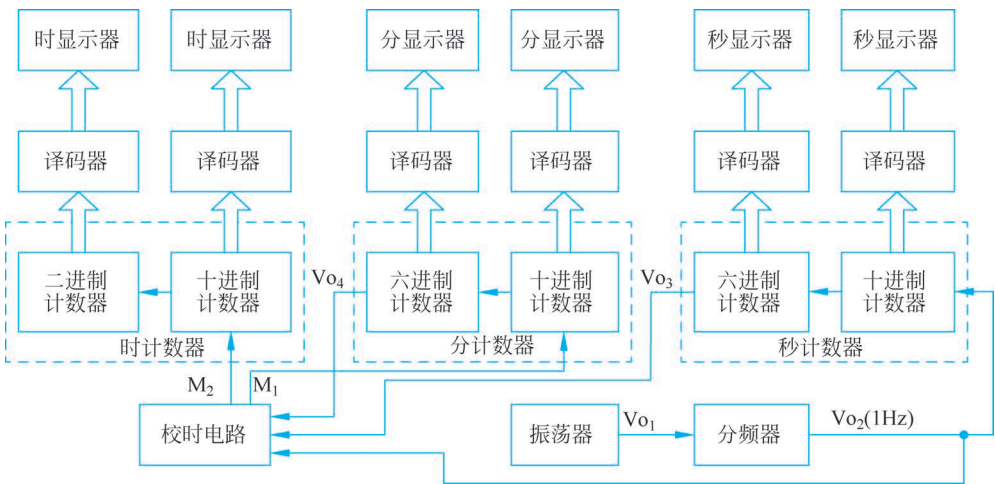


图 5-4-1 系统总体框图

数字钟实际上是一个对标准频率(1Hz)进行计数的计数电路,计数器的输出分别经译码器送显示器显示,系统主要由振荡器、分频器、计数器、译码器、显示器和校时电路组成。振荡器产生稳定的高频脉冲信号,作为数字钟的时间基准,然后经过分频器输出标准秒脉冲,或者由 555 构成的多谐振荡器直接产生 1Hz 的脉冲信号。秒计数器满 60 后向分计数



器进位,分计数器满 60 后向小时计数器进位,小时计数器按照“24 翻 1”规律计数。校时电路用于当计时出现误差时手动调整。

### 二、实验仪器

1. 多功能混合域示波器 MDO-2000A。
2. 多通道函数信号发生器 MFG-2220HM。
3. 双显测量万用表 GDM-8352。
4. 直流稳压电源 GPD-3303。

### 三、实验器材

推荐使用实验器件清单如表 5-4-1 所示。

表 5-4-1 实验器件清单

| 名 称     | 型 号            | 数 量 |
|---------|----------------|-----|
| 计数器     | 74LS90/74LS161 | 6   |
| 七段译码器   | 74LS48         | 6   |
| LED 数码管 | LG5011AH       | 6   |
| 555 定时器 | NE555          | 1   |
| 开关      | 单刀双掷           | 3   |
| 与非门     | 74LS00/74LS20  | 2   |
| 电阻      | 自选             | 不限  |
| 电容      | 自选             | 不限  |

### 四、实验原理

#### 1. 振荡器电路

晶体振荡器是数字钟的核心,振荡器的稳定度和频率的精确度决定了数字钟计时的准确程度,通常采用石英晶体构成振荡器电路。一般来说,振荡器的频率越高,计时的精度也就越高,常取晶振频率为 32.768kHz,然后利用集成分频电路,得到 1Hz 的标准时钟。如果精度要求不高,也可以采用集成电路计时器 555 与 RC 组成的多谐振荡器。仿真电路参如图 5-4-2 所示。图中电容  $C_2$ 、电阻  $R_9$  和  $R_{12}$  作为振荡器的定时元件,用以控制电容的充、放电,决定输出矩形波正、负脉冲的宽度。

#### 2. 计时单元电路

时间计数单元由时计数、分计数和秒计数等部分组成。时计数单元为二十四进制计数器,分计数和秒计数单元为六十进制计数器,其输出为两位 8421BCD 码形式。本实验可选择前面实验所学的两块 74LS161 芯片级联分别产生六十进制和二十四进制计数器,也可以用两块 74LS90 芯片进行级联。

74LS90 是异步二一五一十进制加法计数器,既可以作二进制加法计数器,又可以作五进制和十进制加法计数器。图 5-4-3 为 74LS90 引脚图,表 5-4-2 为 74LS90 功能表。

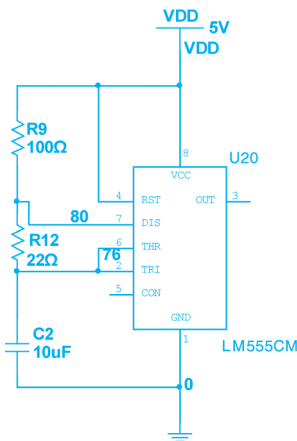


图 5-4-2 多谐振荡器仿真电路

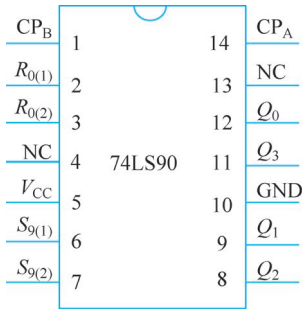


图 5-4-3 74LS90 引脚图

表 5-4-2 74LS90 功能表

| 输 入           |               |               |               |                         | 输 出      |       |       |       | 说 明 |
|---------------|---------------|---------------|---------------|-------------------------|----------|-------|-------|-------|-----|
| $R_{0(1)}$    | $R_{0(2)}$    | $S_{9(1)}$    | $S_{9(2)}$    | CP                      | $Q_3$    | $Q_2$ | $Q_1$ | $Q_0$ |     |
| 1             | 1             | $\times$<br>0 | 0<br>$\times$ | $\times$                | 0        | 0     | 0     | 0     | 清零  |
| 0<br>$\times$ | $\times$<br>0 | 1             | 1             | $\times$                | 1        | 0     | 0     | 1     | 置 9 |
| $\times$      | 0             | $\times$      | 0             | $\downarrow$ ( $CP_A$ ) | 1 位二进制计数 |       |       |       |     |
| 0             | $\times$      | 0             | $\times$      | $\downarrow$ ( $CP_A$ ) |          |       |       |       |     |
| 0             | $\times$      | $\times$      | 0             | $\downarrow$ ( $CP_B$ ) | 五进制计数    |       |       |       |     |
| $\times$      | 0             | 0             | $\times$      | $\downarrow$ ( $CP_B$ ) |          |       |       |       |     |

1) 用 74LS90 构成秒和分计数器电路  
秒和分计数器的连接电路图如图 5-4-4 所示。

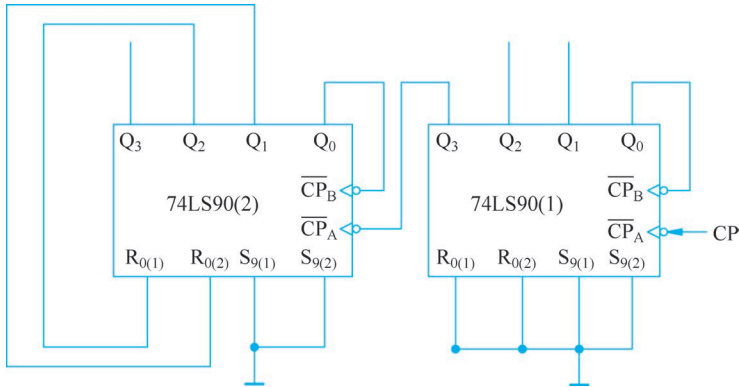


图 5-4-4 秒和分计数器的连接电路图

2) 用 74LS90 构成时计数器电路

时个位计数单元电路结构仍与秒个位计数单元相同,但是要求整个时计数单元应为二十四进制计数器,所以在两块 74LS90 构成的一百进制中截取 24,就要在 24 时进行异步清零。时计数器的连接电路图如图 5-4-5 所示。

3. 译码显示单元电路

计数器实现了对时间的累计以 8421BCD 码形式输出,译码驱动电路将计数器输出的

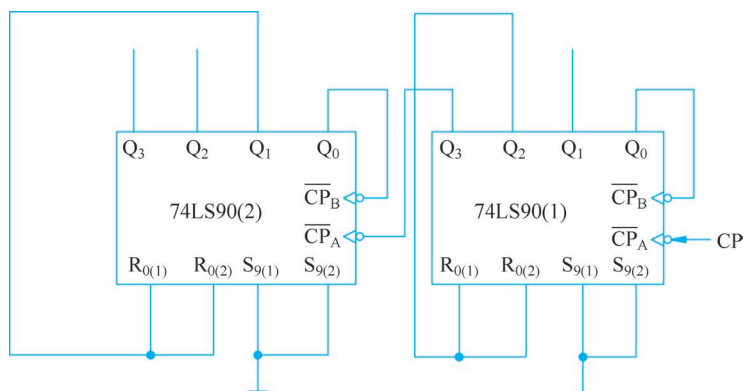


图 5-4-5 时计数器的连接电路图

8421BCD 码转换为数码管需要的逻辑状态,并且为七段数码管的正常工作提供足够的工作电流。译码器在数字系统中有广泛的用途,不仅用于代码的转换、终端的数字显示,还用于数字分配、存储器寻址和组合控制信号等。译码器可以分为通用译码器和显示译码器两大类。用于驱动 LED 七段数码显示常用的有 74LS48。

译码显示电路由共阴极译码器 74LS48 和七段数码管 LED 组成。74LS48 和 LG5011AH 的连接图可参考图 5-3-4 中的译码显示电路。

#### 4. 校时单元电路

当数字钟走时出现误差时,需要校正时间。校时控制电路实现对“秒”“分”“时”的校准。对校时电路的要求是:在小时校正时不影响分和秒的正常计数;在分校正时不影响秒和小时的正常计数,所以,必须要有两个控制开关分别控制分个位和时个位的脉冲信号。在校时时,应截断分个位或者时个位的直接计数通路,并采用正常计时信号与校正信号可以随时切换的电路接入。图 5-4-6 为校“时”、校“分”电路。其中 J2 为校“分”用的控制开关,J3 为校“时”用的控制开关。

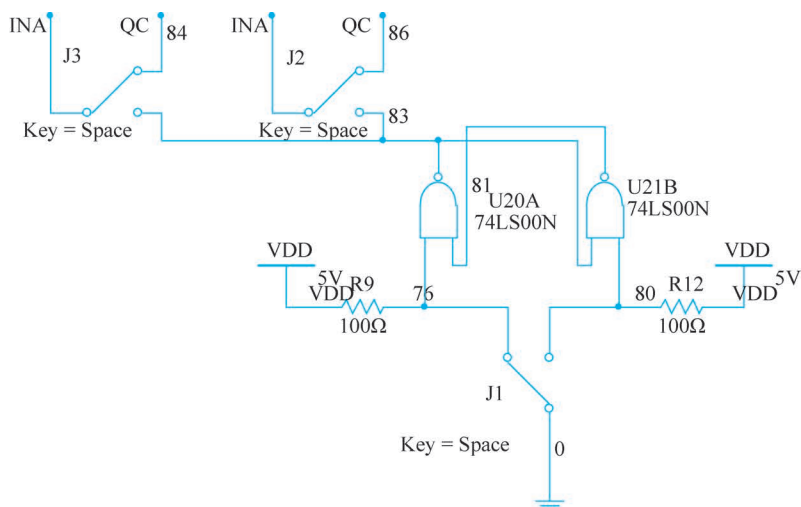


图 5-4-6 校时电路图

5.4.3 考核评分

一、评分标准

评分标准如表 5-4-3 所示。

表 5-4-3 评分标准

|          | 项 目        | 分 数 |
|----------|------------|-----|
| 实验<br>报告 | 系统方案论证     | 2   |
|          | 理论分析与计算    | 6   |
|          | 测试方案与测试结果  | 9   |
|          | 设计报告结构及规范性 | 3   |
|          | 小计         | 20  |
| 基本<br>要求 | 完成第 1 项    | 10  |
|          | 完成第 2 项    | 10  |
|          | 完成第 3 项    | 20  |
|          | 小计         | 40  |
| 进阶<br>要求 | 完成第 1 项    | 10  |
|          | 完成第 2 项    | 10  |
|          | 完成第 3 项    | 10  |
|          | 创新设计       | 10  |
|          | 小计         | 40  |
| 总分       |            | 100 |

二、实验报告

实验报告需完成以下要求。

1. 写明设计要求、实验设备、器件清单。
2. 分析数字钟电路设计思路,画出组成框图,对各部分单元中元器件的选择要有依据,具有对应理论计算和器件功能测试。
3. 画出仿真单元电路,有清晰的设计和调试步骤。
4. 提供测试结果、波形图。
5. 写出本次综合设计的收获及心得体会。

三、测试结果

首先给秒个位的 INA 端输入一个标准秒脉冲信号,此信号即为 555 脉冲发生器产生的标准脉冲信号。

(1) J3、J2 开关都打向上边时,数字钟开始计数,其中,秒、分为六十进制计数,时为二十四进制计数。

(2) J3 打向上边,J2 打向下边时,可以进行校分功能:手动产生单次脉冲作校时脉冲,即每拨动校时开关 J1 一个来回,计数器计数一次,多次拨动开关 J1 就可以进行准确校时。

(3) J3 打向下边,J2 打向上边时,可以进行校时功能,其方法与校分的方法相同。

图 5-4-7 显示了使用 74LS90 构成多功能数字钟的原理图。

图 5-4-8 显示了使用 74LS161 构成多功能数字钟面包板布局图。

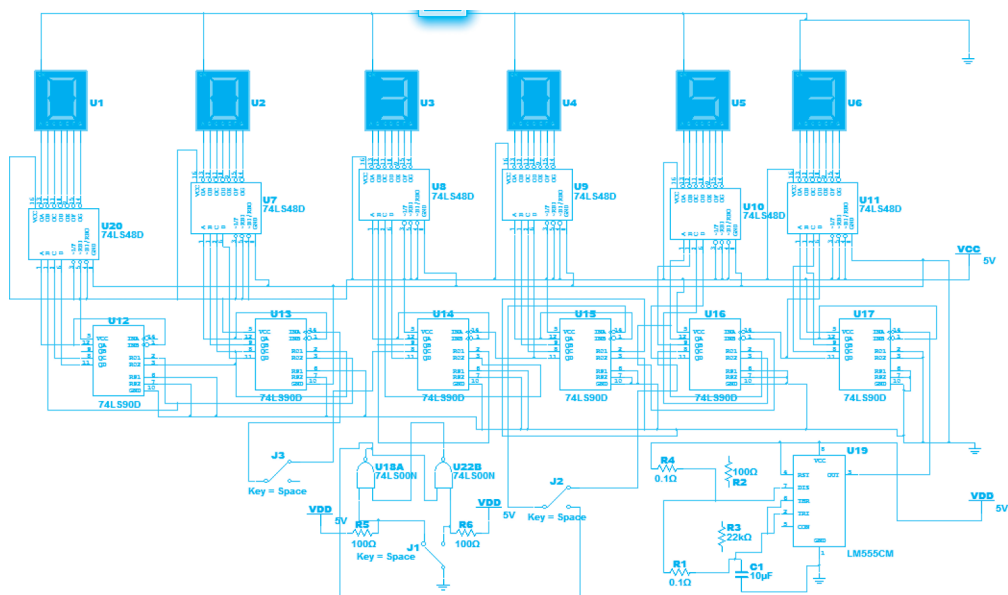


图 5-4-7 多功能数字钟原理图

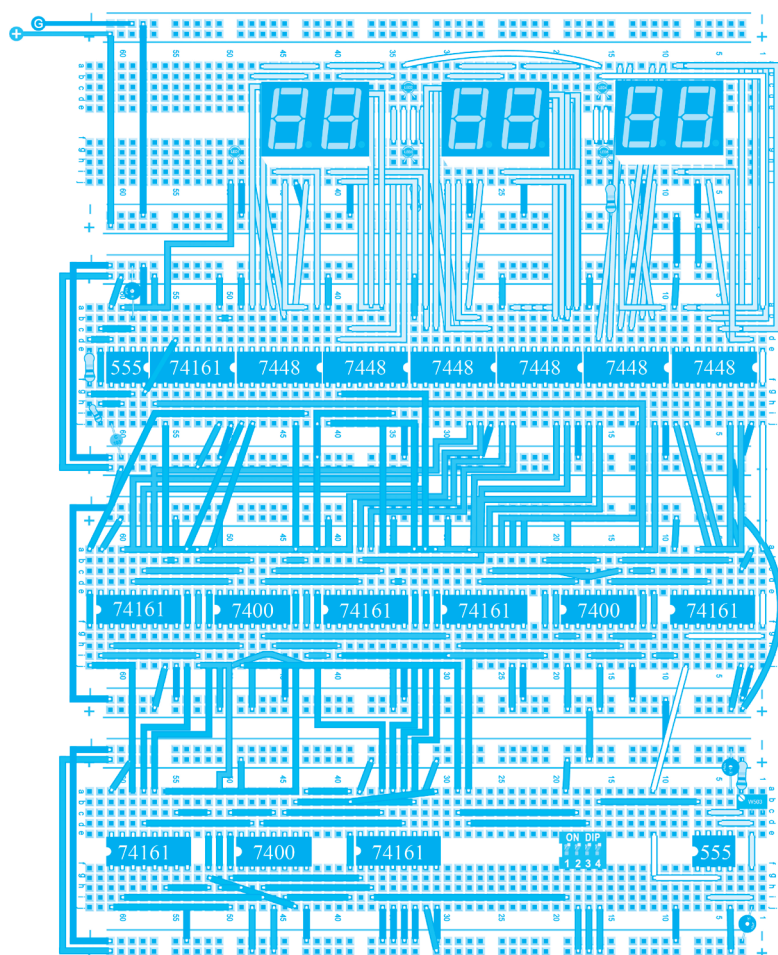


图 5-4-8 多功能数字钟面包板整体布局图(见彩插)



面包板布局图



演示视频

## 5.5 信号采集与还原系统

### 5.5.1 任务要求

#### 一、设计任务

设计一个正弦波信号采集与还原系统。

#### 二、基本指标

1. 信号产生：利用振荡电路产生正弦波信号，信号频率范围为  $100\sim 2000\text{Hz}$ ，电压峰值范围为  $2\sim 3\text{V}$ 。
2. 信号运算及调理：将产生的正弦波信号调理成满足 ADC 输入要求的信号，电压范围为  $0\sim 5\text{V}$ ，运算放大器采用双电源供电。
3. 信号采集及还原：利用典型的数字电路（计数器、多谐振荡器、单稳态触发器）产生满足 ADC 和 DAC 芯片时序要求的控制信号，将信号通过模数转换和数模转换芯片还原，最后利用运算放大器对信号进行滤波处理。

#### 三、进阶要求

信号调理电路：为了实现更高的信噪比，信号调理电路可采用单端转双端差分电路、减法电路、加法电路。

### 5.5.2 方案原理

#### 一、系统框图

正弦信号采集与还原系统主要由四部分组成：正弦波振荡电路、信号调理电路、AD/DA 电路、低通滤波电路。系统总体设计方案框图如图 5-5-1 所示。

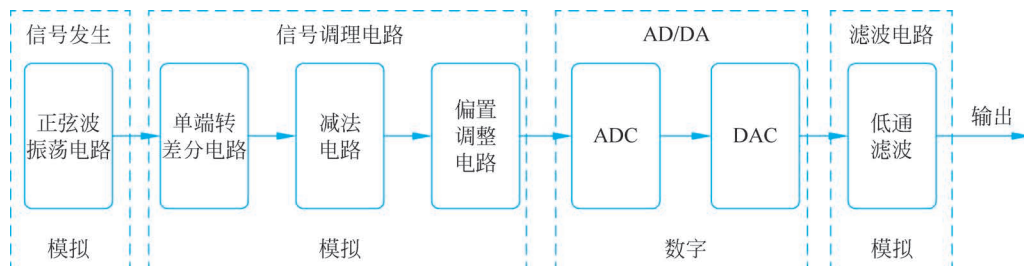


图 5-5-1 系统总体设计方案框图

#### 二、实验仪器

1. 多功能混合域示波器 MDO-2000A。
2. 多通道函数信号发生器 MFG-2220HM。
3. 双显测量万用表 GDM-8352。
4. 直流稳压电源 GPD-3303。

三、实验器材

推荐使用实验器件清单如表 5-5-1 所示。

表 5-5-1 实验器件清单

| 名 称     | 型 号                                | 数 量   |
|---------|------------------------------------|-------|
| 运算放大器   | OP07                               | 1     |
| 运算放大器   | NE5532                             | 3     |
| 555 定时器 | NE555                              | 2     |
| ADC     | ADC0809                            | 1     |
| DAC     | DAC0832                            | 1     |
| 计数器     | 74LS161                            | 2     |
| 触发器     | 74LS74                             | 2     |
| 非门      | 74LS04                             | 1     |
| 与门      | 74LS08                             | 1     |
| 滑动变阻器   | 2kΩ、10kΩ                           | 各 2 个 |
| 电阻      | 100kΩ、10kΩ、4.5kΩ、360Ω、82kΩ、5kΩ、1kΩ | 不限    |
| 电容      | 10μF/16V、100nF、1nF、10nF            | 不限    |
| 二极管     | 1N4148                             | 2     |

四、实验原理

1. 正弦波振荡电路

如图 5-5-2 所示,正弦波振荡电路由放大电路、选频网络、正反馈网络等部分组成。选频网络通常分为 RC 正弦波振荡电路、LC 正弦波振荡电路和石英晶体振荡电路三种类型。

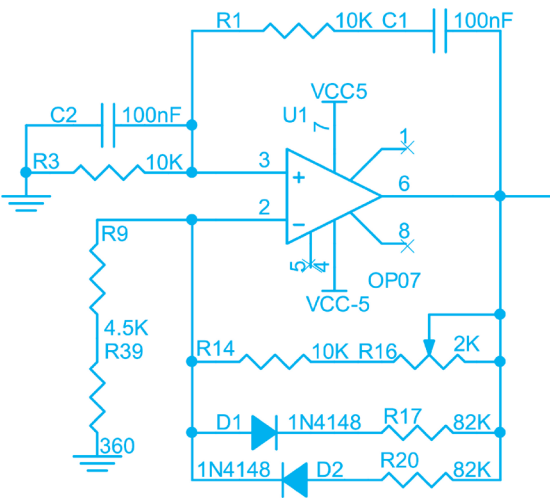


图 5-5-2 文氏桥振荡电路

本实验采用 RC 桥式正弦波振荡电路(文氏桥振荡电路)产生正弦波,此电路振荡稳定且输出波形良好,输出信号频率可在较宽范围内调节。产生的正弦波信号波形如图 5-5-3 所示。



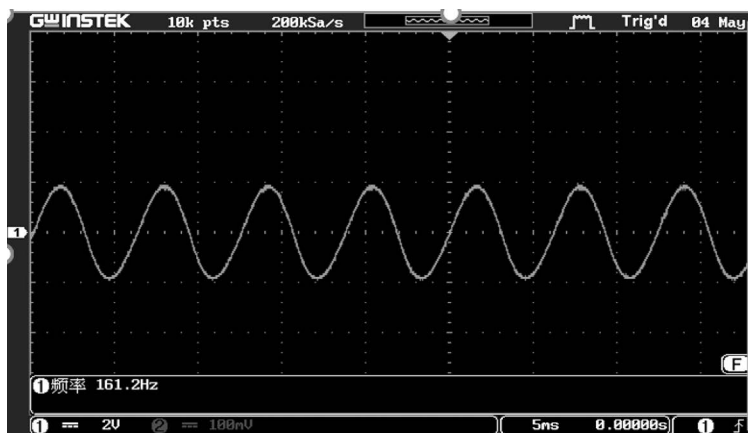


图 5-5-3 文氏桥振荡电路输出波形

## 2. 信号调理电路

文氏桥振荡电路产生的正弦波为双极性信号,无法送给 ADC 进行模数转换。因此首先对信号进行调理,将双极性信号调理成单极性信号,且信号幅度需满足 ADC 的输入范围。信号调理电路由三部分组成:单端转差分电路、减法电路、偏置调整电路,也可适当增减。单端转差分电路有两种实现方案:①通过两路运算放大器 NE5532AD 实现(同相比例运算放大电路+反相比例运算放大电路),如图 5-5-4 所示;②采用全差分运算放大器 LMH6550 实现,如图 5-5-5 所示。减法电路可以将差分信号转化成单端信号。偏置调整电路由加法电路实现,输出信号在原信号基础上加上一个直流偏置。单元电路输出波形依次为图 5-5-6、图 5-5-7、图 5-5-8。

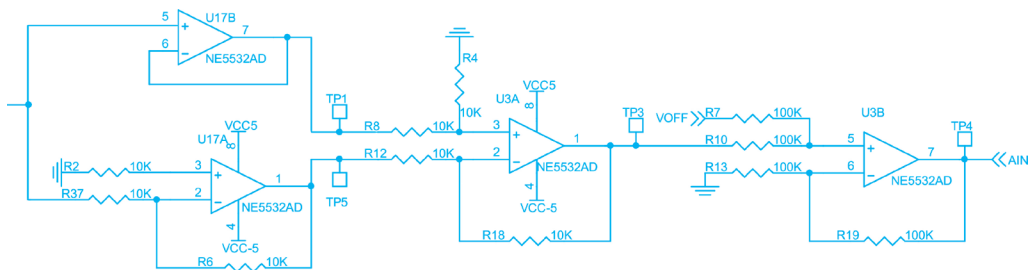


图 5-5-4 信号调理电路

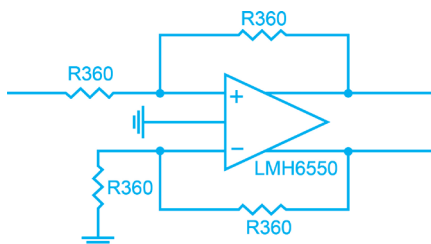


图 5-5-5 单端转差分电路

## 3. AD/DA 转换电路

图 5-5-9 为 AD/DA 转换电路波形输出,AD 转换电路将输入的模拟信号转换为数字信

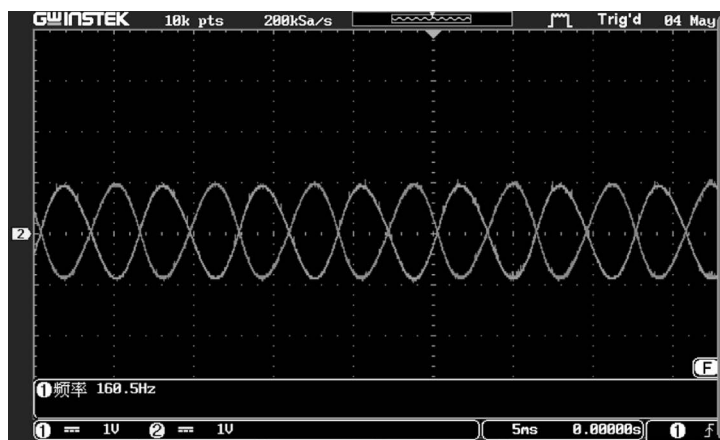


图 5-5-6 单端转差分电路波形输出

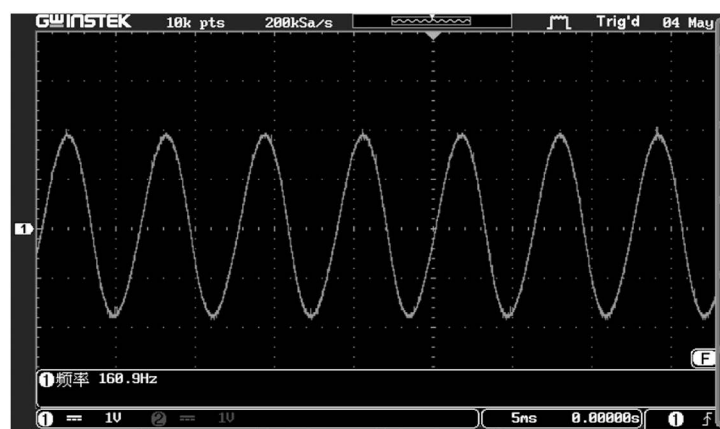


图 5-5-7 减法电路波形输出

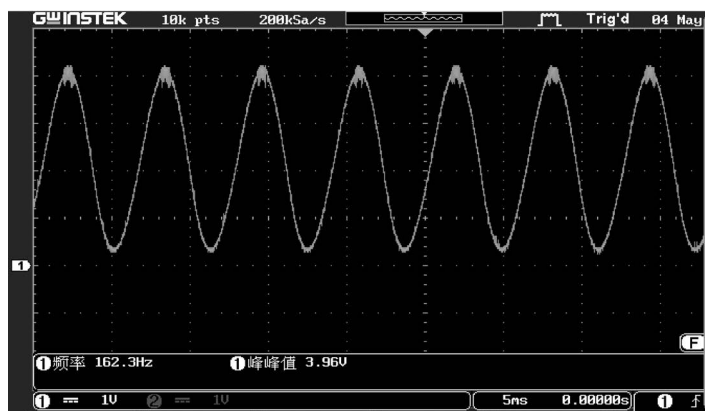


图 5-5-8 偏置调整电路波形输出

号,而 DA 转换电路是将数字信号又重新转换为模拟信号,实现模拟信号的输入输出。

#### 1) AD 转换电路

AD 转换电路采用 8 位芯片 ADC0809,是以逐次逼近原理进行模数转换的器件。有 8

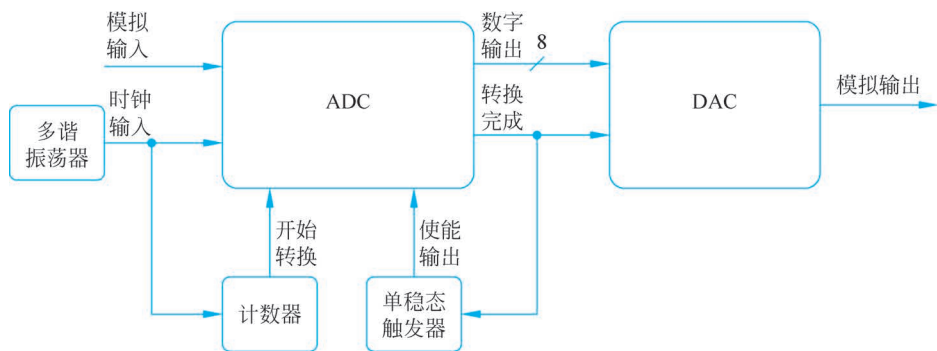


图 5-5-9 AD/DA 转换电路波形输出

个模数转换通道,它可以根据地址码锁存译码后的信号,只选通 8 路模拟输入信号中的一路进行 AD 转换。主要适用于对精度和采样率要求不高的控制领域。

阅读 ADC0809 芯片手册,其主要参数指标如下。

- (1) 8 路输入通道,8 位 ADC,即分辨率为 8 位。
- (2) 有转换起停控制端。
- (3) 转换时间为  $100\mu\text{s}$  (时钟为  $640\text{kHz}$  时)、 $130\mu\text{s}$  (时钟为  $500\text{kHz}$  时)。
- (4) 单个  $+5\text{V}$  电源供电。
- (5) 模拟输入电压范围为  $0\sim 5\text{V}$ ,无须零点和满刻度校准。
- (6) 低功耗,约为  $15\text{mW}$ 。

ADC0809 引脚图如图 5-5-10 所示,其主要信号引脚的功能说明如下。

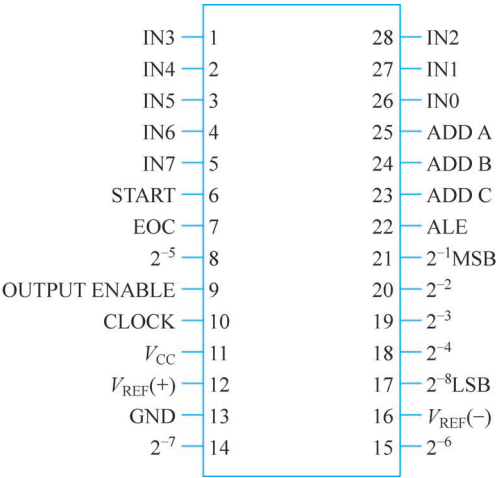


图 5-5-10 ADC0809 引脚图

- (1) IN7~IN0——模拟量输入通道。
- (2) ALE——地址锁存允许信号。
- (3) START——转换启动信号。START 上升沿到来时,复位芯片;START 下降沿到来时,启动芯片,开始进行 AD 转换;AD 转换期间,START 应保持低电平。
- (4) ADD A、B、C——地址线。通道端口选择线,A 为低地址,C 为高地址。
- (5) CLK——时钟信号。ADC0809 内部没有时钟电路,所需时钟信号由外部电路提

供。典型频率为 500kHz。

(6) EOC——转换结束信号。EOC=0, 正在进行转换; EOC=1, 转换结束。使用该状态信号既可作为查询的状态标志, 又可作为中断请求信号使用。

(7)  $2^{-1} \sim 2^{-8}$ ——数据输出端。 $2^{-8}$  为最低位,  $2^{-1}$  为最高位。

(8) OUTPUT ENABLE(OE)——输出允许信号。OE=0, 输出数据线呈高阻; OE=1, 输出转换得到的数据。

(9)  $V_{CC}$ ——+5V 电源。

(10)  $V_{REF}$ ——参考电压。用于与输入的模拟信号进行比较, 作为逐次逼近的基准。其典型值为 +5V ( $V_{REF}(+) = +5V$ ,  $V_{REF}(-) = -5V$ )。

其工作时序如图 5-5-11 所示。

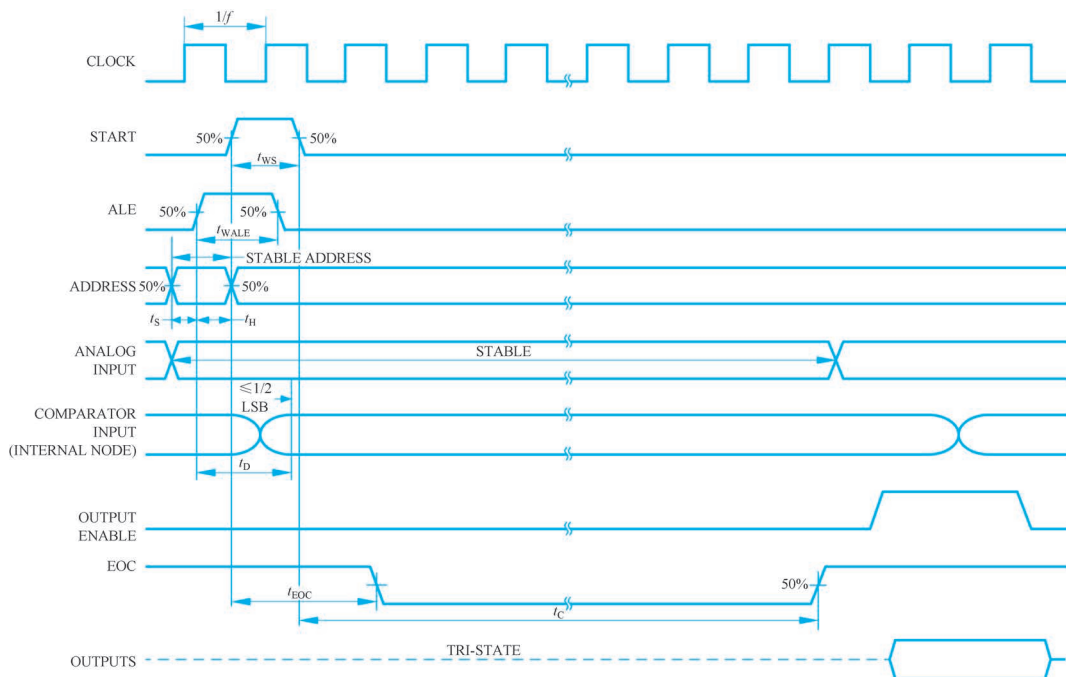


图 5-5-11 ADC 时序图

由时序图可知, START 信号是 AD 转换启动控制端, 表示信号开始转换, 其脉冲宽度应该大于 100ns, 最快转换时间为 100 $\mu$ s。可通过时钟信号分频方式得到, 分频器利用中规模集成计数器 74LS161 实现。计数器的时钟由 555 构成的多谐振荡器产生, 如图 5-5-12 所示。多谐振荡器电路波形输出如图 5-5-13 所示。ADC START 信号产生电路如图 5-5-14 所示。

OE 信号产生: EOC 信号为 ADC 输出的转换完成信号, 表示 ADC0809 芯片进入转换状态, EOC 保持低电平, 转换结束后, EOC 信号变为高电平。通过外部控制输出使能信号 OE, 使其由低电平变为高电平, 可使芯片输出端口数据有效。接着 DAC0832 开始对数据进行数模转换。通过 EOC 信号、555 定时器组成的单稳态触发器、必要的逻辑门电路和 D 触发器可以产生满足时序要求、脉宽可调的 OE 信号。ADC OE 信号产生电路如图 5-5-15 所示。电路产生的 START、EOC、OE 信号时序如图 5-5-16 所示。

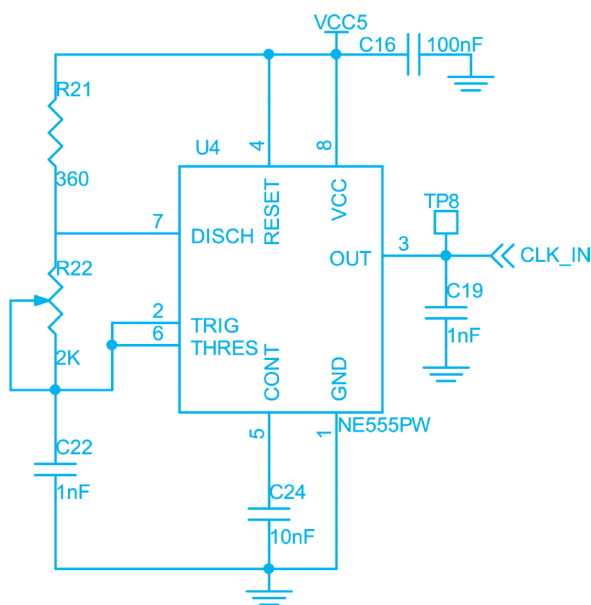


图 5-5-12 多谐振荡器电路

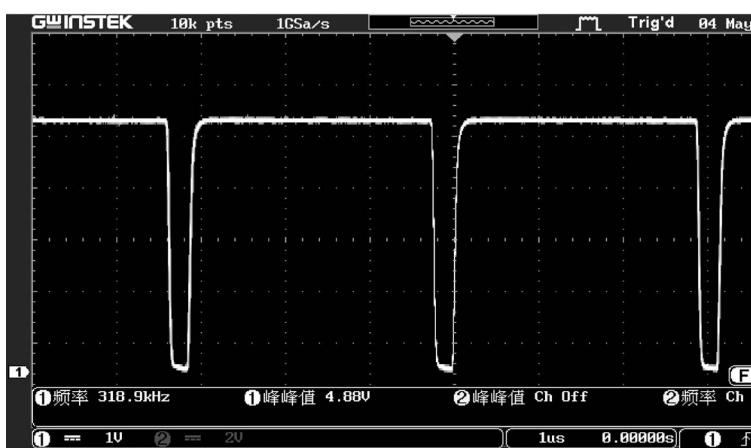


图 5-5-13 多谐振荡器电路波形输出

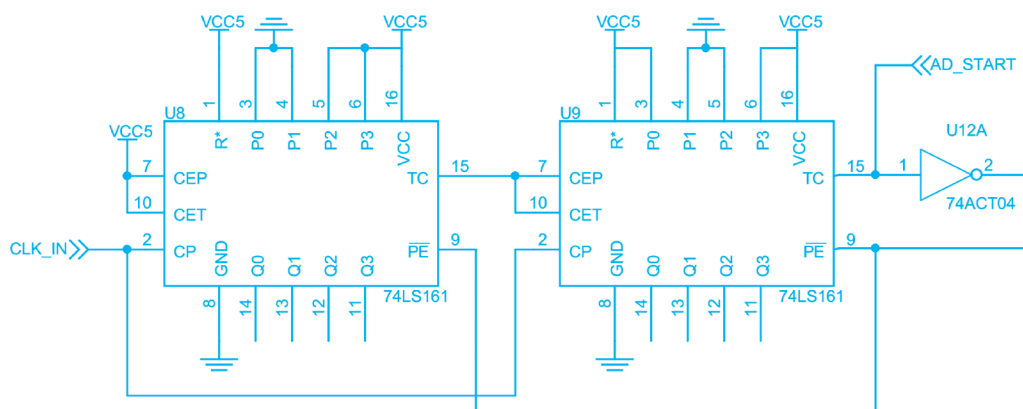


图 5-5-14 ADC START 信号产生电路

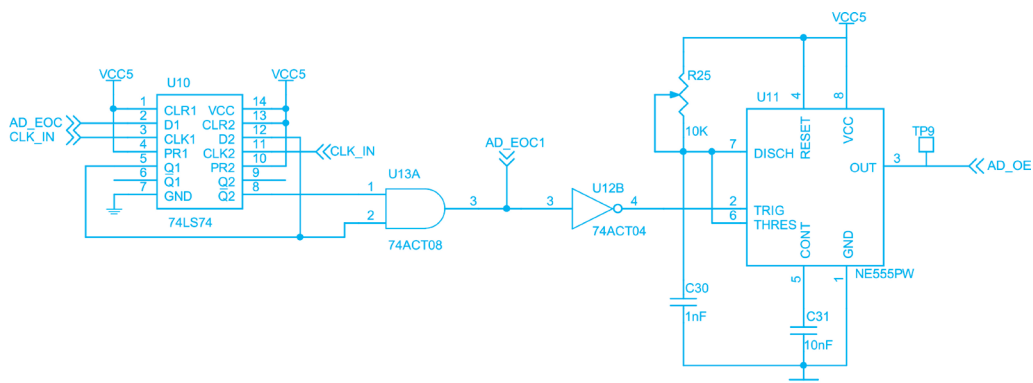


图 5-5-15 ADC OE 信号产生电路

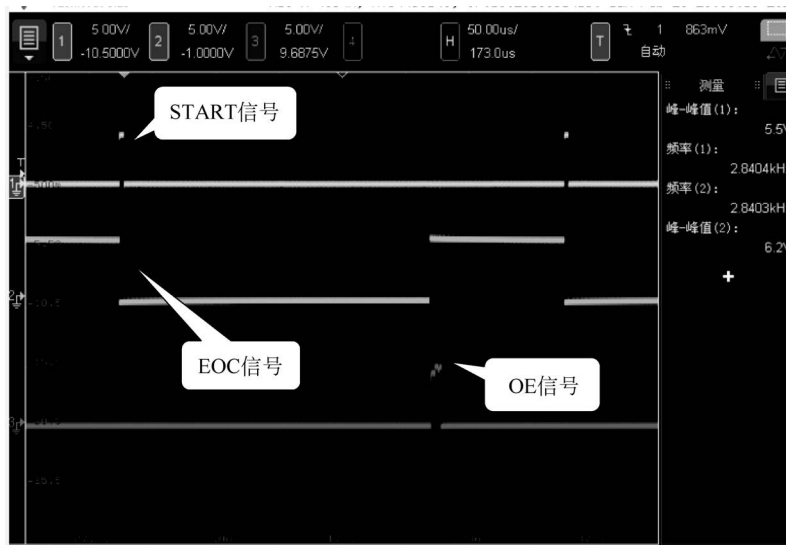


图 5-5-16 电路产生的 START、EOC、OE 信号时序

## 2) DA 转换电路

DA 转换电路采用芯片 DAC0832, 是一款 8 位数模转换器, 工作电压为 5~15V, 输出电流型信号。其工作时序图如图 5-5-17 所示。

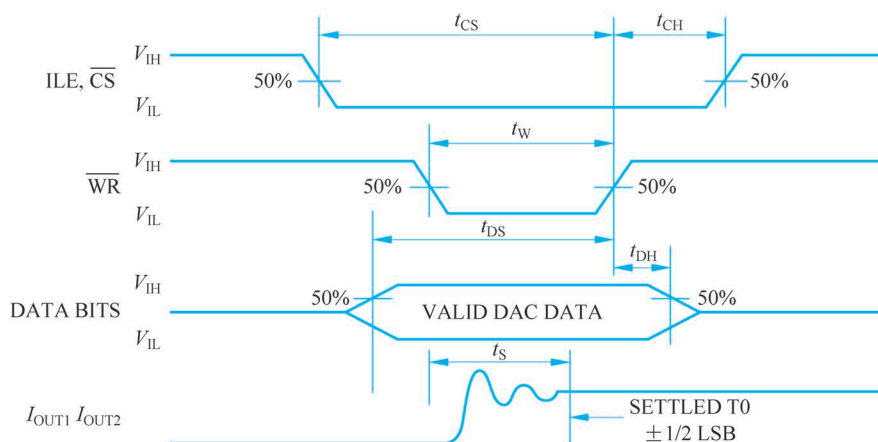


图 5-5-17 DAC0832 工作时序图

- (1)  $\overline{\text{CS}}$  片选信号。低电平有效,由于系统只需一块 DAC0832,片选信号  $\overline{\text{CS}}$  接地。
- (2)  $\overline{\text{WR}}$  写使能信号。低电平有效,该信号接地,DAC0832 工作在直通模式。
- (3) ILE 输入锁存使能信号。通过该信号可以控制 DAC0832 进行数模转换。该信号可利用 ADC 芯片的 EOC 信号产生,为了保证转换正确,ILE 信号有效前输入数据必须稳定,因此必须经过合适的延时,这里采用 D 触发器实现。DAC ILE 信号产生电路如图 5-5-18 所示。

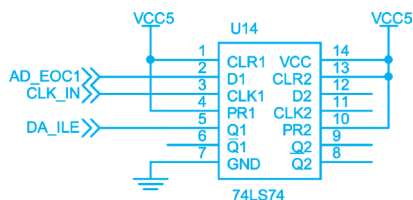


图 5-5-18 DAC0832 ILE 信号产生电路

由于 DAC0832 是电流输出,模拟输出端需接电流电压转换电路,最终将电流信号转换成电压信号。此外,ADC/DAC 的参考电压可由基准电压源提供,精度高、噪声小。DAC 输出的模拟信号需要通过低通滤波电路滤除高频信号,得到低频的正弦输出信号。低通滤波电路分为有源低通滤波电路和无源低通滤波电路。滤波电路的阶数越高,滤波效果越好,但是电路也越复杂。以下仅给出参考电路,如图 5-5-19 所示。DAC 和滤波后得到的波形如图 5-5-20 所示。

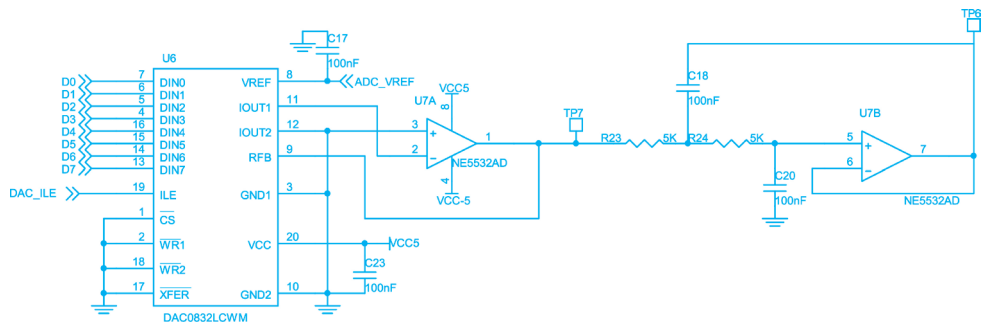


图 5-5-19 DAC0832 控制电路

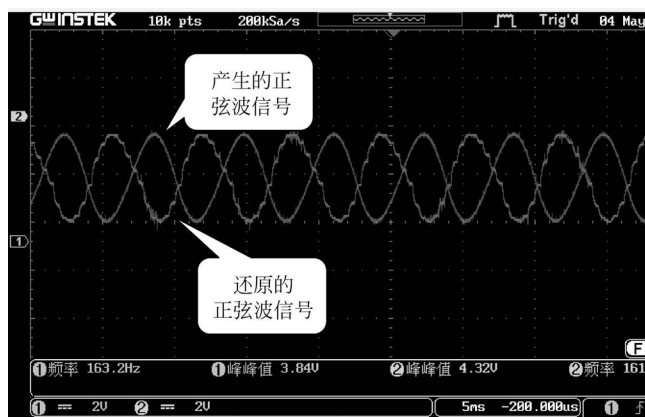


图 5-5-20 DAC 和滤波后得到的波形

信号采集与还原系统整体设计如图 5-5-21 所示。



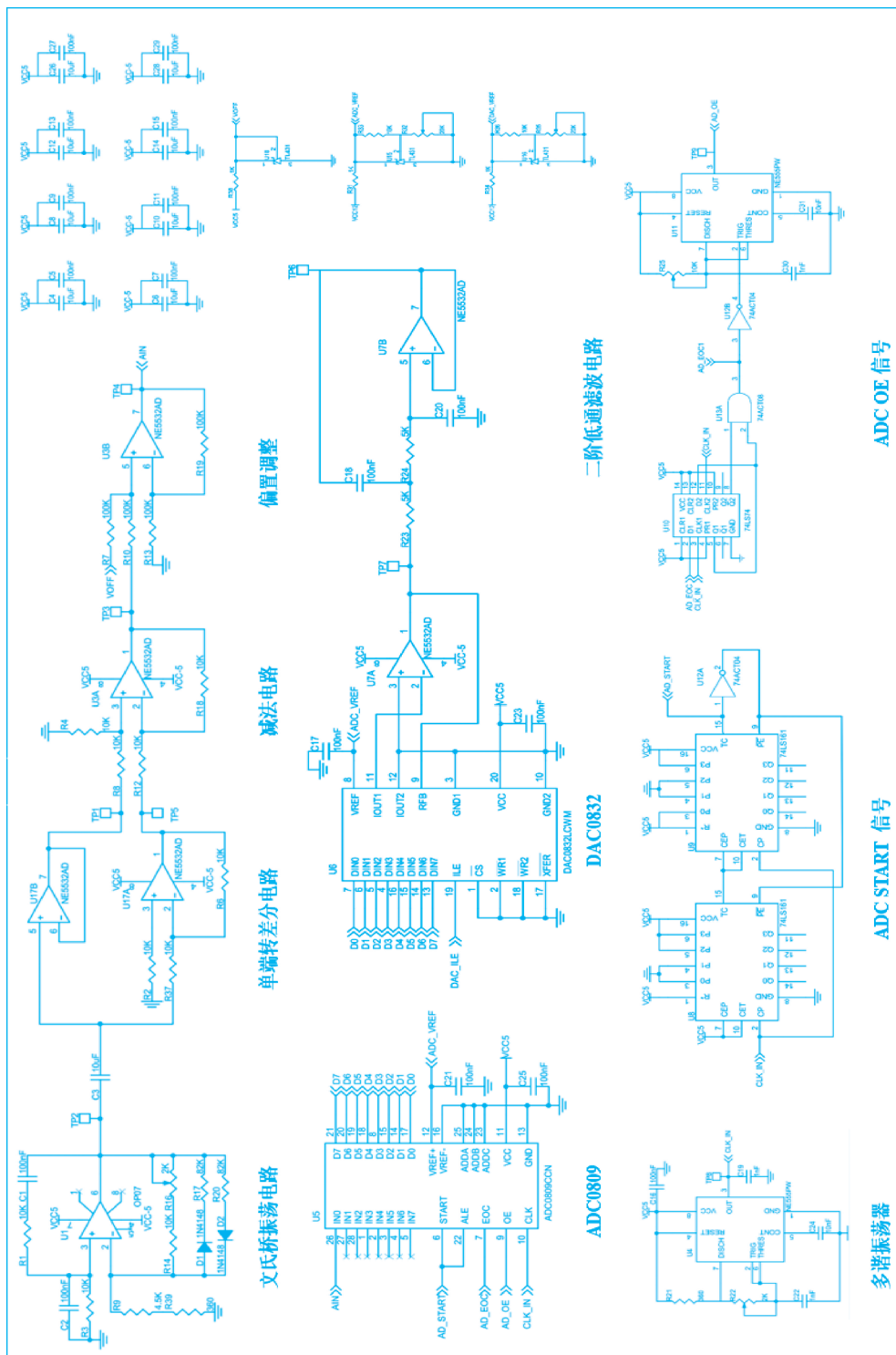


图 5-5-21 信号采集与还原系统面包板布局图

5.5.3 考核评分

一、评分标准

评分标准如表 5-5-2 所示。

表 5-5-2 评分标准

|          | 项 目        | 分 数 |
|----------|------------|-----|
| 实验<br>报告 | 系统方案论证     | 5   |
|          | 理论分析与计算    | 10  |
|          | 测试方案与测试结果  | 15  |
|          | 设计报告结构及规范性 | 5   |
|          | 小计         | 35  |
| 基本<br>要求 | 完成第 1 项    | 10  |
|          | 完成第 2 项    | 15  |
|          | 完成第 3 项    | 30  |
|          | 小计         | 55  |
| 进阶<br>要求 | 进阶部分       | 10  |
|          | 小计         | 10  |
| 总分       |            | 100 |

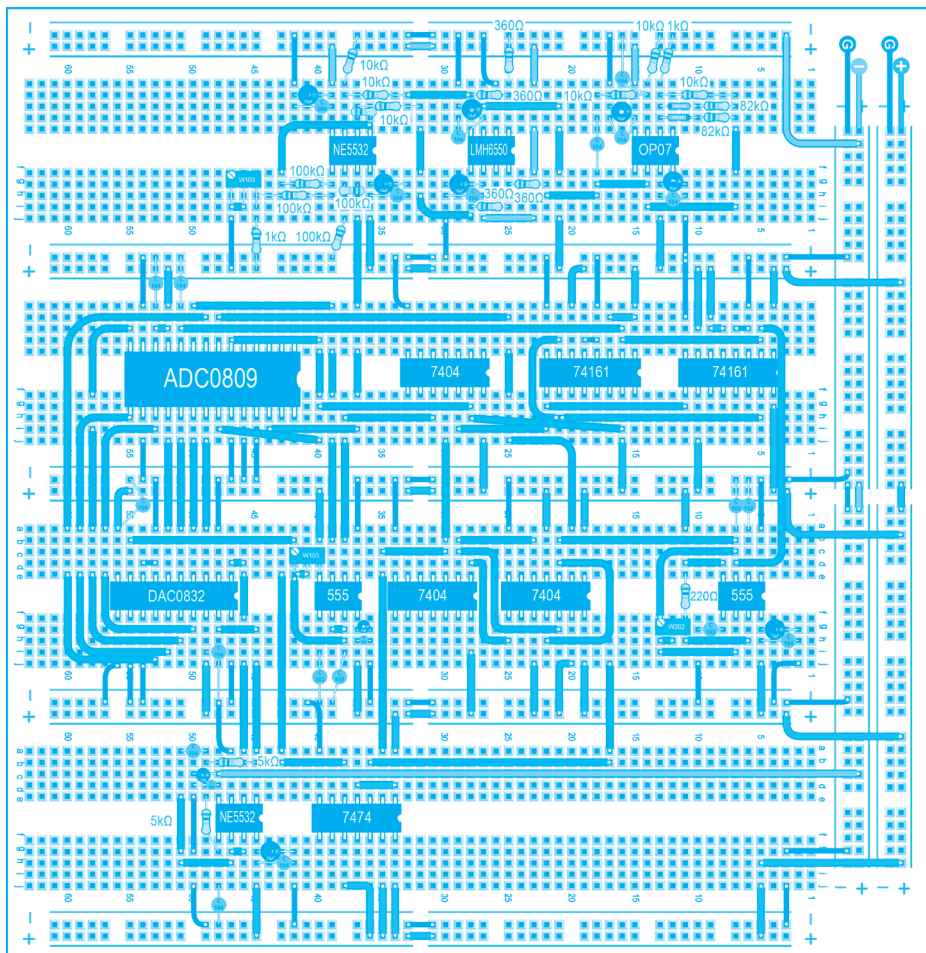
二、实验报告

实验报告需完成以下要求。

1. 查阅资料,理论推导计算结合软件仿真,确定各单元电路的设计方案、芯片选择、元器件参数值,完成系统方案论证。
2. 准备器件清单,利用面包板对单元电路进行搭建。使用实验仪器对单元电路和完整系统进行测试。
3. 提供测试结果、波形图片,对比理论计算,仿真结果和测试结果三者,进行分析和技术评价。
4. 写出本次综合设计的收获及心得体会。

三、测试结果

信号采集与还原系统面包板布局图如图 5-5-22 所示。



面包板布局



演示视频

图 5-5-22 信号采集与还原系统面包板整体布局图(见彩插)

## 5.6 一路三位 ADC 电路的设计与实现

### 5.6.1 任务要求

#### 一、实验目的

1. 熟悉模拟和数字电子系统的设计实现流程,分组合作完成本实验项目。
2. 理解模数转换器电路的原理。
3. 熟练使用仿真软件 Multisim 设计一路三位 ADC 电路,并记录仿真过程。
4. 掌握在面包板上制作电路的方法,并熟练使用常用电子测量仪器调试电路。
5. 展示汇报项目成果,对其他组的成果给出评价和建议。

#### 二、实验工具及仪器

1. 剥线钳。
2. 万用表。

三、实验器材

推荐使用实验器件清单如表 5-6-1 所示。

表 5-6-1 实验器件清单

| 名 称                              | 型 号             | 数 量   |
|----------------------------------|-----------------|-------|
| 面包板                              |                 | 1     |
| 面包板电源模块-兼容 5V、3.3V<br>MB-102 电源板 |                 | 1     |
| 电阻                               | 3.6kΩ、1.8kΩ、1kΩ | 7、1、2 |
| 滑动变阻器                            | 50 kΩ           | 1     |
| 四运算放大器                           | LM324           | 3     |
| 双 D 触发器                          | 74LS74          | 4     |
| 2 输入四或非门                         | 74LS02          | 2     |
| 六反相器                             | 74LS04          | 1     |
| 2 输入四或门                          | 74LS32          | 1     |
| 编码器                              | 74LS148         | 1     |
| LED 灯                            |                 | 12    |

5.6.2 方案原理

本次实验项目是制作 AD 转换电路,完成由一路模拟量到三位数字量的转换,即从 000 到 001、010、011、100、101、110、111。为了直观地观察到转换得到的数字量,使用三个 LED 灯显示输出结果,灯亮表示输出的 1(高电平),灯灭表示输出的为 0(低电平)。

1. 模拟量输入部分

首先是输入模拟电压量,该环节由 5V 电源和 50kΩ 的滑动变阻器组成,当调节 50kΩ 的滑动变阻器时,就能得到不同的输入模拟电压,该电压与后面七路比较器的同相输入端相连,与各级比较器的反相输入端电压值进行比较。对应电路如图 5-6-1 中方框 1 所示。

2. 分压比较部分

七路比较器 TLE2074 的同相端加载输入模拟信号,反相端为 8 个电阻(7 个 3.6kΩ, 1 个 1.8kΩ)对电源进行分压后形成的七种基准电压,比较器输出端所接的 LED 灯用于显示比较结果。如果同相端的电压高于反相端的电压,比较器就输出高电平,该比较器后的 LED 灯亮。如果同相端的电压小于反相端的电压,比较器就输出低电平,LED 灯不亮。

**注意:** 比较器 TLE2074 为双电源供电,这给实际电路制作增加了困难。为此本项目中选择单电源运算放大器 LM324 实现比较功能,由于仿真软件库中没有 LM324,需要读者在制作电路时自行查阅器件的引脚及功能资料。对应电路如图 5-6-1 中方框 2 所示。

3. 寄存器部分

在比较器后面所接的 7 个触发器,也称数码寄存器,它的作用是暂时保存比较器的输出结果,在时钟脉冲的上升沿到来时,同步输出给后续编码电路。比较器的输出端与触发器的数据输入端相接,时钟信号选择幅值为 5V、频率为 800Hz 的方波信号,其中频率参数可自行设定。

**注意:** 仿真电路中加载周期时钟信号可方便观察输入变化时输出结果的变化,但实际制作电路中加载时钟信号源会给后续调试带来不便,故该环节用开关和电阻代替,需要读者自行查阅资料完成。对应电路如图 5-6-1 中方框 3 所示。

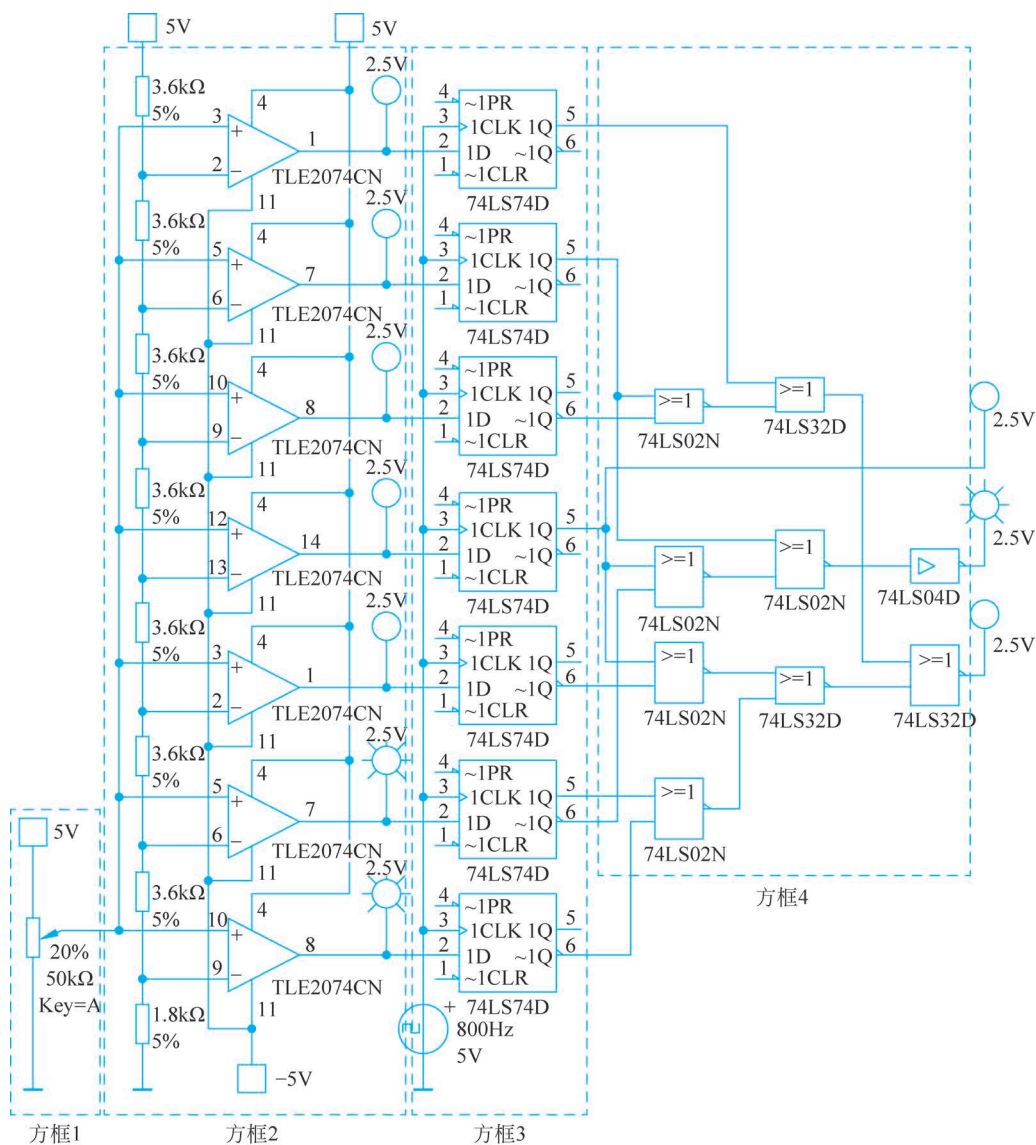


图 5-6-1 模拟量输入部分

4. 编码电路部分

D 触发器的后面这一部分是编码电路,由编码器将信息转化为三位二进制数,最后由 LED 灯直观地表示出来。该部分电路由 2 输入四或非门 74LS02、六反相器 74LS04 以及 2 输入四或门 74LS32 实现,编码输入和结果的对应关系如表 5-6-2 所示。对应电路如图 5-6-1 中方框 4 所示。

表 5-6-2 编码输入和结果

| 输 入     | 输 出 | 输 入     | 输 出 |
|---------|-----|---------|-----|
| 1111111 | 111 | 1110000 | 011 |
| 1111110 | 110 | 1100000 | 010 |
| 1111100 | 101 | 1000000 | 001 |
| 1111000 | 100 | 0000000 | 000 |

**注意：**仿真电路中使用门电路是为了直观展示编码电路的实现原理,该环节可选择两种方式完成。

- (1) 使用仿真电路中的门电路实现。
- (2) 选用集成编码器 74LS148,自行查阅引脚和功能说明完成。

5.6.3 考核评分

一、评分标准

评分标准如表 5-6-3 所示。

表 5-6-3 评分标准

|          | 项 目                       | 分 数 |
|----------|---------------------------|-----|
| 实验<br>报告 | 系统方案论证                    | 5   |
|          | 理论分析与计算                   | 20  |
|          | 测试方案与测试结果                 | 20  |
|          | 设计报告结构及规范性                | 5   |
|          | 小计                        | 50  |
| 实验<br>过程 | 使用 Multisim 设计一路三位 ADC 电路 | 20  |
|          | 在面包板上实现一路三位 ADC 电路        | 20  |
|          | 展示汇报项目成果                  | 10  |
|          | 小计                        | 50  |
| 总分       |                           | 100 |

二、实验报告

实验报告需完成以下要求。

- (1) 写明设计要求、实验设备、器件清单。
- (2) 分析一路三位 ADC 电路设计思路,画出组成框图,对各部分单元中元器件的选择要有依据,具有对应理论计算和器件功能测试。
- (3) 画出仿真单元电路,有清晰的设计和调试步骤。
- (4) 提供测试结果、波形图片。
- (5) 写出本次综合设计的收获及心得体会。

三、实验成品及过程展示

最终面包板整体布局图如图 5-6-2 所示。

